



PONTIFICIA UNIVERSIDAD  
CATOLICA  
DE VALPARAISO



**Maximiliano Alejandro Cortés Cordero**

**Investigación de circuitos compensadores de reactivos, enfocados para sistemas de transmisión, basados en condensadores dinámicos de acumulación**

**Informe Proyecto de Título de Ingeniero Eléctrico**



**Escuela de Ingeniería Eléctrica**



PONTIFICIA UNIVERSIDAD  
**CATOLICA**  
**DE VALPARAISO**

# Investigación de circuitos compensadores de reactivos, enfocados para sistemas de transmisión, basados en condensadores dinámicos de acumulación

Maximiliano Alejandro Cortés Cordero

Informe Final para optar al título de Ingeniero Eléctrico,

aprobada por la comisión de la

Escuela de Ingeniería Eléctrica de la

Pontificia Universidad Católica de Valparaíso

conformada por

Sr. Domingo Ruiz Caballero

Profesor Guía

Sr. René Sanhueza Robles

Segundo Revisor

Sr. Sebastián Fingerhuth Massmann

Secretario Académico

Valparaíso, 7 de Agosto de 2017

*Dedicado a mi madre, a mi padre y  
a la mujer que me dio la vida, que a pesar de su temprana partida,  
se que hoy comparte mi alegría...*

# Agradecimientos

Les agradezco a mis padres, hermanos, tíos, primos y en general a toda la familia, aquellos que sacrificaron parte de si mismo por mantenerme en este camino, tambien a los que no están, a los que tuvieron que partir antes, que me vieron iniciar pero no me verán terminar.

Tambien agradezco a los que sin compartir lazo sanguineo, compartieron su amistad y apoyo, como si fueran uno más de la familia, de manera incondicional y así indistintivamente hoy forman parte de mi.

A mis profesores agradezco la paciencia y la ayuda diligente, el compromiso por la busqueda de la verdad y el rigor en la ciencia.

Aunque no solo he de agradecer lo bueno, tambien lo malo forjo de mi una persona mejor, los desafios y contratiempo disfrazados de "demonios", hicieron de mi alguien más fuerte, más ambicioso en conocimiento... más libre.

Me siento en la obligación de agradecer, pues este logro no es propio... es nuestro, entre todos hacemos que este día sea posible.

Parfraseando a Bernardo de Chartres, que muy bien cito el maestro Sir Isaac Newton: "Si he logrado ver más lejos, ha sido porque he subido a hombros de gigantes", aunque en nuestro contexto seria: si he llegado más lejos, ha sido porque hombros de gigantes me han sostenido.

*Valparaíso, 07 de agosto de 2017*

M. C

## Resumen

El siguiente trabajo presenta el estudio del uso de convertidores CC-CC como condensadores dinámicos, el rango de aplicaciones es amplio, pero en el presente se centra en su uso como dispositivo FACTS (Flexible A.C. Transmission System), particularmente como SVC (Static VAR Compensator).

Se inicia con un resumen de los trabajos previos realizados por distintos autores, para los convertidores CC-CC Buck, Boost y Buck-Boost, y su uso como condensadores dinámicos (D-CAP), para posteriormente presentar tres convertidores Cuk, Sepic, y Zeta de los que se propone su estudio y análisis como compensadores de reactivos.

Luego se presenta la implementación de los D-CAPs en un modelo de Sistema Eléctrico de Potencia ideal y reducido, en los que se realiza compensación de reactivos de una línea de transmisión, y mediante simulación por software en lazo abierto, se analizan las variables más representativas. Por último se propone un sistema de control para operación en lazo cerrado, utilizando particularmente un controlador PI.

Palabras claves: condensador dinámico, compensador de reactivos, SVC, FACTS, Buck, Boost, Cuk, Sepic, Zeta

# Abstract

The following work presents the study of the use of DC-DC converters as dynamic capacitors, the range of applications is wide, but at present it focuses on their use as FACTS (Flexible A.C. Transmission System), particularly as SVC (Static VAR Compensator).

It Begins with a summary of the previous works done by different authors, for the DC-DC Buck, Boost and Buck-Boost converters, and their use as dynamic capacitors (D-CAP), later to present 3 converters: Cuk, Sepic, and Zeta of which its study and analysis are proposed as reactive compensator.

Afterwards the implementation of D-CAPs is presented in an ideal and reduced Electric System model, in which reactive compensation of a transmission line is realized, and by simulation by software in open loop, the variables are analyzed more representatively. Finally a control system for closed loop operation is proposed, particularly using a PI controller.

Key words: Dynamic Capacitor, SVC, FACTS, Buck, Boost, Cuk, Sepic, Zeta.

# Índice general

Introducción.....	1
Objetivos generales.....	3
Objetivos Específicos.....	3
1 Introducción a los condensadores dinámicos .....	4
1.1 Condensadores dinámicos conmutados a alta frecuencia .....	4
1.2 Convertidor CC-CC directo, reductor de tensión Buck.....	6
1.3 D-CAP basado en convertidor Buck.....	8
1.4 Convertidor CC-CC directo, elevador de tensión Boost.....	15
1.5 D-CAP basado en convertidor Boost.....	17
1.6 Convertidor CC-CC indirecto, de acumulación inductiva Buck Boost.....	21
1.7 D-CAP basado en convertidor Buck Boost .....	24
2 Condensadores dinámicos de acumulación .....	29
2.1 Convertidor CC-CC indirecto, de acumulación capacitiva Cuk.....	29
2.2 D-CAP basado en convertidor Cuk.....	32
2.3 Convertidor CC-CC indirecto, de acumulación capacitiva Sepic.....	37
2.4 D-CAP basado en convertidor Sepic .....	40
2.5 Convertidor CC-CC de acumulación capacitiva Zeta.....	46
2.6 D-CAP basado en convertidor Zeta.....	48
3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido.....	55
3.1 Modelo monofásico de SEP reducido .....	55
3.2 Análisis de D-CAPs en circuito equivalente Thevenin de SEP reducido.....	59
4 Control en lazo cerrado de D-CAPs en modelo monofásico de SEP reducido	63
4.1 Respuesta de los Condensadores Dinámicos.....	66
Discusión y conclusiones.....	68
Bibliografía .....	71

A Bloques de PSIM.....	73
A.1 Descripción de los bloques utilizados en simulación con PSIM.....	73
B Función de transferencia y control PI.....	75
B.1 Determinación de la función de transferencia de la planta .....	75
C Tensión en el punto de compensación de modelo SEP reducido .....	80

# Introducción

Los Sistemas Eléctrico de Potencia, permiten la transferencia de grandes flujos de energía desde las generadoras hasta las cargas, en Chile los Centros de Despacho Económico de Carga, son los encargados de monitorear y gestionar los recursos eléctricos, de modo de suplir con la demanda requerida, además deben garantizar la continuidad de servicio y en caso de contingencia cumplir con protocolos de emergencia que reduzcan al mínimo los tiempos de desconexión.

Las empresas de transmisión tienen a cargo las líneas eléctricas y las subestaciones de alta tensión, las que deben permitir la transferencia de potencia de manera segura, incluso en horarios de alto consumo, todo se debe dimensionar para una máxima potencia, aun cuando el tiempo en que sea requerida sea mínimo, además de cierta holgura para un futuro aumento de demanda.

La creciente demanda de energía eléctrica prevé mayores requerimientos de potencia instalada para la próxima década, esto incentiva a la toma de decisión en pos de cubrir la alta demanda, entre ellas, políticas de eficiencia energética, instalación de nuevas centrales generadoras y en consecuencia la renovación de líneas de transmisión e incluso la compra de energía a otros países. Sin embargo existe otra solución, que consiste en aumentar la capacidad de flujo de potencia, sin realizar cambios en la línea de transmisión, utilizando dispositivos FACTS (Flexible A.C. Transmission System), estos se pueden construir a partir de la interconexión de componentes pasivos, componentes semiconductores y/o componentes mecánicos, las topologías utilizadas son diversas, se pueden clasificar por el modo en que se implementan en el SEP, ya sea en serie o paralelo, o por el modo en que operan, como impedancia variable o fuente de tensión sintética.

Algunos dispositivos utilizados son:

SVC (Static VAR Compensator): Opera como una impedancia variable, está compuesto por elementos pasivos, tales como inductores y condensadores, además de interruptores semiconductores, que pueden conmutar a alta o baja frecuencia, dependiendo de la tecnología utilizada, su función es compensar potencia reactiva, por lo que opera como generador únicamente de potencia reactiva, esta puede ser inductiva o capacitiva dependiendo de los requerimiento y de la topología, esta compensación reduce los aportes de reactivos desde las centrales generadoras, lo que se refleja en un aumento de tensión del punto donde sea ubicado. Su conexión se realiza en paralelo.

MSC (Mechanical Switched Capacitor): son básicamente banco de condensadores que se conectan a la red en paralelo, por medio de interruptores mecánicos, estos se utilizan para compensar el efecto inductivo de las líneas cortas, los inconvenientes principales son el tiempo de respuesta, pues ante una perturbación, los interruptores al ser mecánicos, demoran más tiempo que los semiconductores, además del desgaste significativamente mayor, otro inconveniente es que la compensación se realiza de manera discreta y no continua como sucede con el SVC.

Condensador síncrono: consiste en un motor síncrono, que puede operar suministrando o absorbiendo potencia reactiva, si se sobrecarga opera de manera capacitiva y si se subexcita entonces opera de manera inductiva, el principal problema es que está compuesta por partes móviles que requieren mantenimiento periódico, además de su gran tamaño que dificulta el transporte.

STATCOM (Static Compensator): Hereda el nombre desde condensador o compensador síncrono, el concepto estático, hace referencia a que no posee partes móviles, se basa en las topologías de inversores de tensión, y opera como fuente sintética, imponiendo tensión en el punto de ubicación, su conexión se realiza de manera paralela, es conocido comercialmente como SVC Plus (Siemens) y como SVC Light (ABB).

TCSC (Thyristor Controlled Series Compensation): utiliza la misma topología del SVC, se diferencia pues su conexión se realiza en serie con la línea de transmisión.

En Chile existen varios FACTS instalados en subestaciones (SS/EE) de transmisión, de norte a sur éstos son: STATCOM Siemens en SS/EE Diego de Almagro, Región de Atacama; SVC ABB en SS/EE Cardones, Región de Atacama; SVC en SS/EE Maitencillo, Región de Atacama, SVC en SS/EE Pan de Azúcar, Región de Coquimbo; SVC ABB en SS/EE Polpaico, Región Metropolitana, STATCOM ABB en SS/EE Cerro Navia, Región Metropolitana; SVC en SS/EE Puerto Montt, Región de Los Lagos.

Los dispositivos FACTS no solo permiten compensar reactivos bajo distintos niveles de carga, también aportan a la estabilidad, debido a su alta respuesta bajo transitorios, reduciendo y eliminando las oscilaciones de potencia que puede llevar el sistema a un colapso, de la misma manera ante fallas de algún componente del sistema, aun cuando el diseño del mismo considera el criterio de “n menos 1”. Junto a los TAPS de los transformadores son el medio de control de tensión desde las empresas de transmisión.

Con enfoque en los SVC, los convertidores CC-CC tienen la característica que bajo la operación con fuente senoidal, pueden funcionar como impedancias variables, controlada por el tiempo de conducción de los interruptores en cada periodo de conmutación, los convertidores se pueden clasificar por la cantidad de componentes almacenadores de energía, de segundo orden se tienen Buck, Boost y el Buck-Boost, y de cuarto orden el Cuk, Sepic y Zeta, mientras mayor es el orden, mayor es la complejidad de la topología, y mayor es la probabilidad de interacción entre los componentes, generando problemas como la resonancia eléctrica, que desvía el comportamiento de lo esperado.

## **Objetivos generales**

- Investigar tres nuevos tipos de condensadores dinámicos, basados en los convertidores Cuk, Sepic y Zeta, encontrar las ecuaciones de sus componentes y proponer un control adecuado, para ser utilizado en un sistema eléctrico de potencia.

## **Objetivos Específicos**

- Analizar el circuito propuesto, encontrando la expresión de capacitancia equivalente monofásica-
- Estudiar el control apropiado para su uso de compensación de reactivos
- Proyectar y simular el circuito aplicado a un sistema de eléctrico de potencia

# 1 Introducción a los condensadores dinámicos

## 1.1 Condensadores dinámicos conmutados a alta frecuencia

Los condensadores dinámicos (D-CAP: Dynamic Capacitor) son dispositivos que permiten tener una capacitancia variable dinámicamente, es decir de manera continua y no discreta a diferencia de los MSC (Mechanical Switched Capacitor), sus topologías se basan principalmente en convertidores CC-CC, donde los interruptores son elementos semiconductores que permiten una alta frecuencia de conmutación y en consecuencia una variación de capacitancia en tiempos del orden de mili o microsegundos. Como aplicaciones se tiene: compensadores de reactivos en baja, media y alta tensión (requiere transformador), estabilizador de transitorios y amortiguador de oscilaciones de potencia en sistemas de transmisión, filtro de armónicos con frecuencia de resonancia variable, etc.

Por su parte los convertidores CC-CC son reguladores de tensión con salida variable, están formados por componentes pasivos, tales como inductores y condensadores, cuya función es almacenar y suministrar energía, además se utilizan elementos semiconductores, tales como diodos y transistores, los que son usados como interruptores, operando en sus zonas de corte y saturación, la entrada es una fuente de tensión CC, y la salida una carga predominantemente resistiva, utilizan dos interruptores, uno de conmutación natural, diodo, y el otro de conmutación forzada, transistor, este último es el encargado de controlar el flujo de energía entre la entrada y la salida. Dependiendo de la topología utilizada y el punto de operación, la tensión de salida puede ser menor, mayor o igual al valor de entrada, en cada caso la tensión de salida es controlada por el ciclo de trabajo o razón cíclica “D”, definido como el cociente entre el tiempo de conducción del transistor y su periodo de conmutación, por lo que el rango de valores está comprendido entre 0 y 1, los pulsos de comando son enviados desde el sistema de control con Modulación por Ancho de Pulso (PWM: Pulse Width Modulation), resultado de la comparación de una señal moduladora y una señal portadora triangular, permitiendo una conmutación a alta frecuencia, del orden de los kHz.

Los convertidores CC-CC pueden ser clasificados en: directo, porque “la transferencia de energía desde la entrada del convertidor hasta la salida se procesa directamente, sin pasar por elementos

intermedios almacenadores de energía” [1], tales como el Buck y el Boost; y en indirecto, donde es necesario en una etapa almacenar la energía de la entrada, y en una segunda etapa suministrarla a la salida, tales como Buck-Boost, Cuk, Sepic y Zeta. Esta diferencia existe debido a las características de la entrada y salida de las topologías, ya que no es posible transferir energía directamente entre bloques de la misma naturaleza, sin pasar antes por elementos almacenadores de energía (convertidores de acumulación), por ejemplo una entrada con características fuente de corriente solo puede transferir energía directamente a una salida con características fuente de tensión (Boost) y viceversa (Buck).

Para comprender la operación de los D-CAPs, es necesario conocer el modo en que operan los convertidores CC-CC en los cuales se basan. A continuación se presenta la primera parte, con tres topologías, reductor (Buck), elevador (Boost) y reductor-elevador (Buck-Boost), además de su correspondiente modificación para ser utilizado como condensadores dinámicos, siendo este un resumen del análisis descrito en distintas literaturas [1] [2] [3] [4], a pesar de que el convertidor buck-boost es de acumulación, es presentado en este capítulo pues ya fue analizado en las referencias antes mencionadas. La segunda parte es presentada en el capítulo 2, se da análisis al objetivo principal con el estudio de condensadores dinámicos de acumulación capacitiva, con tres topologías de convertidores reductores-elevadores (Cuk, Sepic, Zeta) denominados “de acumulación capacitiva”, así como sus modificaciones y análisis para ser utilizados como D-CAPs.

Para el análisis y estudio de los convertidores CC-CC se tienen las siguientes consideraciones:

- a) El análisis se realiza operando en Modo de Conducción Continua (CCM – Continuous Conduction Mode).
- b) El ciclo de trabajo “D” es constante en estado estable.
- c) El parámetro de interés es el valor medio de las variables.
- d) Para el análisis y figuras se desprecia y no se muestra la resistencia parasita de los inductores, sin embargo si se consideración en el modelo simulado.
- e) Se desprecia la ondulación de tensión en el condensador de salida (filtro capacitivo).
- f) En cada convertidor se describen dos etapas de operación, que se repite en cada periodo de conmutación. La primera etapa está comprendida en  $t_o < t \leq t_o + DT_s$ , donde  $t_o$  es el tiempo inicial en cada periodo de conmutación, esta etapa se inicia con la conducción del interruptor (es comandado a conducir por el circuito de control) y la polarización inversa del diodo, la segunda etapa es para un intervalo  $t_o + DT_s < t \leq t_o + T_s$ , y se inicia con la apertura del interruptor (es comandado a abrir por el circuito de control) y la conducción del diodo, debida a la corriente impuesta por algún inductor.

Para el análisis y estudio de los D-CAP se tienen las siguientes consideraciones:

- a) Las formas de onda fundamentales son obtenidas por el modelo de valores medios en cada intervalo de conmutación.
- b) El análisis se realiza en estado estable y para una única frecuencia (de la red), por lo que se pueden utilizar fasores.

- c) El valor de tensión en la fuente y en los condensadores, se considera constante en un periodo de conmutación
- d) El valor de corriente en inductores se considera constante en un periodo de conmutación.
- e) Las ecuaciones y etapas descritas de los convertidores CC-CC son válidas para su correspondiente D-CAP, con la consideración que la corriente  $I_o = 0$  y  $V_o = V_C$  para los convertidores Buck, Boost y Buck-Boost y  $V_o = V_{C2}$  para los convertidores Cuk, Sepic y Zeta.

## 1.2 Convertidor CC-CC directo, reductor de tensión Buck

El convertidor CC-CC reductor, o convertidor Buck se muestra en la Figura 1-1, su nombre debe a que la tensión de salida es menor o igual a la tensión de entrada, la cual es controlada por el ciclo de trabajo. Está formado por un inductor con inductancia “L” (conectado entre la entrada y la salida), un condensador con capacitancia “C”, un diodo “d”, un interruptor de alta frecuencia “s”, una fuente de alimentación “E” (entrada) y una carga predominantemente resistiva de valor “R” (salida).

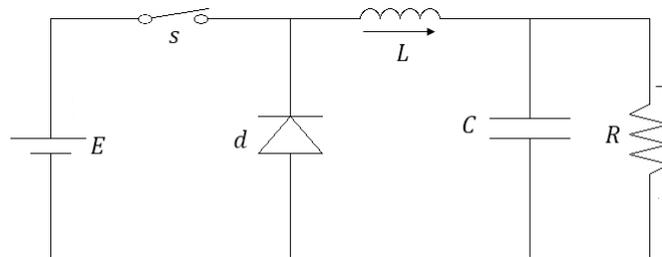


Figura 1-1 Convertidor CC-CC Buck

Primera etapa: la fuente de tensión carga el inductor y alimenta la carga resistiva, el filtro formado por el condensador y el inductor limita la ondulación de tensión y corriente en la carga (Figura 1-2).

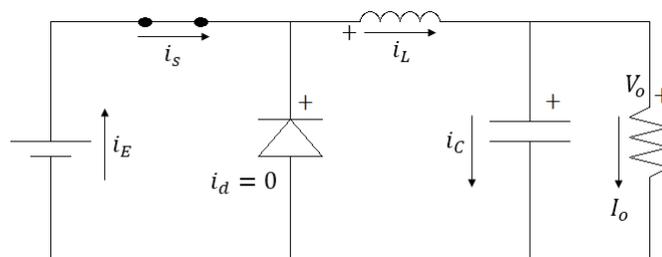


Figura 1-2 Convertidor CC-CC Buck: primera etapa de operación,  $t_o < t \leq t_o + DT_s$

Segunda etapa: la corriente suministrada por el inductor permite la conducción del diodo, la fuente de alimentación queda en circuito abierto y su corriente se hace cero (entrada de corriente discontinua), el inductor se descarga y provee energía a la carga. La función del diodo es esta etapa es de suma importancia, el circuito podría operar sin diodo e inductor, pero la corriente de salida

se haría discontinua con una ondulación no despreciable, la implementación del inductor permite tener un filtro LC a la salida, a su vez este inductor requiere de un diodo de circulación libre (flyback diode), que impida las sobretensiones en el interruptor cuando este sea comandado a abrir.

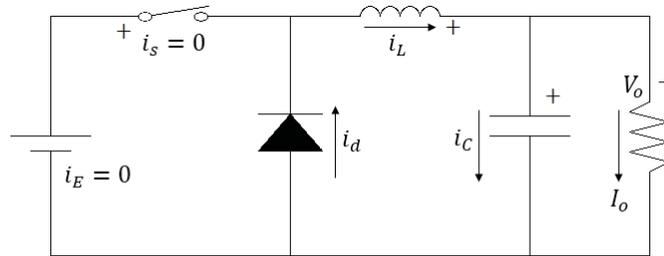


Figura 1-3 Convertidor CC-CC Buck: segunda etapa de operación,  $t_o + DT_s < t \leq t_o + T_s$

Algunas de las características del convertidor buck son:

- a) La salida posee un filtro LC, el que reduce las variación de tensión y corriente
- b) La entrada tiene características tipo fuente de tensión
- c) La salida tiene características tipo fuente de corriente
- d) Es un convertidor directo, pues transfiere directamente la energía, desde la entrada tipo fuente de tensión a la salida tipo fuente de corriente.
- e) La polaridad de la tensión en la carga, es igual a la de la fuente de entrada respecto a su punto común.
- f) La corriente suministrada por la fuente “E” es discontinua, por lo que genera ruido en la entrada en la frecuencia de conmutación.

Las ecuaciones que describen la operación del convertidor buck, se muestran a continuación:

Tensión en el inductor

$$v_L(t) = \begin{cases} E - V_o & ; t_o < t \leq t_o + DT_s \\ -V_o & ; t_o + DT_s < t \leq t_o + T_s \end{cases} \quad (1-1)$$

Corriente en la fuente de tensión y en el interruptor

$$i_E(t) = i_s(t) = \begin{cases} i_L(t_o) + \frac{E - V_o}{L} \cdot t & ; t_o < t \leq t_o + DT_s \\ 0 & ; t_o + DT_s < t \leq t_o + T_s \end{cases} \quad (1-2)$$

Tensión en el interruptor

$$v_s(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT_s \\ E & ; t_o + DT_s < t \leq t_o + T_s \end{cases} \quad (1-3)$$

Tensión y corriente en el diodo

$$v_d(t) = \begin{cases} -E & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-4)$$

$$i_d(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) - \left(\frac{V_o}{L}\right) \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-5)$$

Corriente en el condensador

$$i_c(t) = \begin{cases} i_L(t_o) - I_o + \frac{V_o}{L} \cdot t & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) - I_o + \frac{V_o}{L} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-6)$$

Las corrientes en los componentes dependen de las condiciones iniciales en cada etapa de operación, esto no tiene mayor impacto cuando la fuente de alimentación es continua y constante, sin embargo si la fuente es variable, incide en la forma de onda resultante, como sucede en los condensadores dinámicos, a continuación se verá con mayor detalle.

### 1.3 D-CAP basado en convertidor Buck

Como se mencionó anteriormente, los condensadores dinámicos presentados se basan en convertidores CC-CC. En la Figura 1-4 se muestra el Buck D-CAP, la topología es similar al regulador de tensión DC, se modifica la fuente de alimentación por una senoidal, la resistencia de carga se elimina, y se utilizan interruptores bidireccionales en corriente, debido al cambio de polaridad periódico de la fuente de alimentación, en la práctica estos interruptores pueden ser MOSFET, IGBT o cualquier otro, según requerimiento de frecuencia de conmutación, tensión aplicada y corriente a través de ellos. Las etapas de operación son similares a las presentadas en la sección anterior, salvo que al no haber carga resistiva, la transferencia de potencia se hace entre inductor, condensador y fuente, además el cambio de polaridad, invierte la dirección de corriente en el inductor y la polaridad del condensador como se muestra en la Figura 1-5.

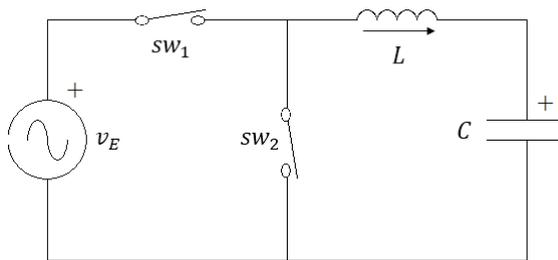


Figura 1-4 Buck D-CAP, semiperiodo positivo de la fuente de alimentación

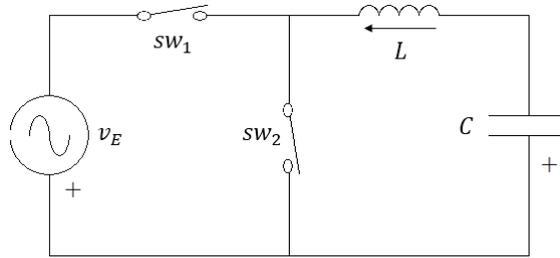


Figura 1-5 Buck D-CAP, semiperiodo negativo de la fuente de alimentación

Para el análisis del circuito se utiliza el modelo de valores medio con la Ecuación (1-7), este valor se calcula en una periodo de conmutación (mili o microsegundos) y no es un periodo de la fuente de tensión (periodo de red 20 [ms] para 50 Hz), en cada periodo de conmutación se determina el valor medio de las señales, los que al ser considerados en un periodo de red, crean las formas de onda en la frecuencia de red. De esta manera se distinguen dos formas de onda, la que incluye todas las componentes de frecuencias, incluida la de red y la de conmutación, y la otra forma de onda que es consecuencia del modelo de valores medio y que solo posee la frecuencia fundamental de la fuente (Figura 1-10).

$$\langle x(t) \rangle_{T_s} \equiv \bar{x}(t) \equiv \frac{1}{T_s} \int_{t-T_s}^{t} x(\tau) d\tau \quad (1-7)$$

Cabe notar que existe una diferencia en el cálculo de valor medio en un periodo de red (Ecuación (1-8)) y en un periodo de conmutación (Ecuación (1-9)), en particular para la tensión media en los inductores y la corriente media en los condensadores como muestra la Figura 1-6, en que el valor medio en dos periodos de conmutación es de 46,12 [V], con conmutación a 10 [kHz], sin embargo el valor medio en un periodo de red es igual a cero (Figura 1-7).

$$\langle v_L(t) \rangle_T \equiv \frac{1}{T} \int_{t-T}^t v_L(\tau) d\tau = 0 \quad (1-8)$$

$$\langle v_L(t) \rangle_{T_s} \equiv \frac{1}{T_s} \int_{t-T_s}^t v_L(\tau) d\tau \neq 0 \quad (1-9)$$

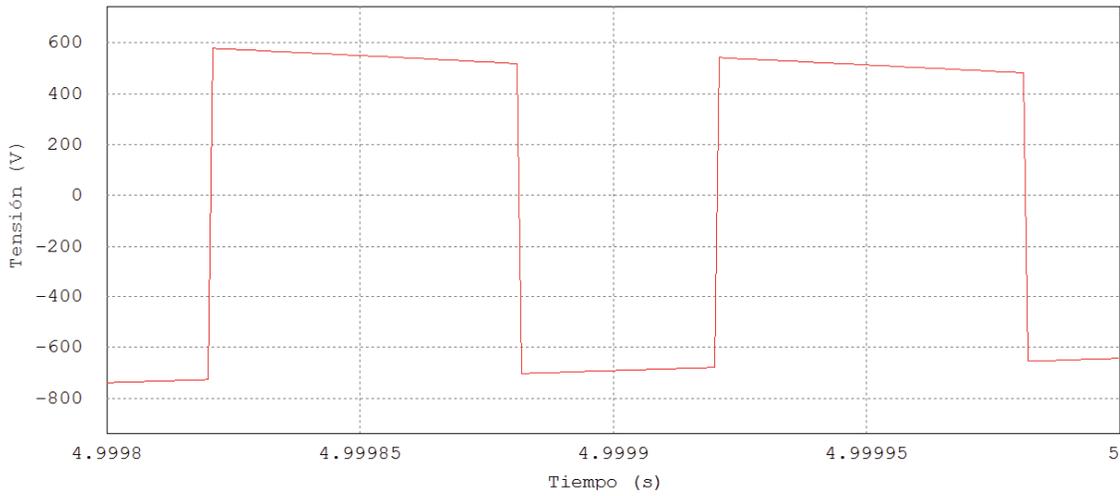


Figura 1-6 Buck D-CAP: Forma de onda de tensión en el inductor en 2 periodos de conmutación, con valor medio distinto de cero.

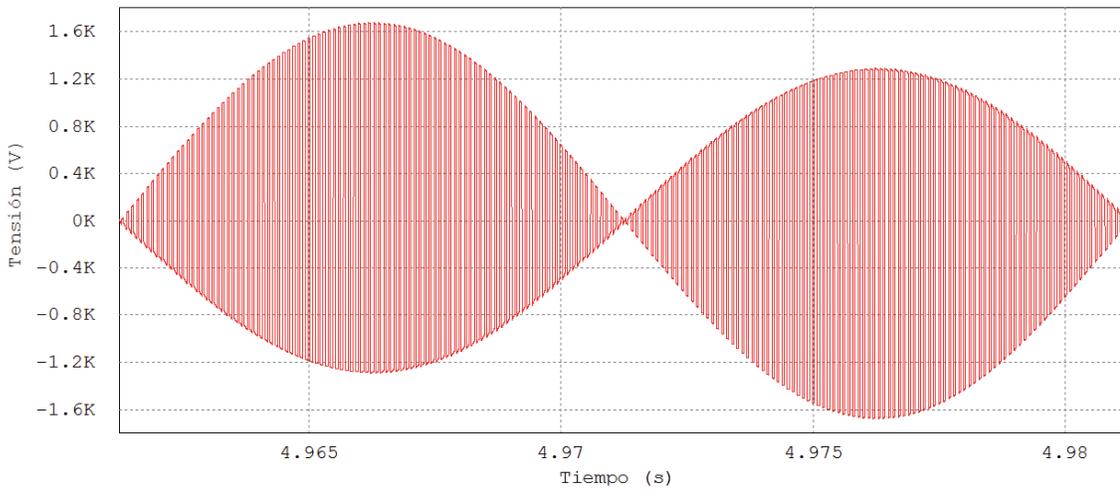


Figura 1-7 Buck D-CAP: Forma de onda de tensión en el inductor en un periodo de red, con valor medio igual a cero

Las ecuaciones para valores medio (en periodos de conmutación) del Buck D-CAP son:

$$\bar{v}_L(t) = L \frac{d\bar{i}_L(t)}{dt} = D \cdot \bar{v}_{in}(t) - \bar{v}_C(t) \quad (1-10)$$

$$\bar{i}_C(t) = C \frac{d\bar{v}_C(t)}{dt} = \bar{i}_L(t) \quad (1-11)$$

La característica principal de un condensador dinámico es su capacitancia equivalente, es decir el condensador reflejado en el punto de conexión, para determinarlo se utilizan fasores, la Ecuación(1-12), muestra la dependencia de la corriente inyectada por el D-CAP ( $\vec{I}_{Buck}$ ) y la tensión reflejada en el punto de conexión ( $\vec{V}_{Buck}$ ), debido a que en la Figura 1-4, la fuente de tensión ideal (barra infinita) es conectada en paralelo al condensador dinámico la tensión reflejada corresponde al valor fasorial de la fuente ideal, esto no siempre sucede, por ejemplo puede haber una inductancia de línea entre la fuente y el D-CAP.

$$C_{Buck} = \frac{\vec{I}_{Buck}}{\omega \vec{V}_{Buck}} \quad (1-12)$$

Si se aplica el operador de la Ecuación (1-7) a la Ecuación (1-2), se obtiene

$$\vec{I}_{Buck} = D \cdot \vec{I}_L = D \cdot \vec{I}_C = D (\omega \cdot C \cdot \vec{V}_C) = D (\omega \cdot C \cdot D \cdot \vec{V}_{Buck}) \quad (1-13)$$

Por lo que la capacitancia equivalente del Buck D-CAP es igual a (ver Figura 1-8)

$$C_{Buck} = D^2 \cdot C \quad (1-14)$$

Para obtener una capacitancia o potencia reactiva capacitiva en un punto de operación, es necesario conocer el valor de ciclo de trabajo necesario, por lo que se debe expresar el ciclo de trabajo en función de las capacitancia fija y equivalente, así se obtiene la Ecuación (1-44)

$$D^2 \left( \frac{C}{C_{Buck}} \right) - 1 = 0 \quad (1-15)$$

La ecuación anterior tiene como solución

$$D = \sqrt{\frac{C_{Buck}}{C}} \quad (1-16)$$

La capacitancia equivalente del Buck D-CAP en [p.u.] (respecto a la capacidad “C” del condensador), en función del ciclo de trabajo, se muestra en la Figura 1-8. La grafica corresponde a la mitad de una parábola, la capacitancia equivalente es siempre menor o igual a la capacidad fija del condensador, el máximo se obtiene con razón cíclica igual a 1, en consecuencia desde el punto de vista de la capacitancia equivalente, el Buck D-CAP tiene comportamiento reductor., por lo que el dimensionamiento del condensador fijo se debe establecer para el máximo valor de capacitancia equivalente requerido.

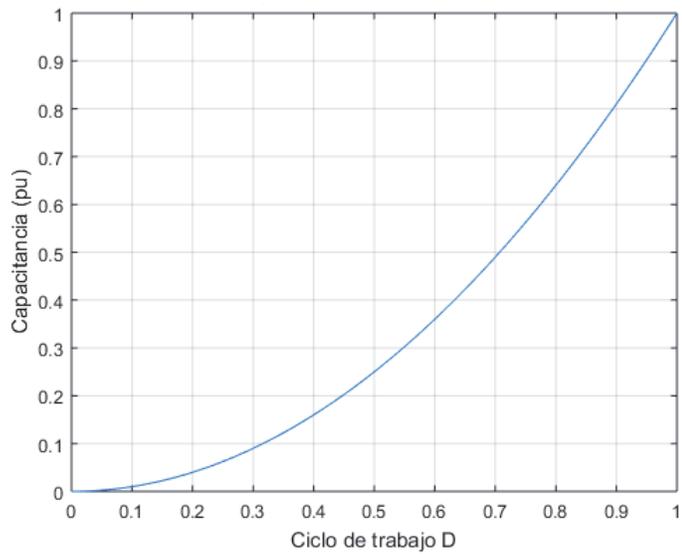


Figura 1-8 Capacitancia equivalente Buck D-CAP

Para ejemplificar la operación del Buck D-CAP se realiza simulación en software PSIM, el modelo utilizado se muestra en la Figura 1-9 Modelo de Buck D-CAP simulado en PSIM, para mayor detalle de los bloques y componentes utilizados, revisar Apéndice A.

Los parámetros utilizados se muestran en la Tabla 1-1

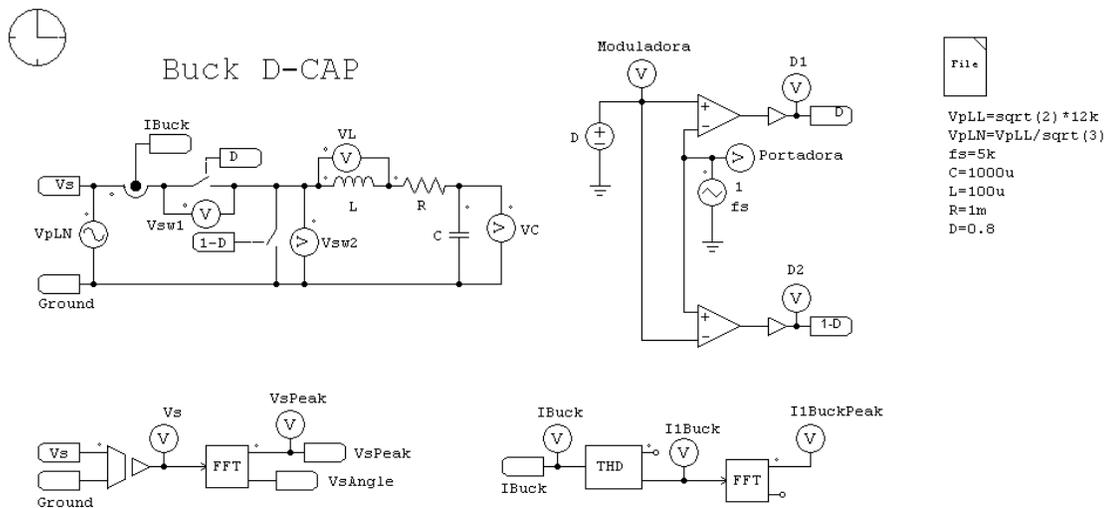


Figura 1-9 Modelo de Buck D-CAP simulado en PSIM

Tabla 1-1 Parámetros para simulación en PSIM de Buck D-CAP

Variable	Valor
Tensión de alimentación	$V_{pLN} = \frac{\sqrt{2}}{\sqrt{3}} \cdot 12 \text{ [kV]}, 50 \text{ [Hz]}$
Capacidad	$C = 1000 \text{ [uF]}$
Inductancia	$L = 100 \text{ [uH]}$
Frecuencia de conmutación	$f_s = 5 \text{ [kHz]}$
Ciclo de trabajo	$D = 0.8$
Capacitancia equivalente	$C_{Buck} = D^2 \cdot C = 640 \text{ [uF]}$

Las formas de onda obtenidas son las siguientes:

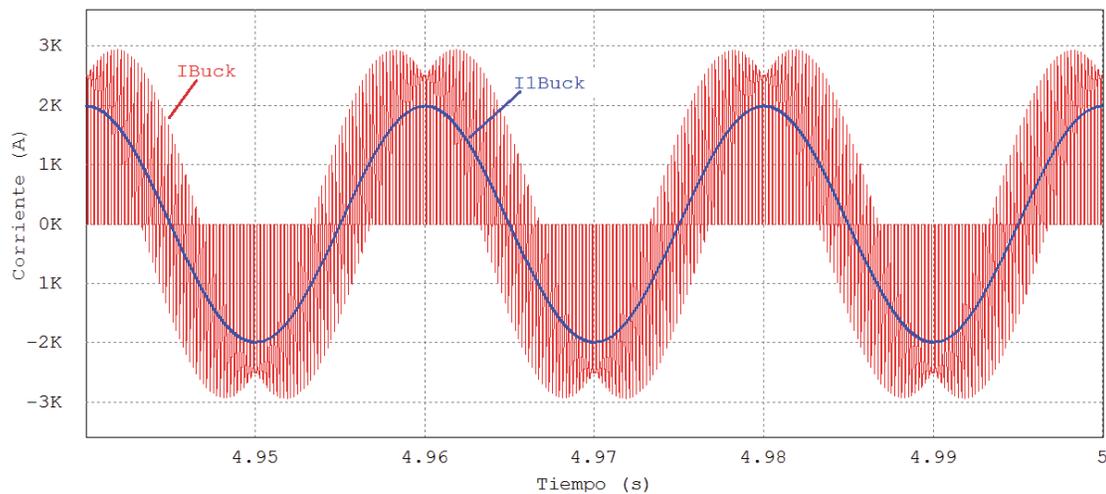


Figura 1-10 Buck D-CAP: corriente inyectada por el condensador dinámico, y su componente fundamental.

Como se describió anteriormente la componente fundamental se obtiene por los valores medios de cada periodo de conmutación, esta se visualiza gráficamente en la Figura 1-10, la forma de onda completa, tiene componentes armónicos en la frecuencia de conmutación, lo que es propio en los condensadores dinámicos, además la ondulación de corriente en la fuente de tensión es elevada, debido a la discontinuidad por operación del interruptor de entrada “sw1”, pues al ser comandado a abrir, la corriente se hace cero. Una posible solución es la instalación de un filtro capacitivo o LC entre la fuente y el interruptor, aunque puede generar un nuevo problema, de resonancia entre filtro y el buck D-CAP.

La tensión y corriente en el condensador se muestran en la Figura 1-11, se visualiza que la tensión en el condensador no tiene ondulación, ni armónicos, por otra parte la ondulación en la corriente se debe al valor de inductancia elegido, para reducir esta ondulación, se puede aumentar la frecuencia de conmutación, el valor de inductancia, o sintonizar el filtro LC de salida en una frecuencia apropiada.

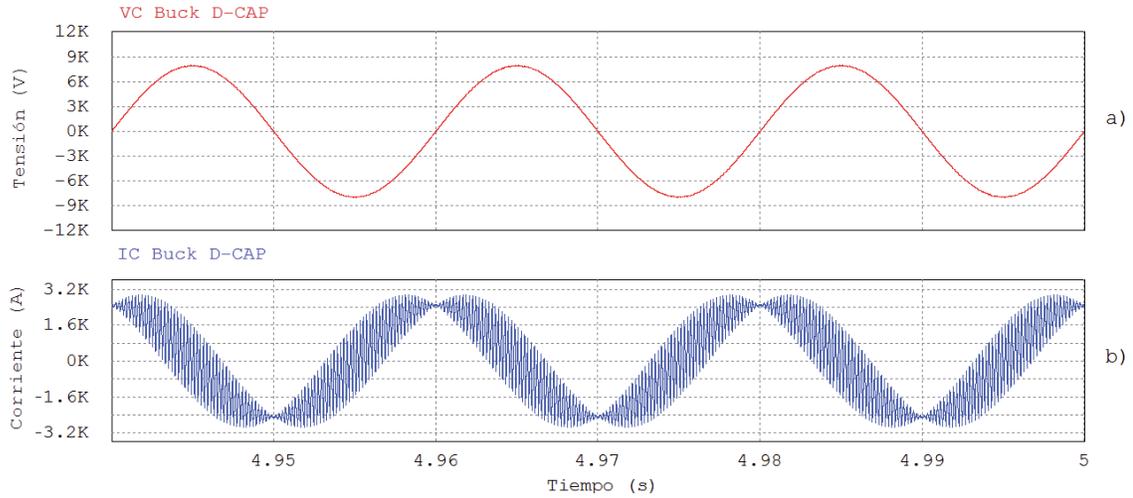


Figura 1-11 Buck D-CAP: a) tensión en el condensador, b) corriente a través del condensador

Las formas de onda de tensión y corriente en el inductor (Figura 1-12) muestran ondulaciones de alta frecuencia. A pesar de que la variable de interés en la corriente inyectada por el buck D-CAP, pues de ello depende su capacitancia equivalente, se debe tener presente los valores máximo y mínimo de tensión y corriente en interruptores, inductores y condensadores, para un correcto dimensionamiento de los componentes.

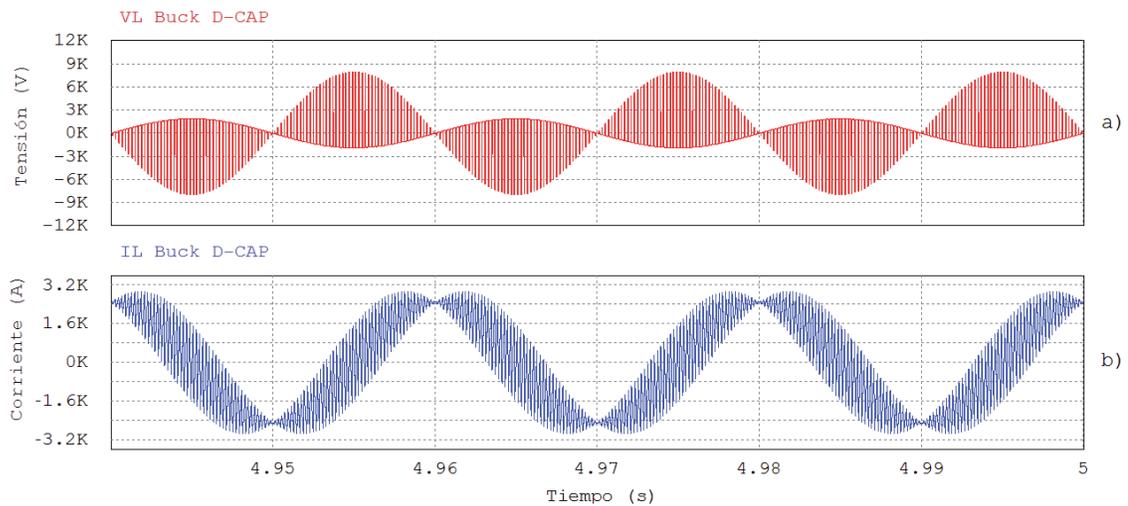


Figura 1-12 Buck D-CAP: a) tensión en el inductor, b) corriente a través del inductor.

Si se utiliza la ecuación característica de corriente y tensión en un condensador

$$i_c(t) = C \frac{dv_c(t)}{dt} \quad (1-17)$$

Es posible obtener la capacitancia equivalente de manera gráfica, donde la pendiente de la recta de la curva corriente en función de la deriva de la tensión, corresponde al valor de capacidad

$$C = \frac{i_c(t)}{\left(\frac{dv_C(t)}{dt}\right)}$$

### 1.4 Convertidor CC-CC directo, elevador de tensión Boost

Similar al regulador de tensión buck, el convertidor boost (Figura 1-13), posee los mismos componentes con una distribución distinta, el valor de tensión a la salida es igual o mayor al valor de entrada, las etapas de operación se muestran en la Figura 1-14 y Figura 1-15.

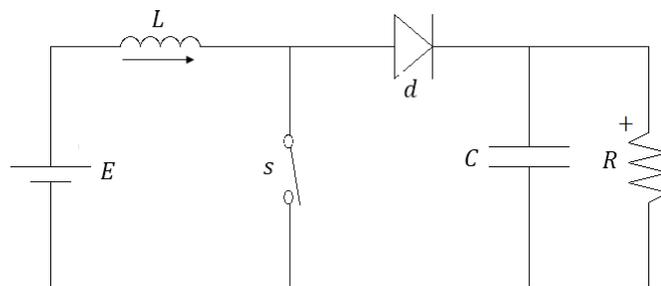


Figura 1-13 Convertidor CC-CC Boost

Primera etapa: el diodo bloqueado separa la entrada de la salida, la fuente de tensión carga el inductor, y el condensador (filtro de tensión) suministra energía a la carga resistiva.

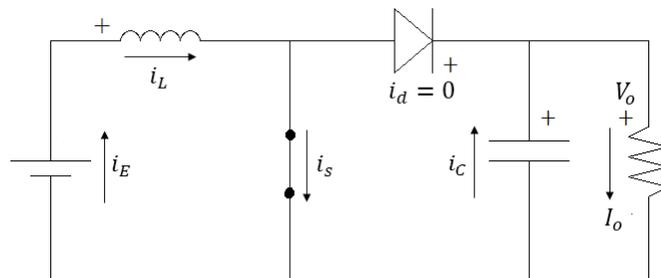


Figura 1-14 Convertidor CC-CC Boost: primera etapa de operación,  $t_o < t \leq t_o + DT_s$

Segunda etapa: la corriente suministrada por el inductor permite la conducción del diodo, la fuente de tensión y el inductor proveen energía a la carga, el filtro LC reduce las ondulaciones de corriente y tensión en la carga.

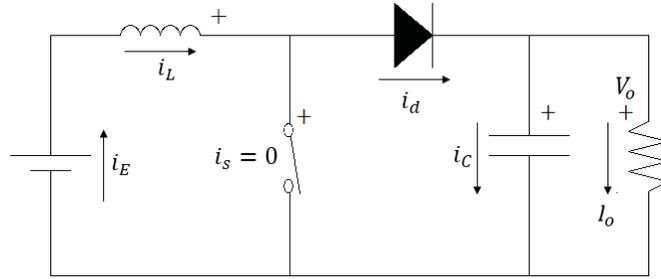


Figura 1-15 Convertidor CC-CC Boost: segunda etapa de operación,  $t_o + DT_s < t \leq t_o + T_s$

Algunas de las características del convertidor boost son:

- La entrada tiene características tipo fuente de corriente, formada por la fuente y el inductor.
- La salida tiene características tipo fuente de tensión.
- Es un convertidor directo, pues transfiere directamente la energía, desde la entrada tipo fuente de corriente a la salida tipo fuente de tensión.
- La polaridad de la tensión en la carga, es igual a la de la fuente de entrada respecto a su punto común.

Las ecuaciones que describen la operación del convertidor boost, se muestran a continuación:

Tensión en el inductor

$$v_L(t) = \begin{cases} E & ; t_o < t \leq t_o + DT \\ V_o - E & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-18)$$

Corriente en la fuente y en el inductor

$$i_E(t) = i_L(t) = \begin{cases} i_L(t_o) + \frac{E}{L} \cdot t & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) + \frac{E - V_o}{L} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-19)$$

Corriente y tensión en el interruptor

$$i_s(t) = \begin{cases} i_L(t_o) + \frac{E}{L} \cdot t & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-20)$$

$$v_s(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-21)$$

Tensión y corriente en el diodo

$$v_d(t) = \begin{cases} -V_o & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-22)$$

$$i_d(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) - \left(\frac{E - V_o}{L}\right) \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-23)$$

Corriente a través del condensador

$$i_c(t) = \begin{cases} -I_o & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) - I_o + \left(\frac{E - V_o}{L}\right) \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-24)$$

### 1.5 D-CAP basado en convertidor Boost

Se realizan las mismas modificaciones que el buck, para usar el boost como D-CAP (Figura 1-16): interruptores bidireccionales, fuente senoidal, y se elimina la resistencia de carga, las ecuaciones como convertidor CC-CC siguen siendo válidas, considerando la inversión del flujo de corriente y polaridad en cada semiciclo de la fuente (Figura 1-17).

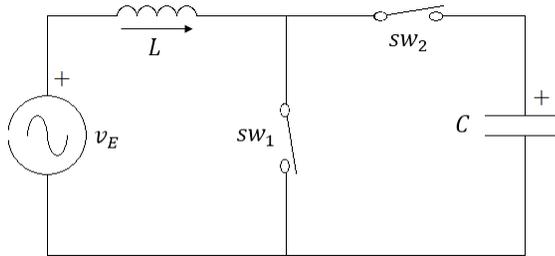


Figura 1-16 Boost D-CAP, semiperiodo positivo de la fuente de alimentación

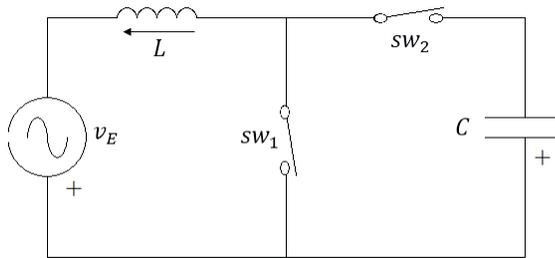


Figura 1-17 Boost D-CAP, semiperiodo negativo de la fuente de alimentación

Las ecuaciones para el modelo de valores medios se presentan a continuación:

$$\bar{v}_L(t) = L \frac{d\bar{i}_L(t)}{dt} = \bar{v}_{in}(t) - (1 - D) \cdot \bar{v}_C(t) \quad (1-25)$$

$$\bar{i}_C(t) = C \frac{d\bar{v}_C(t)}{dt} = (1 - D) \cdot \bar{i}_L(t) \quad (1-26)$$

Para determinar la capacitancia equivalente, se tiene

$$C_{Boost} = \frac{\vec{I}_{Boost}}{\omega \vec{V}_{Boost}} \quad (1-27)$$

La Ecuación (1-26) se expresa de forma fasorial como

$$\vec{I}_{Boost} = \vec{I}_L = \frac{\vec{I}_C}{1-D} = \frac{1}{1-D} (\omega \cdot C \cdot \vec{V}_C) = \frac{1}{1-D} \left( \omega \cdot C \cdot \frac{1}{1-D} \cdot \vec{V}_{Buck} \right) \quad (1-28)$$

Luego se obtiene la capacitancia equivalente del Boost D-CAP como (ver Figura 1-18)

$$C_{Boost} = \frac{1}{(1-D)^2} \cdot C \quad (1-29)$$

Se expresa el ciclo de trabajo en función de las capacitancias

$$D^2 (C_{boost}) + D (-2 C_{boost}) + (C_{boost} - C) = 0 \quad (1-30)$$

$$D = \frac{C_{boost} - \sqrt{C_{boost} C}}{C_{boost}} \quad (1-31)$$

La expresión determinada en la Ecuación (1-29), muestra que desde el punto de vista de la capacitancia equivalente tiene comportamiento elevador (boost). La grafica de la capacitancia equivalente en [p.u.] (respecto a la capacidad del condensador), en función del ciclo de trabajo, se muestra en la Figura 1-18, tiene valor mínimo, igual a la capacitancia fija "C", para  $D = 0$ , idealmente no tiene capacitancia equivalente máxima, en la practica el valor máximo queda definido por la máxima tensión que pueda soportar el condensador fijo. La capacidad del condensador fijo queda determinada por el ciclo de trabajo mínimo proyectado, que no necesariamente debe ser igual a cero.

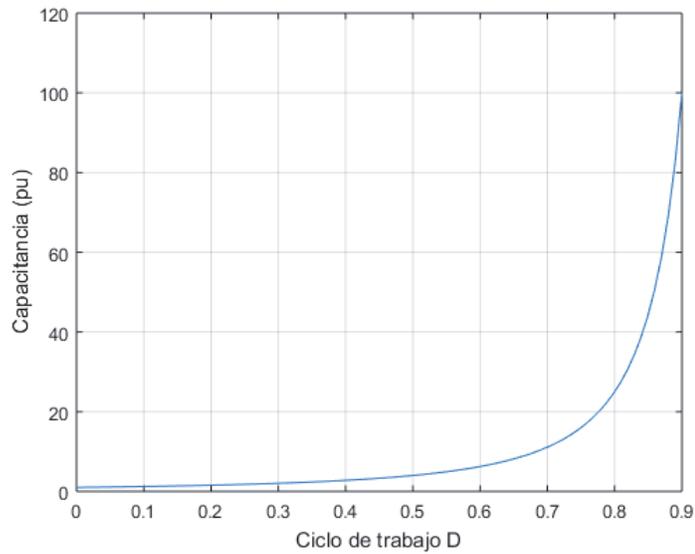


Figura 1-18 Capacitancia equivalente Boost D-CAP, en función del ciclo de trabajo.

Se ejemplifica la operación del boost D-CAP, con simulación PSIM, los parámetros utilizados se enlistan en la Tabla 1-2 y el circuito utilizado se muestra en la Figura 1-19.

Tabla 1-2 Parámetros para simulación en PSIM de Boost D-CAP

Variable	Valor
Tensión de alimentación	$V_{pLN} = \frac{\sqrt{2}}{\sqrt{3}} \cdot 12 \text{ [kV]}, 50 \text{ [Hz]}$
Capacidad	$C = 200 \text{ [uF]}$
Inductancia	$L = 100 \text{ [uH]}$
Frecuencia de conmutación	$f_s = 5 \text{ [kHz]}$
Ciclo de trabajo	$D = 0.5$
Capacitancia equivalente	$C_{Boost} = \frac{C}{(1 - D)^2} = 800 \text{ [uF]}$

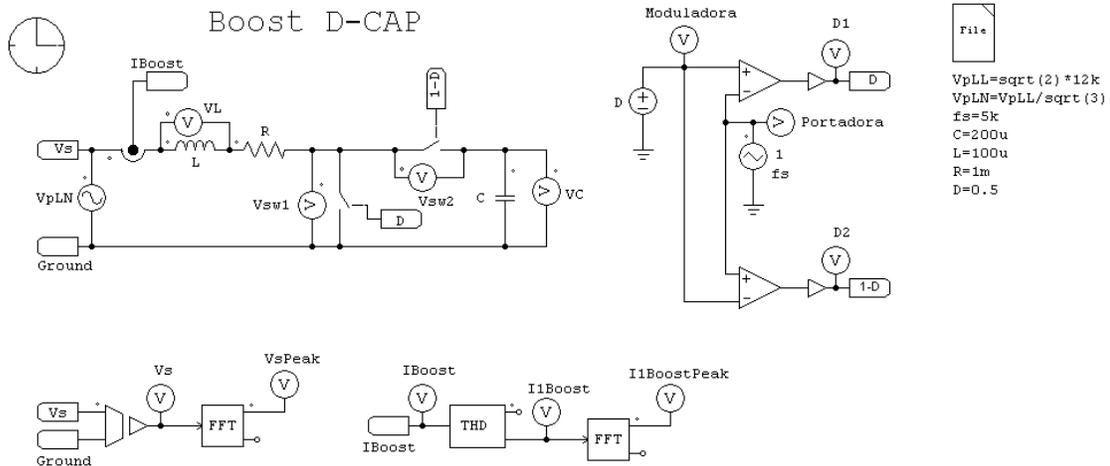


Figura 1-19 Modelo de Boost D-CAP simulado en PSIM

Las formas de onda obtenidas son las siguientes

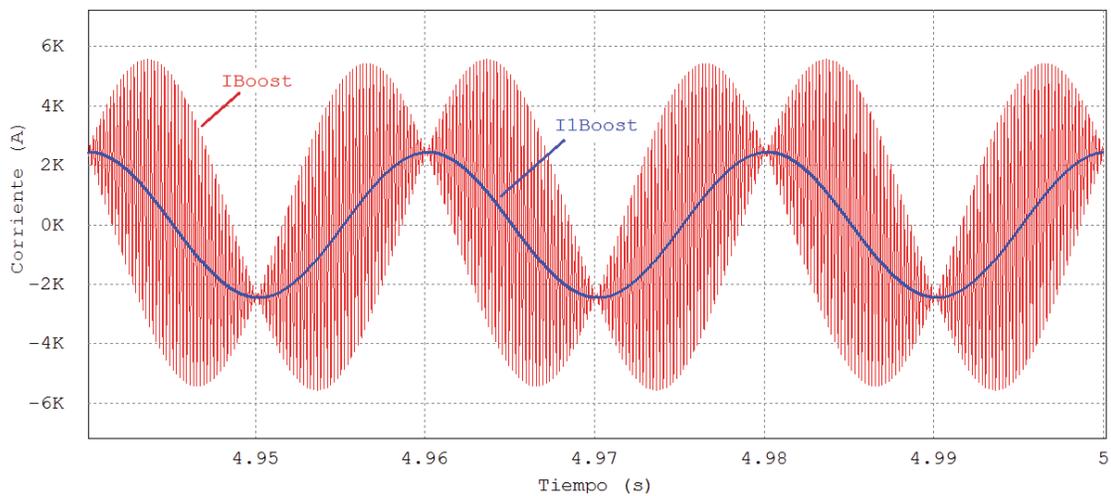


Figura 1-20 Boost D-CAP: corriente inyectada por el condensador dinámico, y su componente fundamental.

La Figura 1-20 muestra la componente fundamental de corriente formada por los valores medios en cada periodo de conmutación, la forma de onda completa de corriente, presenta principalmente componentes en la frecuencia de red y en la frecuencia de conmutación, además de componentes de mayor frecuencia. El condensador fijo presenta una baja ondulación (Figura 1-21), lo que se condice con la consideración inicial de despreciar la ondulación de tensión en los condensadores, a su vez, la corriente tiene elevada ondulación, consecuencia del inductor utilizado y la discontinuidad de corriente en el diodo.

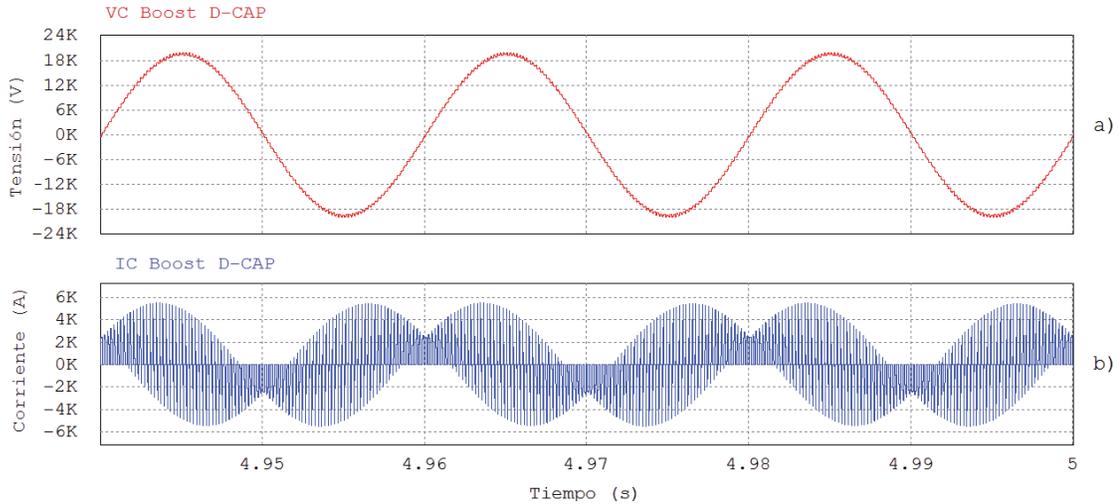


Figura 1-21 Boost D-CAP: a) tensión en el condensador, b) corriente a través del condensador

La ondulación de corriente mostrada en la Figura 1-22, se puede reducir aumentando el valor de la inductancia, el principal problema de una alta ondulación es el elevado valor que esta toma, obligando a sobredimensionar las tolerancia de los componentes.

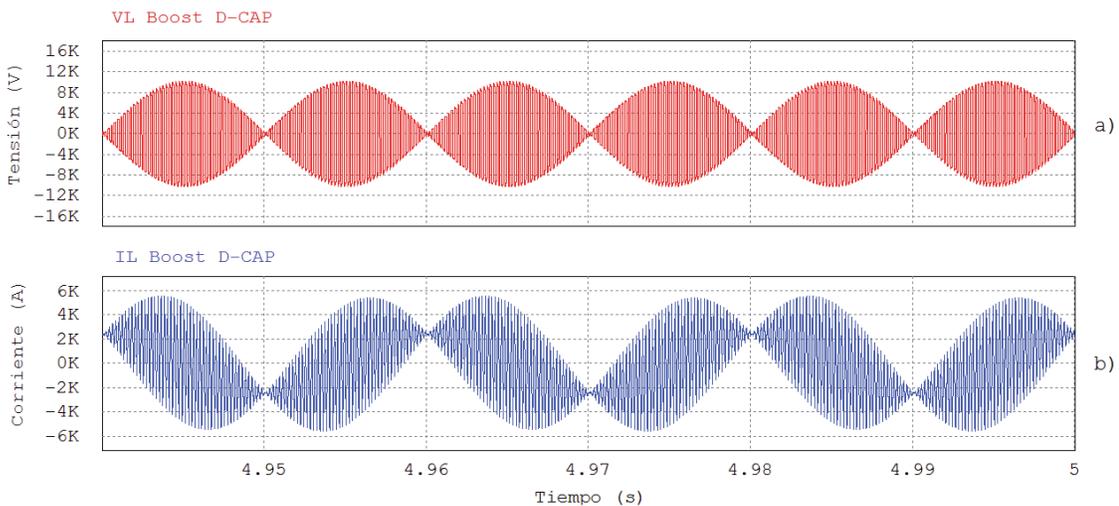


Figura 1-22 Boost D-CAP: a) tensión en el inductor, b) corriente a través del inductor

## 1.6 Convertidor CC-CC indirecto, de acumulación inductiva Buck Boost

El convertidor CC-CC buck boost (Figura 1-23) es un regulador con tensión de salida que puede ser menor, mayor o igual al valor de entrada, tiene la característica de ser un convertidor indirecto, pues tanto la entrada como la salida tienen naturaleza de fuente de tensión, por ello en una primera etapa, debe acumularse energía en el inductor, para luego en la siguiente etapa ser suministrada a la carga, razón por la cual recibe el nombre de acumulador inductivo.

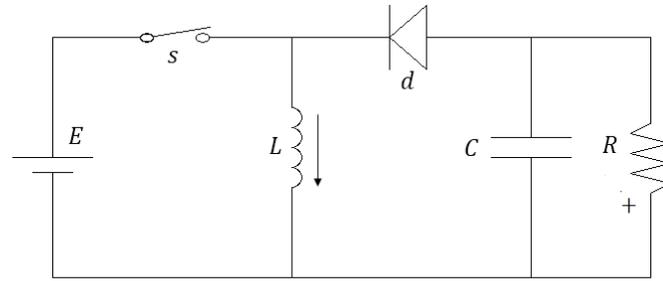


Figura 1-23 Convertidor CC-CC Buck Boost

Primera etapa: al igual que en el convertidor boost, el bloqueo del diodo, separa la entrada de la salida, la fuente de tensión carga el inductor y el condensador provee energía a la carga. Esta etapa es similar a la primera del convertidor boost, tienen igual circuito equivalente.

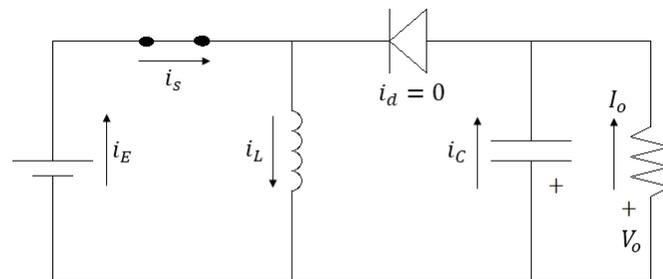


Figura 1-24 Convertidor CC-CC Buck Boost: primera etapa de operación,  $t_o < t \leq t_o + DT_s$

Segunda etapa: la corriente suministrada por el inductor permite la conducción del diodo, y la energía almacenada en el inductor en la etapa anterior, es entregada a la carga, la tensión es filtrada por el condensador. Esta etapa es similar a la segunda del convertidor buck, tienen igual circuito equivalente.

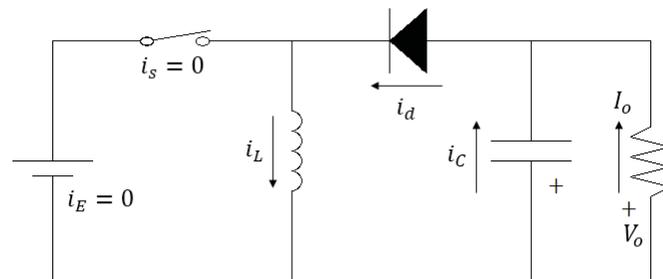


Figura 1-25 Convertidor CC-CC Buck Boost: segunda etapa de operación,  $t_o + DT_s < t \leq t_o + T_s$

Algunas de las características del convertidor buck-boost son:

- La salida posee un filtro capacitivo, el que reduce la ondulación de tensión.
- La entrada tiene características tipo fuente de tensión.

- c) La salida tiene características tipo fuente de tensión.
- d) Es un convertidor indirecto, pues requiere de un inductor para transferir la energía, desde la entrada tipo fuente de tensión a la salida tipo fuente de tensión.
- e) La polaridad de la tensión en la carga, es invertida compara con la fuente de entrada, respecto a su punto común.
- f) La corriente suministrada por la fuente “E” es discontinua, por lo que genera ruido en la entrada en la frecuencia de conmutación.

Las ecuaciones que describen la operación del convertidor buck-boost, se muestran a continuación:

Tensión y corriente en el inductor

$$v_L(t) = \begin{cases} E & ; t_o < t \leq t_o + DT \\ -V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-32)$$

$$i_L(t) = \begin{cases} i_L(t_o) + \frac{E}{L} \cdot t & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) - \frac{V_o}{L} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-33)$$

Corriente en la entrada y en el interruptor

$$i_E(t) = i_s(t) = \begin{cases} i_L(t_o) + \frac{E}{L} \cdot t & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-34)$$

Tensión en el interruptor

$$v_s(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ E + V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-35)$$

Tensión y corriente en el diodo

$$v_d(t) = \begin{cases} -V_o & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-36)$$

$$i_d(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) - \frac{V_o}{L} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-37)$$

Corriente en el condensador

$$i_C(t) = \begin{cases} -I_o & ; t_o < t \leq t_o + DT \\ i_L(t_o + DT) - I_o + \frac{V_o}{L} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (1-38)$$

## 1.7 D-CAP basado en convertidor Buck Boost

El condensador dinámico basado en topología buck boost es presentado en la Figura 1-26 y Figura 1-27, la polaridad de la fuente de tensión siempre es opuesta a la del condensador, dado que se utiliza una fuente senoidal, fasorialmente significa que las formas de onda de tensión de la fuente y el condensador están desfasadas por 180°, esto presenta el inconveniente de una elevada ondulación en el inductor (Figura 1-32), que es el elemento intermedio responsable de transferir la energía entre ellos, esto incluso aunque la tensión en el condensador no tenga ondulación.

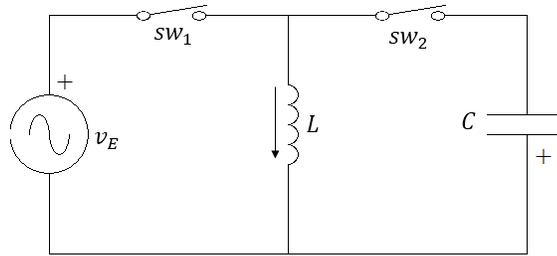


Figura 1-26 Buck Boost D-CAP, semiperiodo positivo de la fuente de alimentación

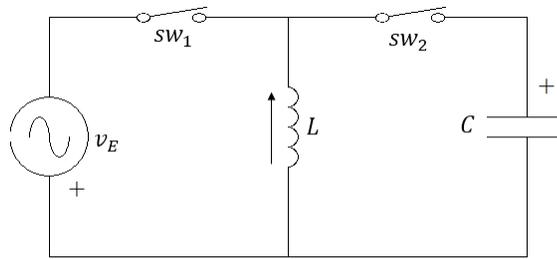


Figura 1-27 Buck Boost D-CAP, semiperiodo negativo de la fuente de alimentación

Las ecuaciones para valores medios son las siguientes

$$\bar{v}_L(t) = L \frac{d\bar{i}_L(t)}{dt} = D \cdot \bar{v}_{in}(t) - (1 - D) \cdot \bar{v}_C(t) \quad (1-39)$$

$$\bar{i}_C(t) = C \frac{d\bar{v}_C(t)}{dt} = (1 - D) \cdot \bar{i}_L(t) \quad (1-40)$$

Para determinar la capacitancia equivalente del buck-boost D-CAP se tiene

$$C_{BB} = \frac{\bar{I}_{BB}}{\omega \bar{V}_{BB}} \quad (1-41)$$

Se aplica el operador de valores medio a la Ecuación (1-34) y Ecuación (1-40), se obtiene

$$\vec{I}_{BB} = D \vec{I}_L = D \frac{1}{1-D} \vec{I}_C = D \frac{1}{1-D} (\omega \cdot C \cdot \vec{V}_C) = \frac{D}{1-D} \left( \omega \cdot C \cdot \frac{D}{1-D} \cdot \vec{V}_{Buck} \right) \quad (1-42)$$

Por lo que la capacitancia equivalente del Buck Boost D-CAP es (ver Figura 1-28)

$$C_{BB} = \left( \frac{D}{1-D} \right)^2 \cdot C \quad (1-43)$$

Para expresar el ciclo de trabajo en función de las capacitancias, se obtiene la siguiente ecuación

$$D^2 (C_{BB} - C) + D (-2 C_{BB}) + (C_{BB}) = 0 \quad (1-44)$$

Finalmente

$$D = \frac{C_{BB} - \sqrt{C_{BB} C}}{C_{BB} - C} \quad (1-45)$$

De la Ecuación (1-43) se deduce que desde el punto de vista de la capacitancia equivalente el condensador dinámico buck-boost se comporta como reductor y elevador. En la Figura 1-28 se grafica la capacitancia equivalente en [p.u] (respecto a la capacidad del condensador fijo), en función del ciclo de trabajo, este condensador dinámico posee las prestaciones del buck D-CAP y boost D-CAP juntas, lo que da un mayor rango de uso, y el dimensionamiento del condensador fijo se dimensiona considerando alguna capacitancia intermedia requerida.

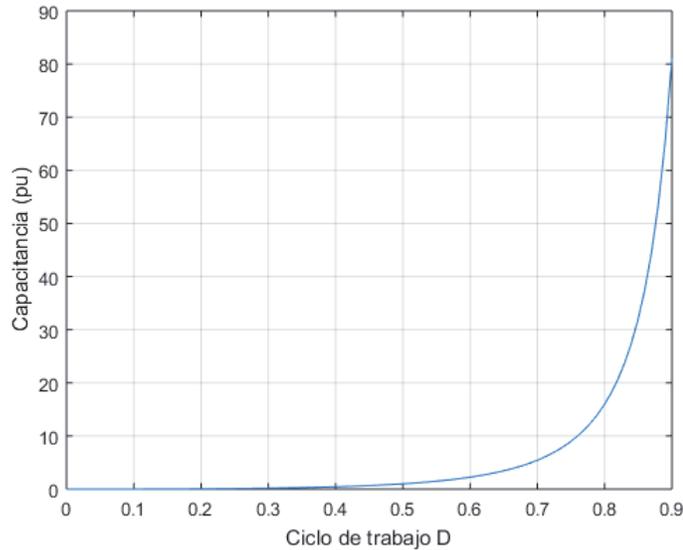


Figura 1-28 Buck Boost D-CAP: Capacitancia equivalente en función del ciclo de trabajo

Se ejemplifica el uso de buck-boost D-CAP en PSIM, en la Tabla 1-3 se presentan los parámetros utilizados en la simulación, y en la Figura 1-29 se muestra el circuito modelado.

# 1 Introducción a los condensadores dinámicos

Tabla 1-3 Parámetros para simulación en PSIM de Buck Boost D-CAP

Variable	Valor
Tensión de alimentación	$V_{pLN} = \frac{\sqrt{2}}{\sqrt{3}} \cdot 12 \text{ [kV]}, 50 \text{ [Hz]}$
Capacidad	$C = 500 \text{ [uF]}$
Inductancia	$L = 100 \text{ [uH]}$
Frecuencia de conmutación	$f_s = 5 \text{ [kHz]}$
Ciclo de trabajo	$D = 0.7$
Capacitancia equivalente	$C_{Buck} = \left(\frac{D}{1-D}\right)^2 \cdot C = 2.722 \text{ [uF]}$

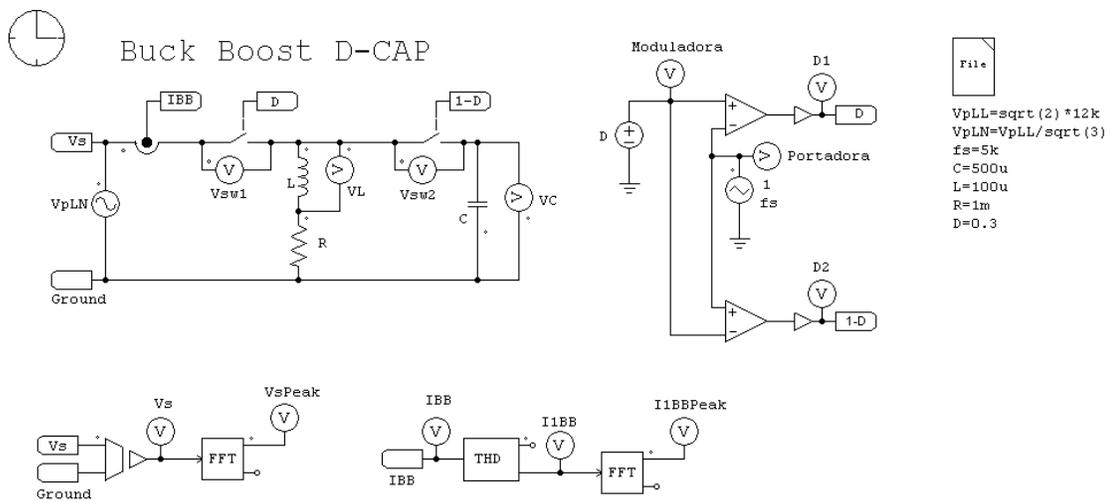


Figura 1-29 Modelo de Buck Boost simulado en PSIM

Las formas de onda más importantes se muestran a continuación

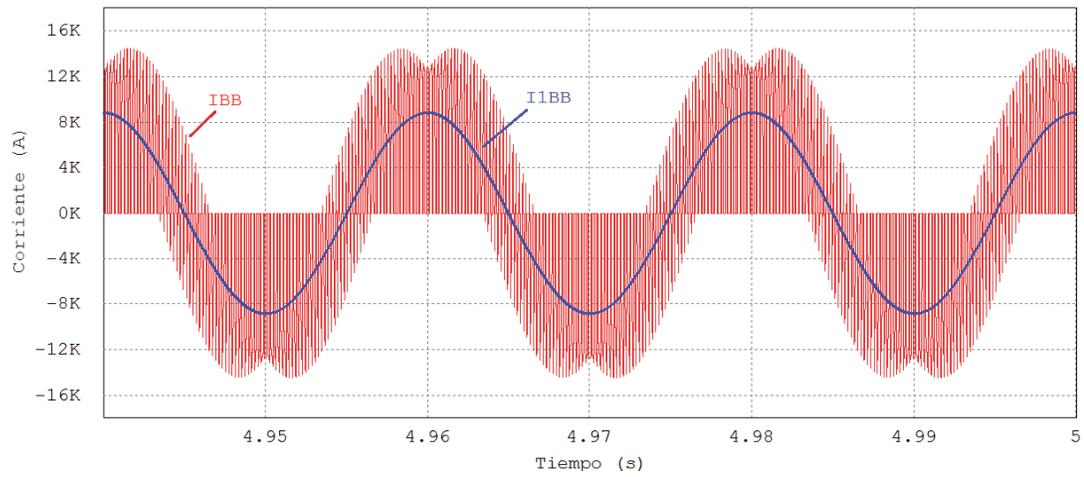


Figura 1-30 Buck Boost D-CAP: corriente inyectada por el condensador dinámico, y su componente fundamental.

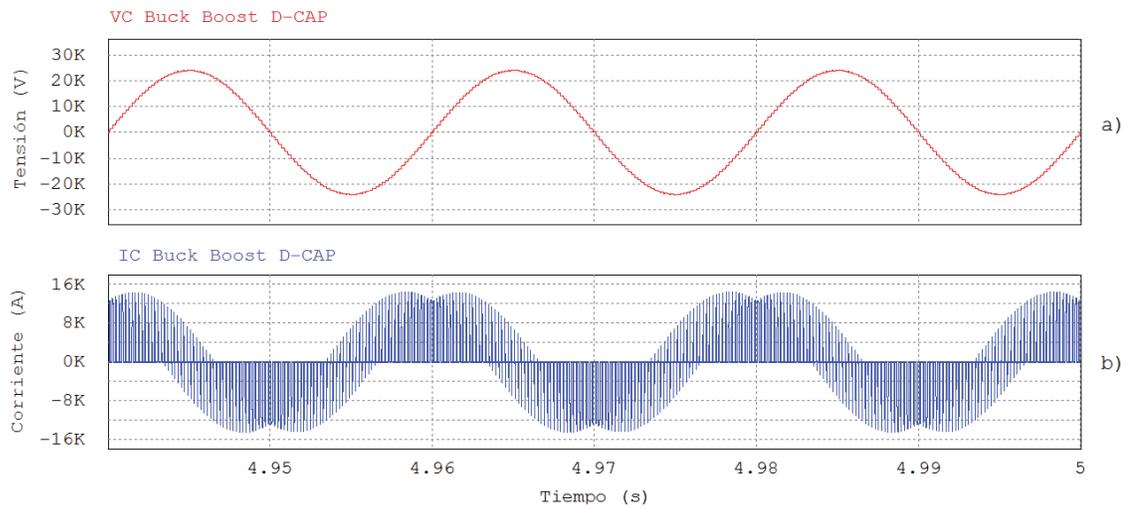


Figura 1-31 Buck Boost D-CAP: a) tensión en el condensador, b) corriente a través del condensador

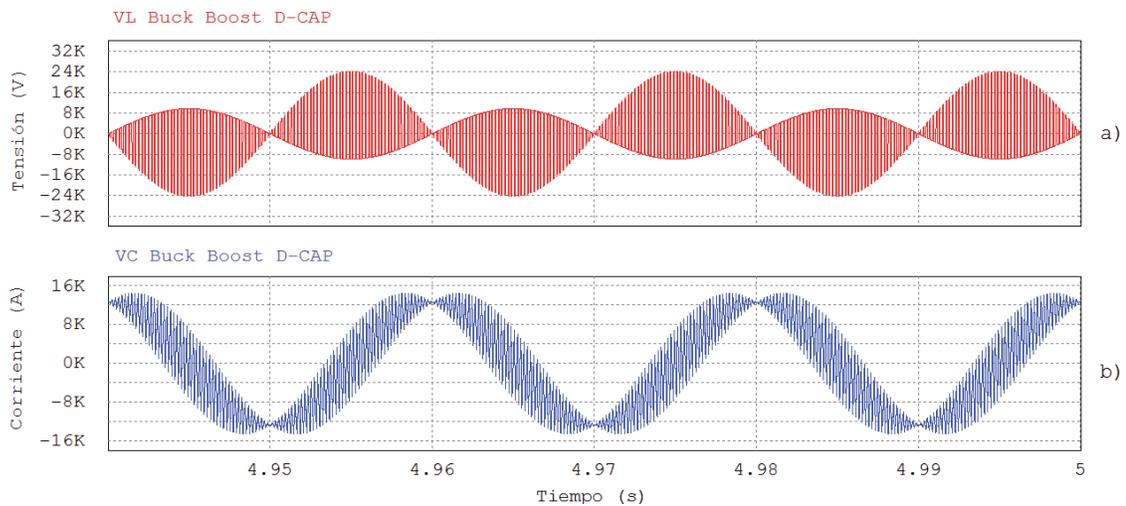


Figura 1-32 Buck Boost D-CAP: a) tensión en el inductor, b) corriente a través del inductor

# Condensadores dinámicos de acumulación

## 2.1 Convertidor CC-CC indirecto, de acumulación capacitiva Cuk

El convertido CC-CC Cuk (Figura 2-1), es un convertidor de cuarto orden, propuesto por el profesor Slodovan Cuk [3] en 1984, y se basa en la conexión en cascada de un convertidor boost y un convertidor buck, con algunas modificaciones, dado que la polaridad de tensión en la salida es opuesta a la de la entrada, se denomina convertidor inversor (desde el punto de vista de la polaridad), además como se mencionó en la sección anterior, este convertidor permite la transferencia de energía entre la entrada y la salida con características fuente de corriente, almacenando energía en el condensador con capacitancia " $C_1$ ", por lo que es clasificado como convertidor indirecto de acumulación capacitiva.

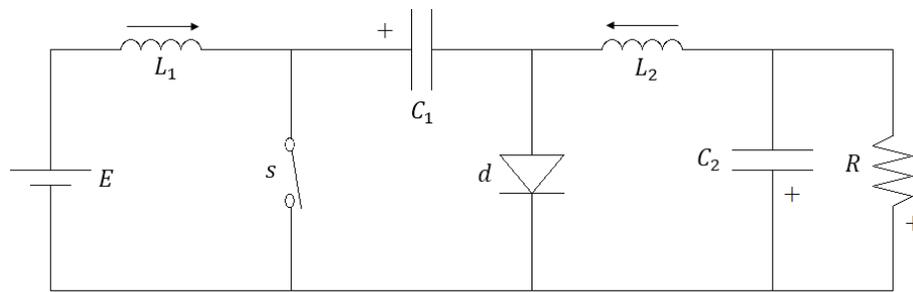


Figura 2-1 Convertidor CC-CC Cuk

Primera etapa: la fuente de alimentación carga el inductor  $L_1$  y el condensador  $C_1$  entrega energía a la carga y al inductor  $L_2$ , el filtro LC formado por  $L_2$  y  $C_2$  eliminan las componentes de alta frecuencia en la carga.

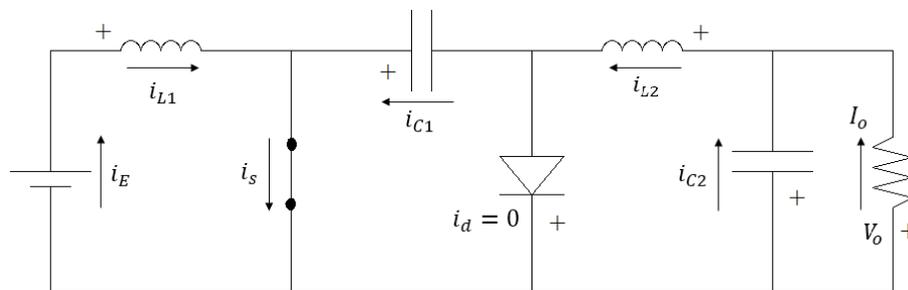


Figura 2-2 Convertidor CC-CC Cuk: primera etapa de operación,  $t_o < t \leq t_o + DT_s$

Segunda etapa: la corriente suministrada por el inductor  $L_2$  permite la conducción del diodo, la fuente y el inductor  $L_1$  cargan el condensador  $C_1$ , el inductor  $L_2$  provee energía a la carga y la tensión en filtrada por el condensador  $C_2$ .

Se aprecia que el condensador  $C_1$ , conecta la entrada con la salida, además en la primera etapa la entrada carga el condensador  $C_1$ , y en la segunda etapa esta energía es entregada a la carga, de este modo opera el convertidor acumulador (capacitivo) de energía.

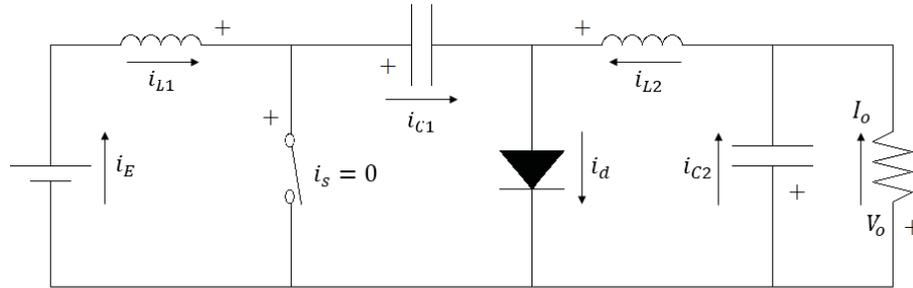


Figura 2-3 Convertidor CC-CC Cuk: segunda etapa de operación,  $t_o + DT_s < t \leq t_o + T_s$

Algunas de las características del convertidor Cuk son:

- a) La entrada tiene características tipo fuente de corriente.
- b) La salida tiene características tipo fuente de corriente.
- c) Es un convertidor indirecto, pues requiere de un condensador para transferir la energía, desde la entrada tipo fuente de corriente a la salida tipo fuente de corriente.
- d) La polaridad de la tensión en la carga es invertida (inversor), compara con la fuente de entrada, respecto a su punto común.
- e) La corriente suministrada por la fuente “E” es continua.

Las ecuaciones que definen el comportamiento en cada etapa, se presentan a continuación, donde se aprecia que las corrientes a través de todos los componentes pasivos y la fuente, son continuas, esto es una ventaja pues teóricamente su ondulación se puede reducir, utilizando inductancias lo suficientemente grandes, otra opción es acoplar magnéticamente  $L_1$  y  $L_2$ .

Tensión en los inductores

$$v_{L_1}(t) = v_{L_2}(t) = \begin{cases} E & ; t_o < t \leq t_o + DT \\ -V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-1)$$

Corriente en la fuente y en el inductor  $L_1$

$$i_E(t) = i_{L_1}(t) = \begin{cases} i_{L_1}(t_o) + \frac{E}{L_1} \cdot t & ; t_o < t \leq t_o + DT \\ i_{L_1}(t_o + DT) - \frac{V_o}{L_1} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-2)$$

Corriente en el inductor  $L_2$

$$i_{L_2}(t) = \begin{cases} i_{L_2}(t_o) + \frac{E}{L_2} \cdot t & ; t_o < t \leq t_o + DT \\ i_{L_2}(t_o + DT) - \frac{V_o}{L_2} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-3)$$

Tensión en el interruptor

$$v_s(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ E + V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-4)$$

Corriente en el interruptor

$$i_s(t) = \begin{cases} i_{L_1}(t_o) + i_{L_2}(t_o) + \left(\frac{E}{L_1 + L_2}\right) \cdot t & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-5)$$

Tensión y corriente en el diodo

$$v_d(t) = \begin{cases} -(E + V_o) & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-6)$$

$$i_d(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ i_{L_1}(t_o + DT) + i_{L_2}(t_o + DT) - \left(\frac{V_o}{L_1 + L_2}\right) \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-7)$$

Corriente en los condensadores

$$i_{C_1}(t) = \begin{cases} i_{L_2}(t) & ; t_o < t \leq t_o + DT \\ i_{L_1}(t) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-8)$$

$$i_{C_2}(t) = \begin{cases} -i_{L_2}(t_o) + I_o - \frac{E}{L_2} \cdot t & ; t_o < t \leq t_o + DT \\ -i_{L_2}(t_o + DT) + I_o + \frac{V_o}{L_2} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-9)$$

Ganancia de tensión del Convertidor CC-CC Cuk

$$G_V = \frac{V_o}{E} = -\frac{D}{1-D} \quad (2-10)$$

## 2.2 D-CAP basado en convertidor Cuk

La Figura 2-4 y Figura 2-5 muestran el condensador dinámico Cuk en cada semiperiodo de red

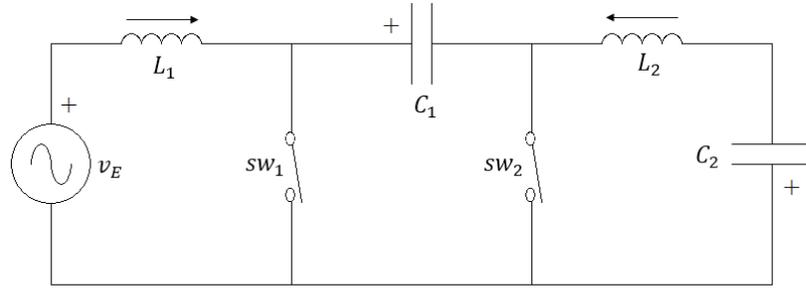


Figura 2-4 Cuk D-CAP, semiperiodo positivo de la fuente de alimentación

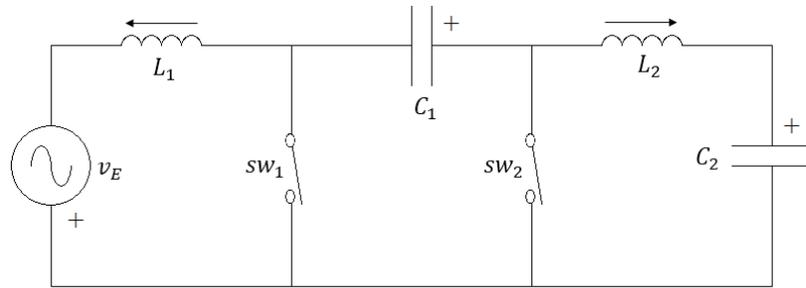


Figura 2-5 Cuk D-CAP, semiperiodo negativo de la fuente de alimentación

Las ecuaciones para el modelo de valores medios son las siguientes

$$\bar{v}_{L_1}(t) = L_1 \frac{d\bar{i}_{L_1}(t)}{dt} = \bar{v}_{in}(t) - (1 - D) \cdot \bar{v}_{C_1}(t) \quad (2-11)$$

$$\bar{v}_{L_2}(t) = L_2 \frac{d\bar{i}_{L_2}(t)}{dt} = D \cdot \bar{v}_{C_1}(t) - \bar{v}_{C_2}(t) \quad (2-12)$$

$$\bar{i}_{C_1}(t) = C_1 \frac{d\bar{v}_{C_1}(t)}{dt} = D \cdot \bar{i}_{L_2}(t) + (1 - D) \cdot \bar{i}_{L_1}(t) \quad (2-13)$$

$$\bar{i}_{C_2}(t) = C_2 \frac{d\bar{v}_{C_2}(t)}{dt} = \bar{i}_{L_2}(t) \quad (2-14)$$

La capacitancia equivalente se determina

$$C_{cuk} = \frac{\bar{I}_{cuk}}{\omega \bar{V}_{cuk}} \quad (2-15)$$

Se expresan la Ecuación (2-13) y Ecuación (2-14) como fasores

$$\vec{I}_{C1} = D \vec{I}_{L2} + (1 - D) \vec{I}_{L1} = D \vec{I}_{C2} + (1 - D) \vec{I}_{L2} \quad (2-16)$$

Considerando la Ecuación (2-2) como fasor

$$\vec{I}_{cuk} = \vec{I}_{L1} = \frac{1}{1-D} \vec{I}_{C1} - \frac{D}{1-D} \vec{I}_{C2} = \frac{1}{1-D} (\omega C_1 \vec{V}_{C1}) - \frac{D}{1-D} (\omega C_2 \vec{V}_{C2}) \quad (2-17)$$

Tomando las ecuaciones de ganancia de tensión del Convertidor CC-CC Cuk

$$\vec{V}_{C1} = \frac{1}{1-D} \vec{V}_{cuk} \wedge \vec{V}_{C2} = -\frac{D}{1-D} \vec{V}_{cuk} \quad (2-18)$$

Se obtiene finalmente, la expresión de capacitancia equivalente del Cuk D-CAP (ver Figura 2-6)

$$C_{cuk} = \frac{1}{(1-D)^2} \cdot C_1 + \left(\frac{D}{1-D}\right)^2 \cdot C_2 \quad (2-19)$$

De la Ecuación (2-19) se deduce que la capacitancia equivalente se puede modelar como dos condensador equivalentes conectados en paralelo, uno con característica elevador, que depende de  $C_1$  y otro con característica reductor-elevador que depende de  $C_2$ , debido a esto la mínima capacitancia equivalente para un ciclo de trabajo igual a cero, corresponde a la capacitancia del condensador  $C_1$ , el rango para el dimensionamiento de los condensadores es muy amplio, depende de los ciclos de trabajo mínimo y máximo, de las tensiones máximas en los condensadores y la potencia reactiva que se requiera. Por otro lado si se despeja el ciclo de trabajo en función de las capacitancias, se tiene

El ciclo de trabajo en función de las capacitancias se expresa como:

$$D^2 (C_2 - C_{cuk}) + D (2 C_{cuk}) + (C_1 - C_{cuk}) = 0 \quad (2-20)$$

$$D = \frac{-C_{cuk} + \sqrt{C_{cuk} (C_1 + C_2) - C_1 C_2}}{C_2 - C_{cuk}} \quad (2-21)$$

La Ecuación (2-21) se utiliza para determinar el ciclo de trabajo necesario para obtener la capacitancia equivalente deseada. La Figura 2-6 muestra la capacitancia equivalente en [p.u] (respecto a la capacitancia  $C_1$ ), en función del ciclo de trabajo, para distintas razones de  $C_2/C_1$ .

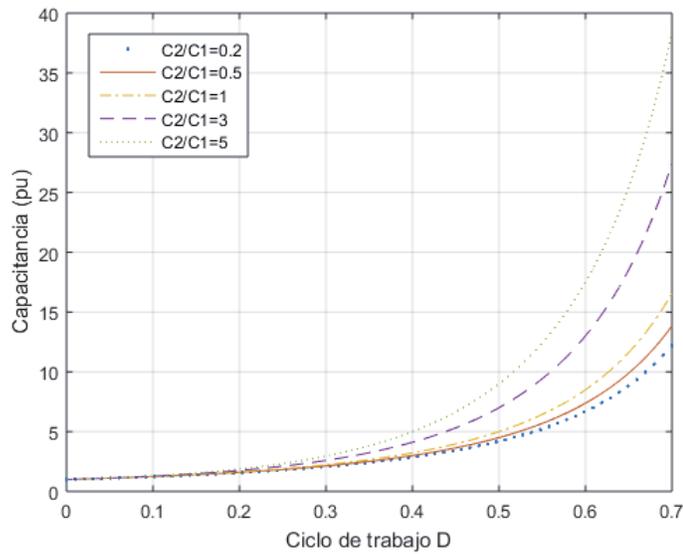


Figura 2-6 Capacitancia equivalente del Cuk D-CAP, en función del ciclo de trabajo

Se ejemplifica el funcionamiento del Cuk D-CAP con simulación en PSIM, en la Tabla 2-1 se tabulan los parámetros utilizados, y en la Figura 2-7 se muestra el circuito modelado en PSIM.

Tabla 2-1 Parámetros para simulación en PSIM de Cuk D-CAP

Variable	Valor
Tensión de alimentación	$V_{pLN} = \frac{\sqrt{2}}{\sqrt{3}} \cdot 12 \text{ [kV]}, 50 \text{ [Hz]}$
Capacidad de $C_1$	$C_1 = 120 \text{ [uF]}$
Capacidad de $C_2$	$C_2 = 90 \text{ [uF]}$
Inductancia de $L_1$	$L_1 = 100 \text{ [uH]}$
Inductancia de $L_2$	$L_1 = 100 \text{ [uH]}$
Frecuencia de conmutación	$f_s = 5 \text{ [kHz]}$
Ciclo de trabajo	$D = 0.511$
Capacitancia equivalente	$C_{cuk} = \frac{1}{(1-D)^2} \cdot C_1 + \left(\frac{D}{1-D}\right)^2 \cdot C_2 = 600 \text{ [uF]}$

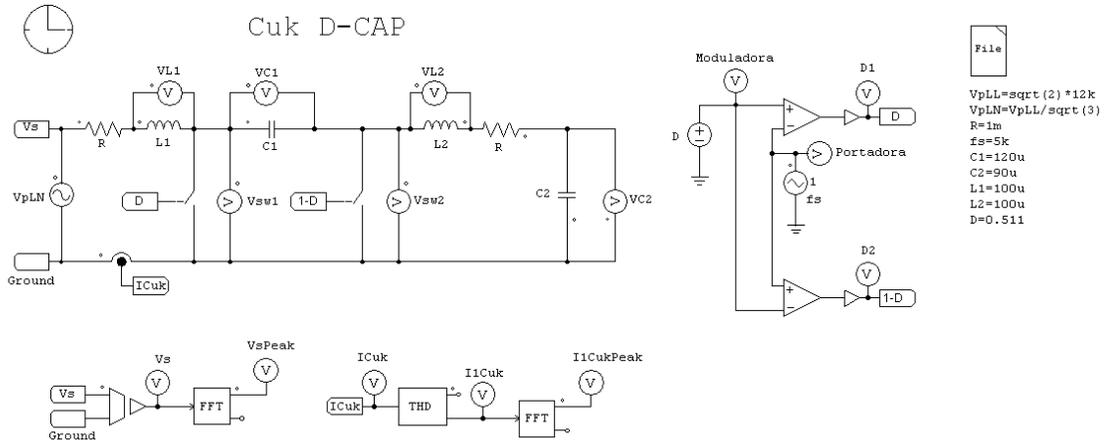


Figura 2-7 Modelo de Cuk D-CAP simulado en PSIM

Las formas de onda obtenidas se muestran a continuación

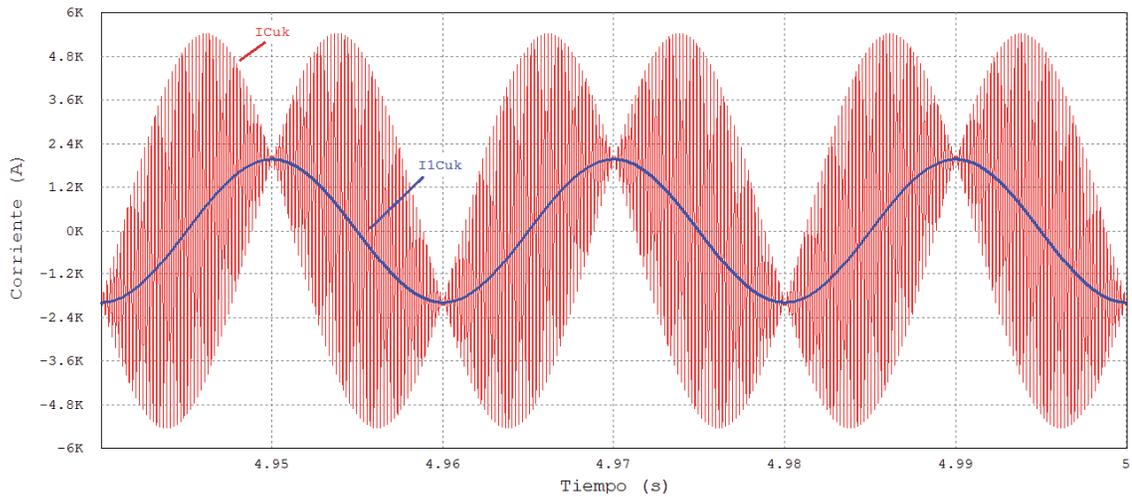


Figura 2-8 Cuk D-CAP: corriente inyectada por el condensador dinámico, y su componente fundamental.

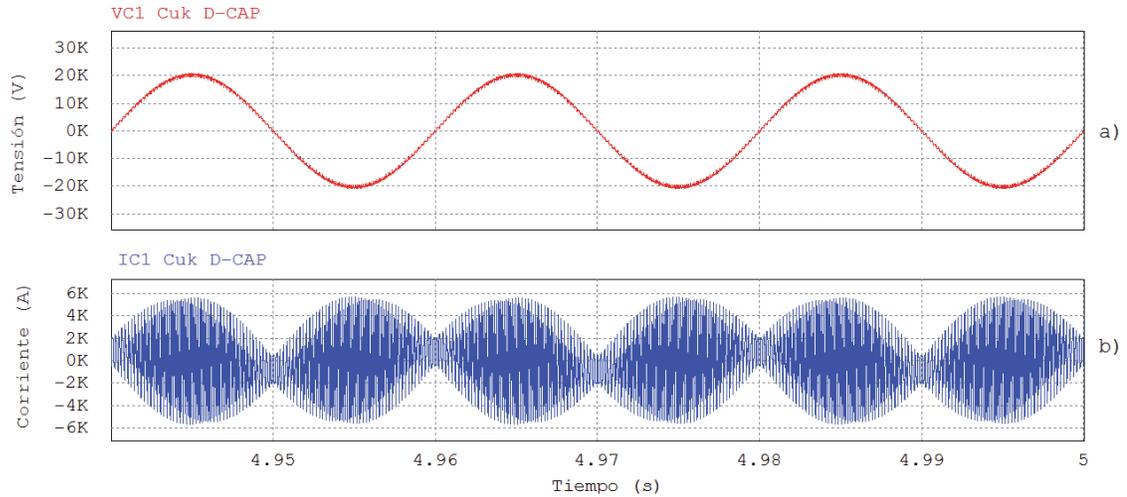


Figura 2-9 Cuk D-CAP: a) tensión en el condensador  $C_1$ , b) corriente a través del condensador  $C_1$

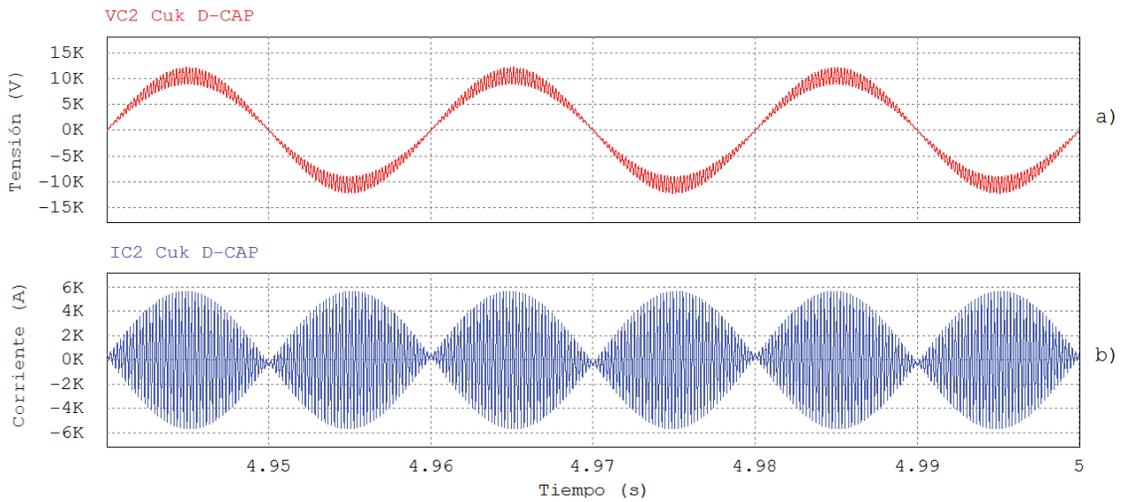


Figura 2-10 Cuk D-CAP: a) tensión en el condensador  $C_2$ , b) corriente a través del condensador  $C_2$

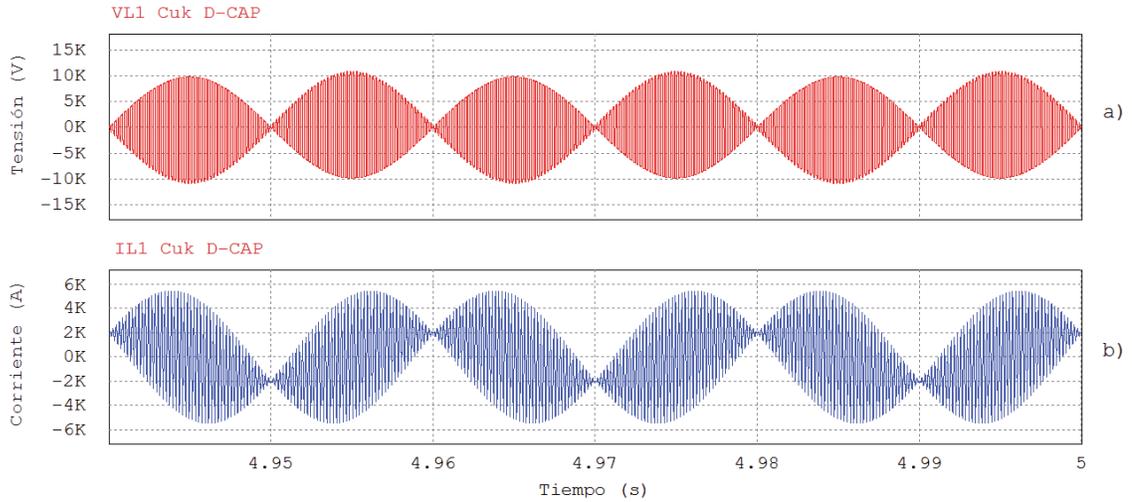


Figura 2-11 Cuk D-CAP: a) tensión en el inductor  $L_1$ , b) corriente a través del inductor  $L_1$

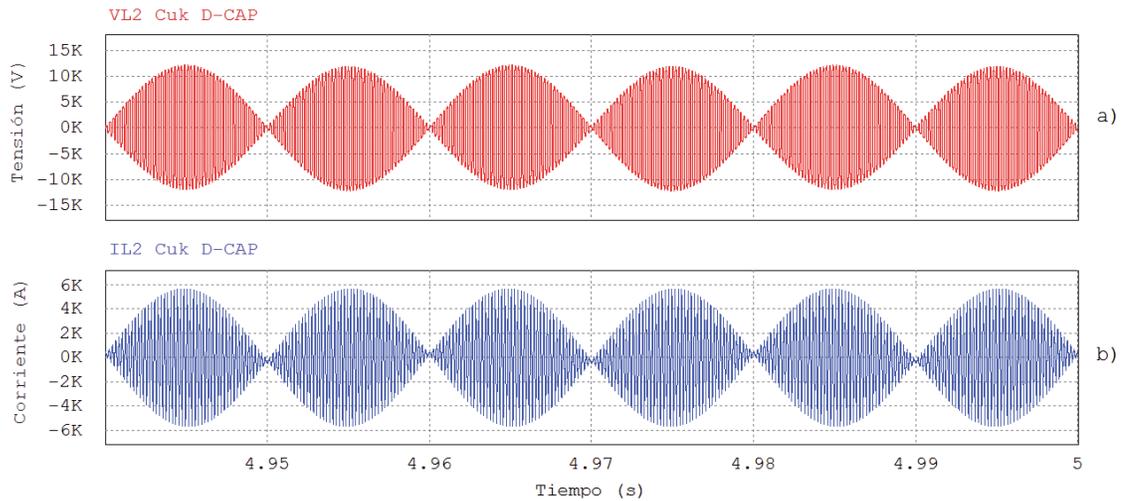


Figura 2-12 Cuk D-CAP: a) tensión en el inductor  $L_2$ , b) corriente a través del inductor  $L_2$

### 2.3 Convertidor CC-CC indirecto, de acumulación capacitiva Sepic

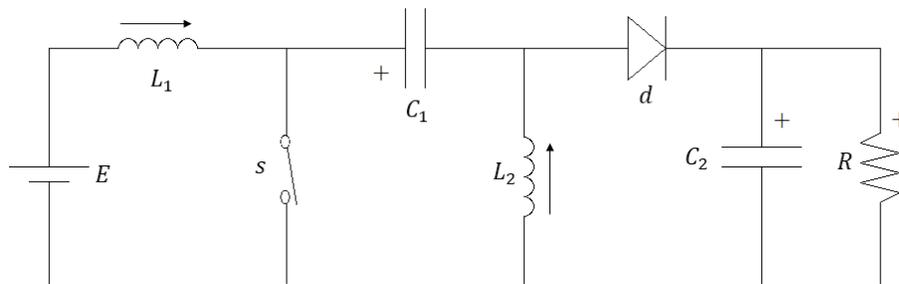


Figura 2-13 Convertidor CC-CC Sepic

Primera etapa: el diodo bloqueado separa la entrada de la salida, la fuente carga el inductor  $L_1$ , el condensador  $C_1$  provee energía al inductor  $L_2$ , y el condensador  $C_2$  alimenta la carga.

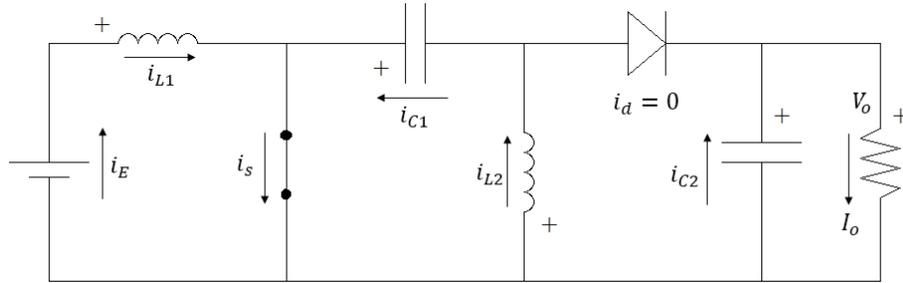


Figura 2-14 Convertidor CC-CC Sepic: primera etapa de operación,  $t_o < t \leq t_o + DT_s$

Segunda etapa: la fuente y los inductores proveen energía a la salida y al condensador  $C_1$ , la tensión es filtrada por el condensador  $C_2$ .

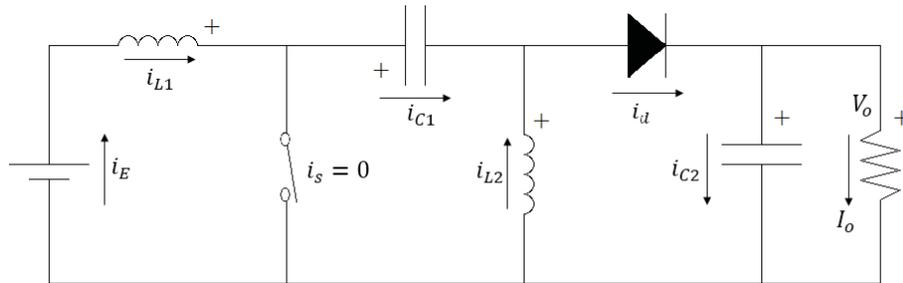


Figura 2-15 Convertidor CC-CC Sepic: segunda etapa de operación,  $t_o + DT_s < t \leq t_o + T_s$

Algunas de las características del convertidor sepic son:

- La entrada tiene características tipo fuente de corriente.
- La salida tiene características tipo fuente de corriente.
- Es un convertidor indirecto. En la primera etapa la fuente transfiere energía al condensador  $C_1$ , y en la segunda etapa el condensador entrega energía a la carga.
- La polaridad de la tensión en la carga, es igual a la de la fuente de entrada respecto a su punto común.
- La corriente suministrada por la fuente “E” es continua.

Tensiones en los inductores

$$v_{L_1}(t) = v_{L_2}(t) = \begin{cases} E & ; t_o < t \leq t_o + DT \\ -V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-22)$$

Corriente suministrada por la fuente y a través del inductor  $L_1$

$$i_E(t) = i_{L_1}(t) = \begin{cases} i_{L_1}(t_0) + \frac{E}{L_1} \cdot t & ; t_0 < t \leq t_0 + DT \\ i_{L_1}(t_0 + DT) - \frac{V_o}{L_1} \cdot (t - (t_0 + DT)) & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-23)$$

Corriente a través del inductor  $L_2$

$$i_{L_2}(t) = \begin{cases} i_{L_2}(t_0) + \frac{E}{L_2} \cdot t & ; t_0 < t \leq t_0 + DT \\ i_{L_2}(t_0 + DT) - \frac{V_o}{L_2} \cdot (t - (t_0 + DT)) & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-24)$$

Tensión y corriente en el interruptor

$$v_s(t) = \begin{cases} 0 & ; t_0 < t \leq t_0 + DT \\ E + V_o & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-25)$$

$$i_s(t) = \begin{cases} i_{L_1}(t_0) + i_{L_2}(t_0) + \left(\frac{E}{L_1 + L_2}\right) \cdot t & ; t_0 < t \leq t_0 + DT \\ 0 & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-26)$$

Tensión y corriente en el diodo

$$v_d(t) = \begin{cases} -(E + V_o) & ; t_0 < t \leq t_0 + DT \\ 0 & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-27)$$

$$i_d(t) = \begin{cases} 0 & ; t_0 < t \leq t_0 + DT \\ i_{L_1}(t_0 + DT) + i_{L_2}(t_0 + DT) - \left(\frac{V_o}{L_1 + L_2}\right) \cdot (t - (t_0 + DT)) & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-28)$$

Corrientes en los condensadores

$$i_{C_1}(t) = \begin{cases} -i_{L_2}(t) & ; t_0 < t \leq t_0 + DT \\ i_{L_1}(t) & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-29)$$

$$i_{C_2}(t) = \begin{cases} -I_o & ; t_0 < t \leq t_0 + DT \\ i_d(t) - I_o & ; t_0 + DT < t \leq t_0 + T \end{cases} \quad (2-30)$$

Ganancia de tensión en el convertidor CC-CC Sepic

$$G_V = \frac{V_o}{E} = \frac{V_{C2}}{E} = \frac{D}{1-D} \quad (2-31)$$

La tensión media en el condensador  $C_1$  es

$$V_{C1} = \frac{V_{C2}}{G_V} = E \quad (2-32)$$

## 2.4 D-CAP basado en convertidor Sepic

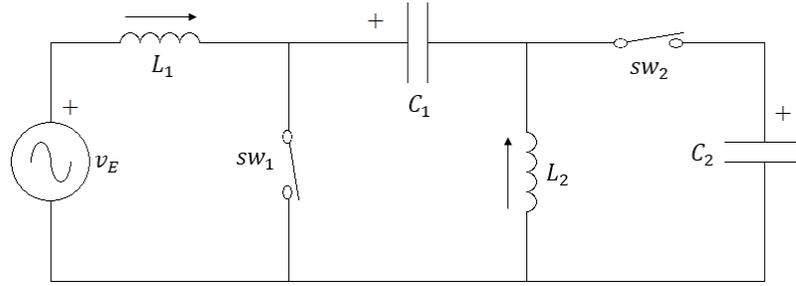


Figura 2-16 Sepic D-CAP, semiperiodo positivo de la fuente de alimentación

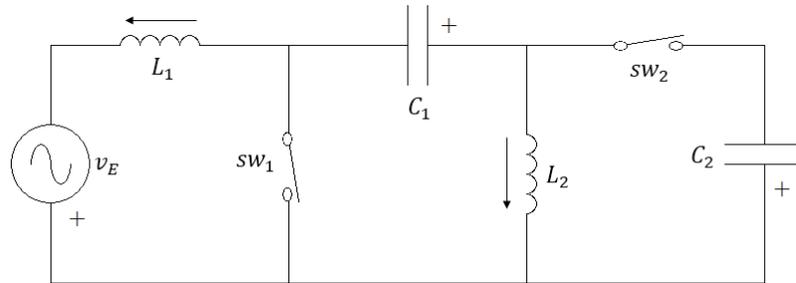


Figura 2-17 Sepic D-CAP, semiperiodo negativo de la fuente de alimentación

Tensiones en los inductores

$$\bar{v}_{L_1}(t) = L_1 \frac{d\bar{i}_{L_1}(t)}{dt} = \bar{v}_E(t) - (1 - D) \cdot (\bar{v}_{C_1}(t) + \bar{v}_{C_2}(t)) \quad (2-33)$$

$$\bar{v}_{L_2}(t) = L_2 \frac{d\bar{i}_{L_2}(t)}{dt} = D \cdot \bar{v}_{C_1}(t) - (1 - D) \cdot \bar{v}_{C_2}(t) \quad (2-34)$$

Corriente en los condensadores

$$\bar{i}_{C_1}(t) = C_1 \frac{d\bar{v}_{C_1}(t)}{dt} = -D \cdot \bar{i}_{L_2}(t) + (1 - D) \cdot \bar{i}_{L_1}(t) \quad (2-35)$$

$$\bar{i}_{C_2}(t) = C_2 \frac{d\bar{v}_{C_2}(t)}{dt} = (1 - D) \cdot (\bar{i}_{L_1}(t) + \bar{i}_{L_2}(t)) \quad (2-36)$$

Para determinar la capacitancia equivalente se tiene

$$C_{sepic} = \frac{\bar{I}_{sepic}}{\omega \bar{V}_{sepic}} \quad (2-37)$$

Las ecuaciones (2-35) y (2-36), se expresan fasorialmente en las ecuaciones (2-38) y (2-39)

$$\vec{I}_{C1} = (1 - D) \vec{I}_{L1} - D \vec{I}_{L2} \quad (2-38)$$

$$\vec{I}_{C2} = (1 - D)(\vec{I}_{L1} + \vec{I}_{L2}) \quad (2-39)$$

De las ecuaciones anteriores se obtiene

$$\vec{I}_{sepic} = \vec{I}_{L1} = \vec{I}_{C1} + \frac{D}{1-D} \vec{I}_{C2} = \omega C_1 \vec{V}_{C1} + \frac{D}{1-D} \omega C_2 \vec{V}_{C2} \quad (2-40)$$

Considerando

$$\vec{V}_{C1} = \vec{V}_{sepic} \wedge \vec{V}_{C2} = \frac{D}{1-D} \vec{V}_{sepic} \quad (2-41)$$

Finalmente la capacitancia equivalente del Sepic D-CAP (ver Figura 2-18), se expresa en la Ecuación (2-42)

$$C_{sepic} = C_1 + \left( \frac{D}{1-D} \right)^2 \cdot C_2 \quad (2-42)$$

De la ecuación anterior se deduce que la capacitancia equivalente se puede modelar como dos condensadores equivalentes, uno fijo e independiente del ciclo de trabajo y otro con capacitancia con característica reductor-elevador, además en la Ecuación (2-43) se determina el ciclo de trabajo en función de las capacitancias, como una ecuación de segundo grado.

$$D^2 (C_1 + C_2 - C_{sepic}) + D (2 (C_{sepic} - C_1)) + (C_1 - C_{sepic}) = 0 \quad (2-43)$$

Con solución igual a

$$D = \frac{C_1 - C_{sepic} + \sqrt{-C_2 (C_1 - C_{sepic})}}{C_1 - C_{sepic} + C_2} \quad (2-44)$$

La capacitancia equivalente del Sepic D-CAP en [p.u.] (respecto a la capacitancia fija  $C_1$ ), en función del ciclo de trabajo, se muestra en la Figura 2-18, la capacitancia equivalente tiene valor mínimo igual a  $C_1$  y teóricamente no tiene límite máximo.

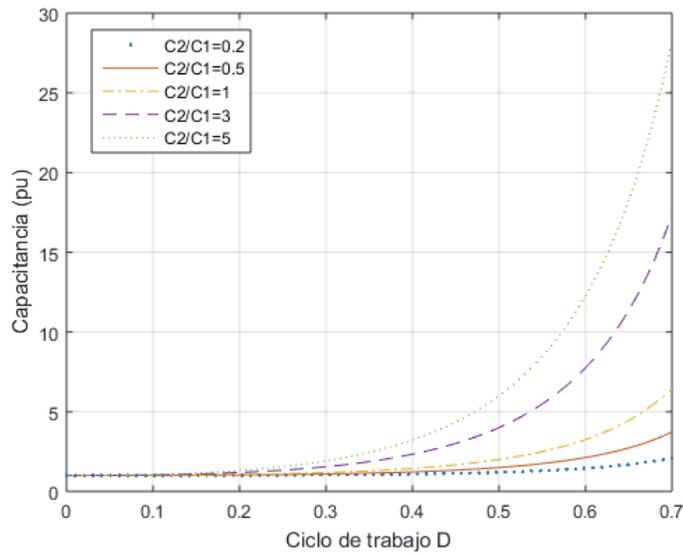


Figura 2-18 Capacitancia equivalente del Sepic D-CAP, en función del ciclo de trabajo, para distintos valores de  $C_2/C_1$

Se ejemplifica la operación del Sepic D-CAP, con simulación en PSIM, en la Tabla 2-2, se muestran los parámetros utilizados y en la Figura 2-19 el modelo simulado.

Tabla 2-2 Parámetros para simulación en PSIM de Sepic D-CAP

Variable	Valor
Tensión de alimentación	$V_{pLN} = \frac{\sqrt{2}}{\sqrt{3}} \cdot 12 \text{ [kV]}, 50 \text{ [Hz]}$
Capacidad de $C_1$	$C_1 = 120 \text{ [uF]}$
Capacidad de $C_2$	$C_2 = 90 \text{ [uF]}$
Inductancia de $L_1$	$L_1 = 100 \text{ [uH]}$
Inductancia de $L_2$	$L_1 = 100 \text{ [uH]}$
Frecuencia de conmutación	$f_s = 5 \text{ [kHz]}$
Ciclo de trabajo	$D = 0.6978$
Capacitancia equivalente	$C_{sepic} = C_1 + \left(\frac{D}{1-D}\right)^2 \cdot C_2 = 600 \text{ [uF]}$

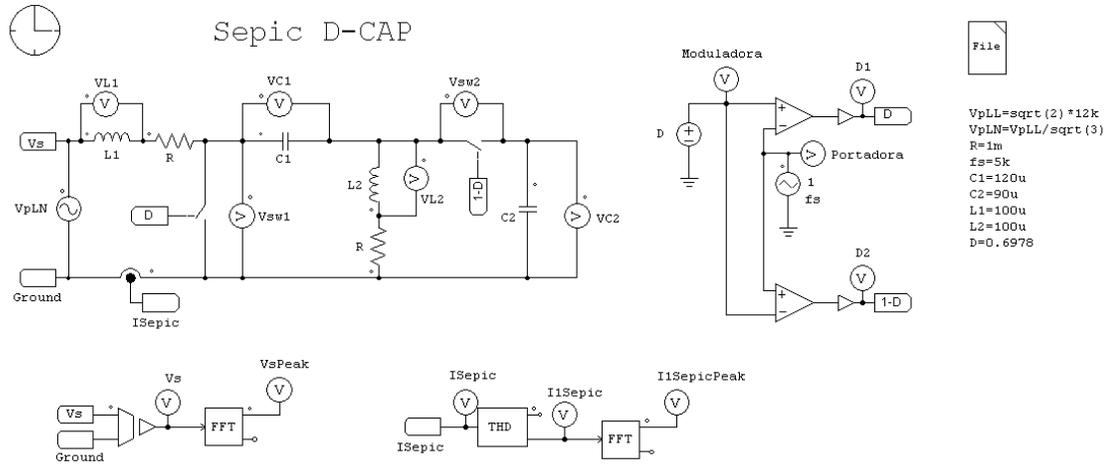


Figura 2-19 Modelo de Sepic D-CAP simulado en PSIM

En la Figura 2-20 se grafican las formas de onda de corriente total y fundamental aportada por el condensador dinámico, la ondulación de corriente inyectada por el Sepic D-CAP, se puede reducir aumentando la inductancia de  $L_1$ .

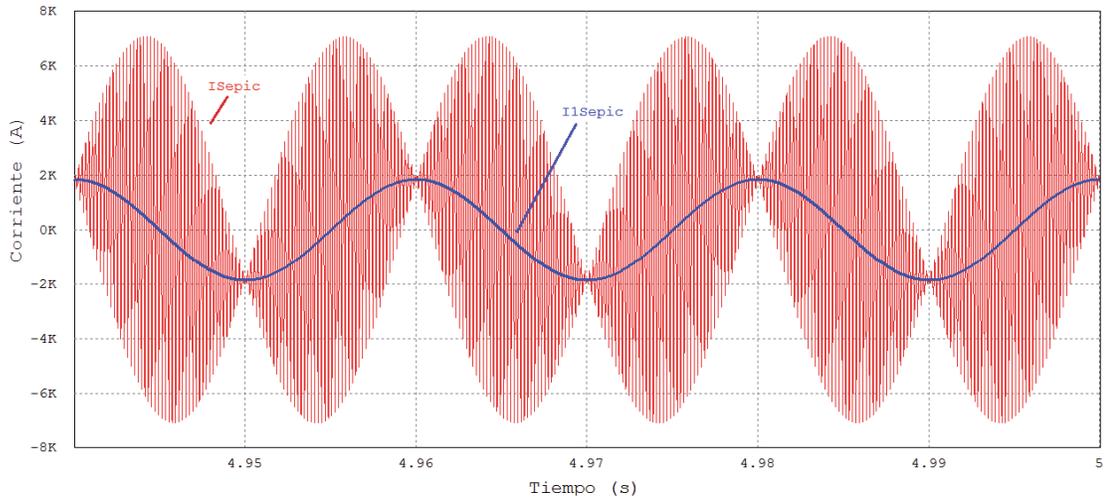


Figura 2-20 Sepic D-CAP: corriente inyectada por el condensador dinámico, y su componente fundamental.

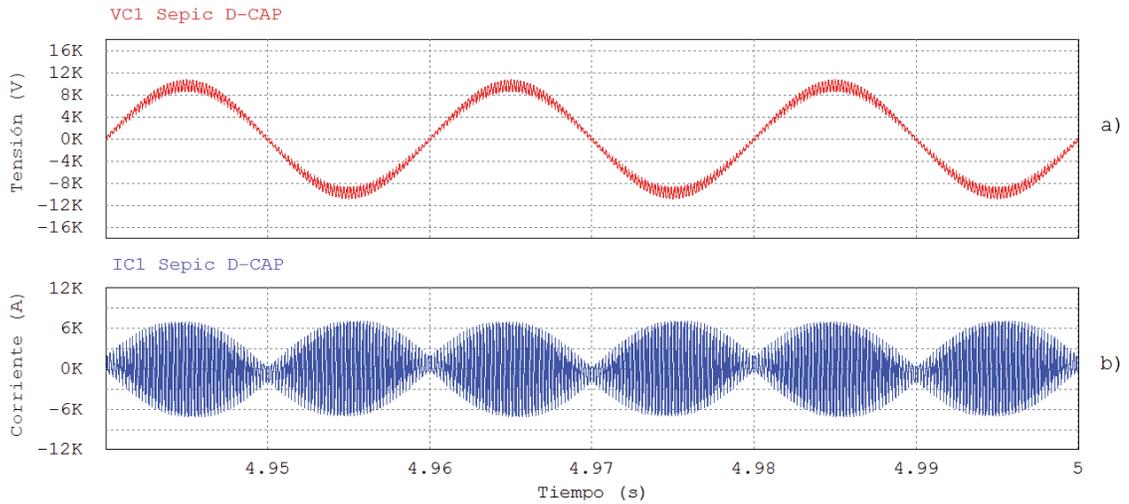


Figura 2-21 Sepic D-CAP: a) tensión en el condensador  $C_1$ , b) corriente a través del condensador  $C_1$

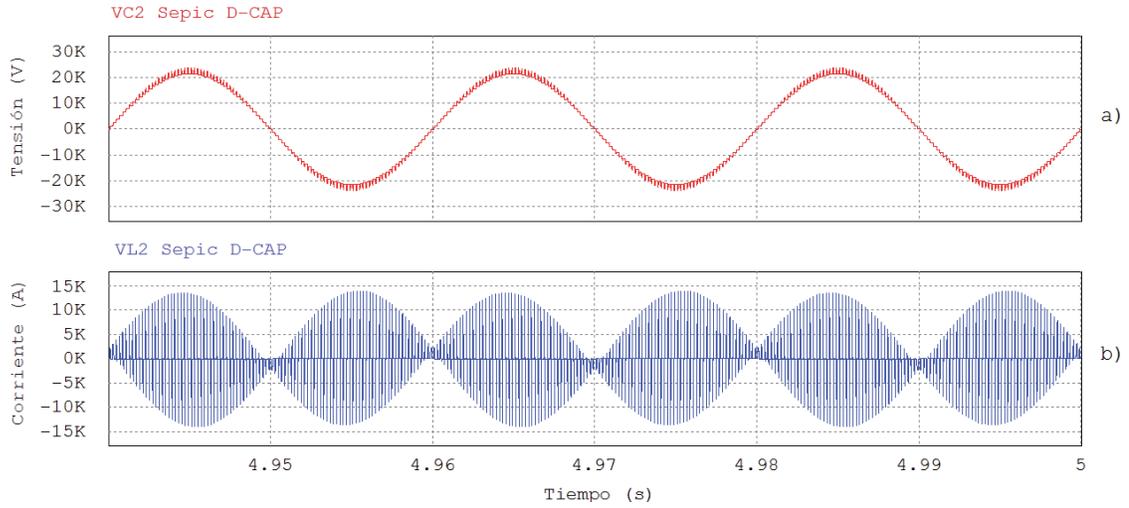


Figura 2-22 Sepic D-CAP: a) tensión en el condensador  $C_2$ , b) corriente a través del condensador  $C_2$

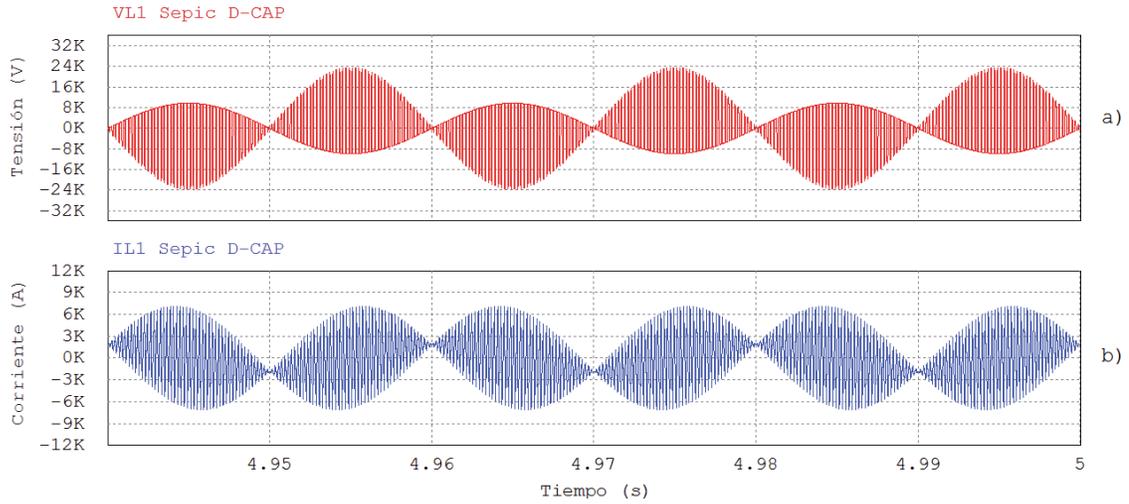


Figura 2-23 Sepic D-CAP: a) tensión en el inductor  $L_1$ , b) corriente a través del inductor  $L_1$

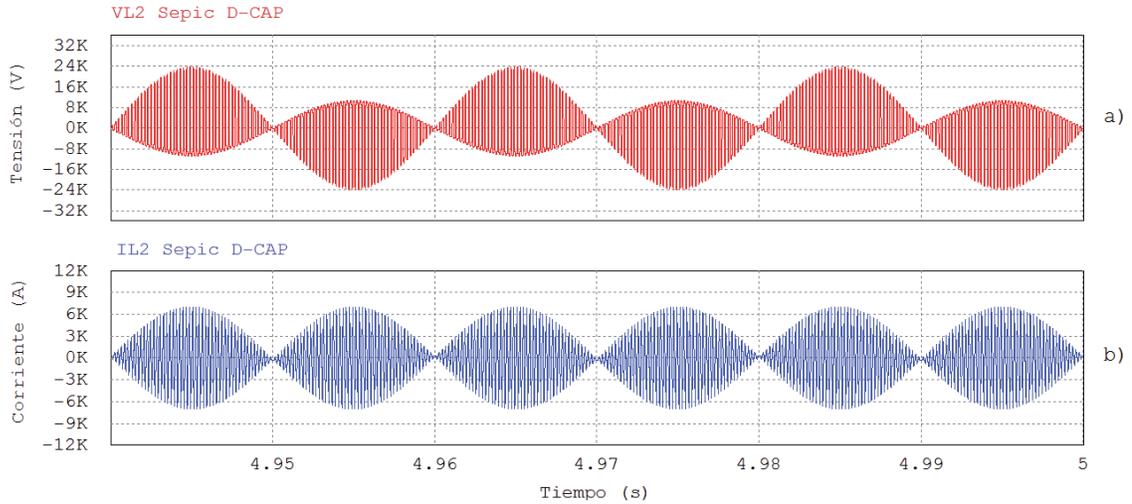


Figura 2-24 Sepic D-CAP: a) tensión en el inductor  $L_2$ , b) corriente a través del inductor  $L_2$

### 2.5 Convertidor CC-CC de acumulación capacitiva Zeta

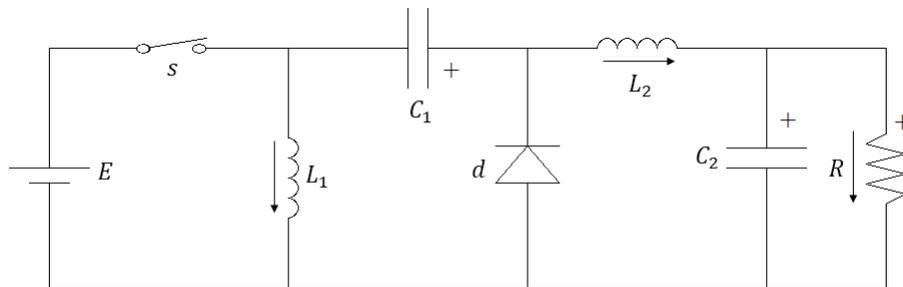


Figura 2-25 Convertidor CC-CC Zeta

Primera etapa: la fuente carga el inductor  $L_1$ , el condensador  $C_1$  provee energía al inductor  $L_2$  y a la carga, la tensión y corriente en el resistor son filtradas por circuito LC a la salida.

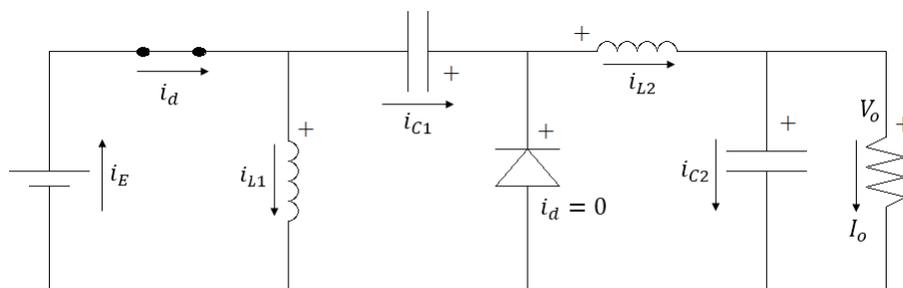


Figura 2-26 Convertidor CC-CC Zeta: primera etapa de operación,  $t_o < t \leq t_o + DT_s$

Segunda etapa: el inductor  $L_1$  carga el condensador  $C_1$ , el inductor  $L_2$  y el condensador  $C_2$  proveen energía a la carga. El condensador  $C_1$  conecta la entrada con la salida, en una etapa almacena energía desde la entrada y en la siguiente etapa la entrega a la carga.

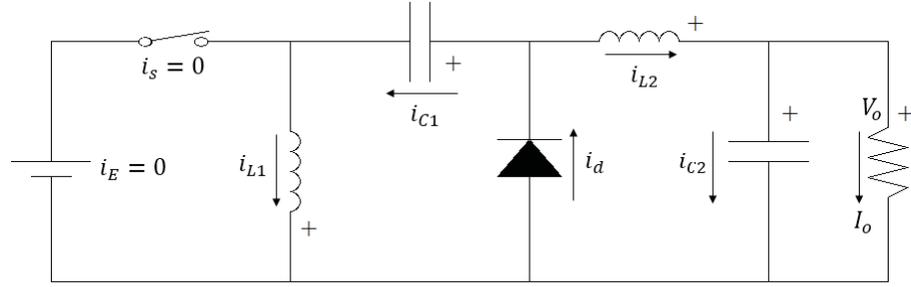


Figura 2-27 Convertidor CC-CC Zeta: segunda etapa de operación,  $t_o + DT_s < t \leq t_o + T_s$

Algunas de las características del convertidor zeta son:

- La entrada tiene características tipo fuente de corriente.
- La salida tiene características tipo fuente de corriente.
- Es un convertidor indirecto, de acumulación capacitiva. En la primera etapa la fuente transfiere energía al condensador  $C_1$ , y en la segunda etapa el condensador entrega energía a la carga.
- La polaridad de la tensión en la carga, es igual a la de la fuente de entrada respecto a su punto común.
- La corriente suministrada por la fuente “E” es discontinua, por lo que produce ruido en la entrada.

Tensión y corriente en los inductores  $L_1$  y  $L_2$

$$v_{L_1}(t) = v_{L_2}(t) = \begin{cases} E & ; t_o < t \leq t_o + DT \\ -V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-45)$$

$$i_{L_1}(t) = \begin{cases} i_{L_1}(t_o) + \frac{E}{L_1} \cdot t & ; t_o < t \leq t_o + DT \\ i_E(t_o + DT) - \frac{V_o}{L_1} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-46)$$

$$i_{L_2}(t) = \begin{cases} i_{L_2}(t_o) + \frac{E}{L_2} \cdot t & ; t_o < t \leq t_o + DT \\ i_{L_2}(t_o + DT) - \frac{V_o}{L_2} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-47)$$

Tensión en el interruptor

$$v_s(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ E + V_o & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-48)$$

Corriente en la fuente y en el interruptor

$$i_E(t) = i_s(t) = \begin{cases} i_{L_1}(t_o) + i_{L_2}(t_o) + \left(\frac{E}{L_1 + L_2}\right) \cdot t & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-49)$$

Tensión y corriente en el diodo

$$v_d(t) = \begin{cases} -(E + V_o) & ; t_o < t \leq t_o + DT \\ 0 & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-50)$$

$$i_d(t) = \begin{cases} 0 & ; t_o < t \leq t_o + DT \\ i_{L_1}(t_o + DT) + i_{L_2}(t_o + DT) - \left(\frac{V_o}{L_1 + L_2}\right) \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-51)$$

Corriente en los condensadores

$$i_{C_1}(t) = \begin{cases} i_{L_2}(t_o) + \frac{E}{L_2} \cdot t & ; t_o < t \leq t_o + DT \\ -i_{L_1}(t_o + DT) + \frac{V_o}{L_1} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-52)$$

$$i_{C_2}(t) = \begin{cases} i_{L_2}(t_o) - I_o + \frac{E}{L_2} \cdot t & ; t_o < t \leq t_o + DT \\ i_{L_2}(t_o) - I_o - \frac{V_o}{L_2} \cdot (t - (t_o + DT)) & ; t_o + DT < t \leq t_o + T \end{cases} \quad (2-53)$$

Ganancia de tensión del Convertidor CC-CC Zeta

$$G_V = \frac{V_o}{E} = \frac{V_{C2}}{E} = \frac{D}{1 - D} \quad (2-54)$$

Además la tensión media en el condensador  $C_1$  se puede expresar como:

$$V_{C1} = G_V \quad (2-55)$$

## 2.6 D-CAP basado en convertidor Zeta

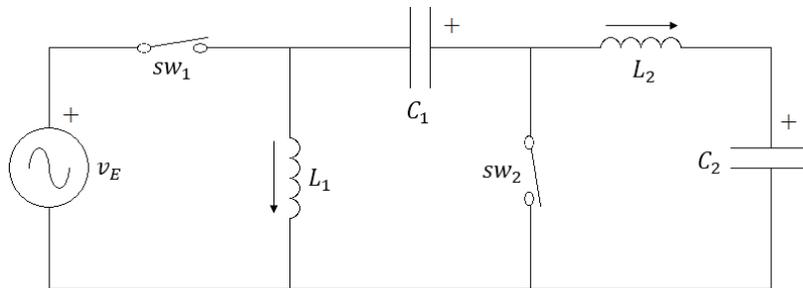


Figura 2-28 Zeta D-CAP, semiperiodo positivo de la fuente de alimentación

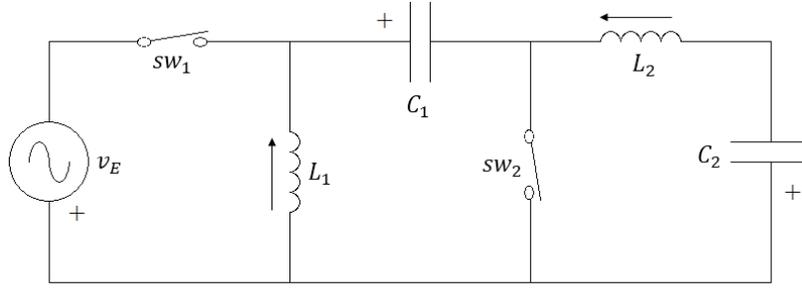


Figura 2-29 Zeta D-CAP, semiperiodo negativo de la fuente de alimentación

Las ecuaciones para valores medios son las siguientes

$$\bar{v}_{L_1}(t) = L_1 \frac{d\bar{i}_{L_1}(t)}{dt} = D \cdot \bar{v}_{in}(t) - (1 - D) \cdot \bar{v}_{C_1}(t) \quad (2-56)$$

$$\bar{v}_{L_2}(t) = L_1 \frac{d\bar{v}_{L_1}(t)}{dt} = D \cdot (\bar{v}_{in}(t) + \bar{v}_{C_1}(t)) - \bar{v}_{C_2}(t) \quad (2-57)$$

$$\bar{i}_{C_1}(t) = C_1 \frac{d\bar{v}_{C_1}(t)}{dt} = -D \cdot \bar{i}_{L_2}(t) + (1 - D) \cdot \bar{i}_{L_1}(t) \quad (2-58)$$

$$\bar{i}_{C_2}(t) = C_2 \frac{d\bar{v}_{C_2}(t)}{dt} = \bar{i}_{L_2}(t) \quad (2-59)$$

Para determinar la capacitancia equivalente se tiene

$$C_{zeta} = \frac{\vec{I}_{zetaa}}{\omega \vec{V}_{zetaa}} \quad (2-60)$$

Considerando la Ecuación (2-58) y la Ecuación (2-59) como fasores

$$\vec{I}_{C_1} = -D \vec{I}_{L_2} + (1 - D) \vec{I}_{L_1} \quad (2-61)$$

$$\vec{I}_{C_2} = \vec{I}_{L_2} \quad (2-62)$$

Se aplica el operador de valores medios a la Ecuación (2-49), como fasor se obtiene

$$\vec{I}_{sepic} = D (\vec{I}_{L_1} + \vec{I}_{L_2}) = \frac{D}{1 - D} \vec{I}_{C_1} + \frac{1}{1 - D} \vec{I}_{C_2} = \frac{D}{1 - D} (\omega C_1 \vec{V}_{C_1}) + \frac{1}{1 - D} (\omega C_2 \vec{V}_{C_2}) \quad (2-63)$$

Se utiliza la Ecuación (2-54) y la Ecuación (2-55), finalmente la capacitancia equivalente del Zeta D-CAP es (ver Figura 2-30).

$$C_{zeta} = \left(\frac{D}{1 - D}\right)^2 C_1 + \left(\frac{1}{1 - D}\right)^2 C_2 \quad (2-64)$$

De la Ecuación (2-64) se deduce que la capacitancia equivalente se puede modelar como dos condensadores equivalentes en paralelo, ambos con características reductor-elevador, y dependientes de las capacitancia fijas de  $C_1$  y  $C_2$ .

La razón cíclica en función de las capacitancias se determina como

$$D^2 (C_1 + C_2 - C_{zeta}) + D (2 C_{zeta}) + (-C_{zeta}) = 0 \quad (2-65)$$

$$D = \frac{-C_{zeta} + \sqrt{C_{zeta} (C_1 + C_2)}}{C_1 + C_2 - C_{zeta}} \quad (2-66)$$

En la Figura 2-30 se muestra la capacitancia equivalente del Zeta D-CAP en [p.u.] (respecto a la capacitancia fija de  $C_1$ ), en función del ciclo de trabajo, para distintas razones  $C_2/C_1$ . El valor de capacitancia equivalente mínima (cero) se logra con ciclo de trabajo igual a cero y no existe un máximo teórico.

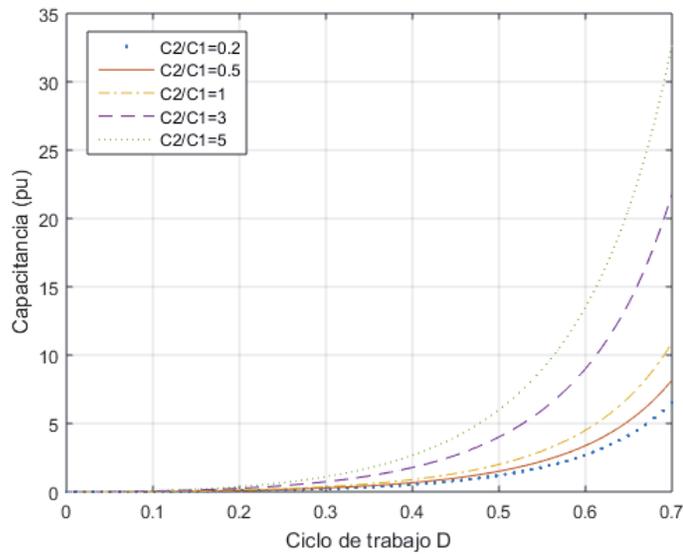


Figura 2-30 Capacitancia equivalente Zeta D-CAP

Tabla 2-3 Parámetros para simulación en PSIM de Zeta D-CAP

Variable	Valor
Tensión de alimentación	$V_{pLN} = \frac{\sqrt{2}}{\sqrt{3}} \cdot 12 \text{ [kV]}, 50 \text{ [Hz]}$
Capacidad de $C_1$	$C_1 = 120 \text{ [uF]}$
Capacidad de $C_2$	$C_2 = 90 \text{ [uF]}$
Inductancia de $L_1$	$L_1 = 100 \text{ [uH]}$
Inductancia de $L_2$	$L_1 = 100 \text{ [uH]}$
Frecuencia de conmutación	$f_s = 5 \text{ [kHz]}$

## 2 Condensadores dinámicos de acumulación

Ciclo de trabajo

$$D = 0.6283$$

Capacitancia equivalente

$$C_{zeta} = \left(\frac{D}{1-D}\right)^2 \cdot C_1 + \left(\frac{D}{1-D}\right)^2 \cdot C_2 = 600 \text{ [uF]}$$

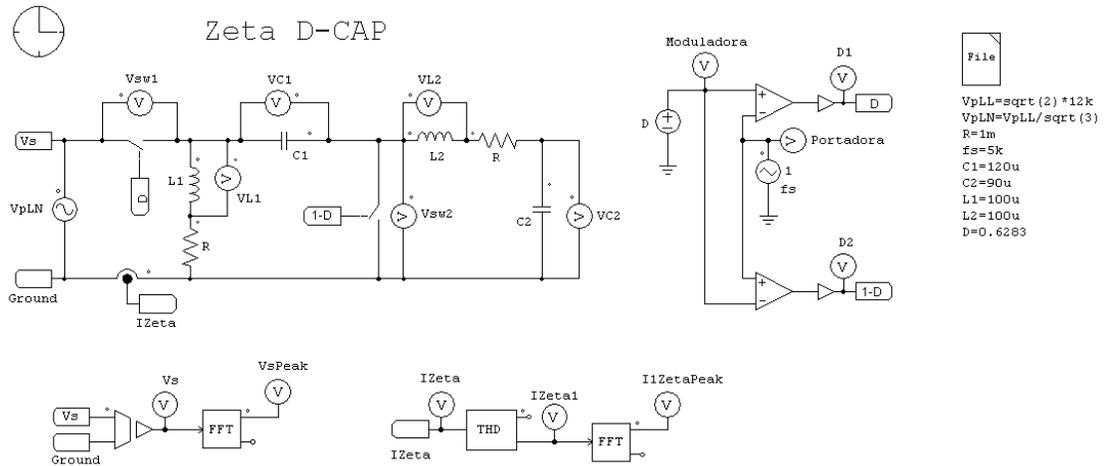


Figura 2-31 Modelo de Zeta D-CAP simulado en PSIM

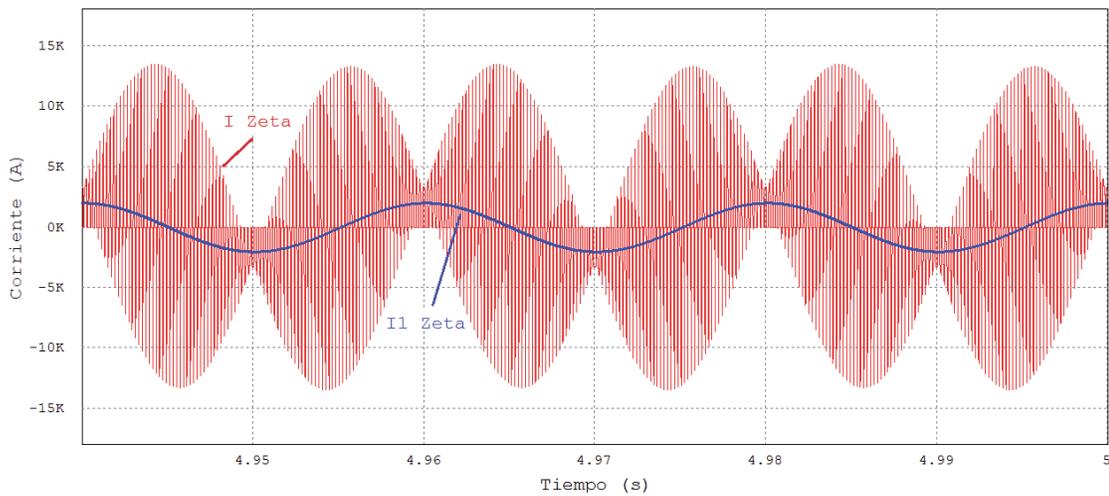


Figura 2-32 Zeta D-CAP: corriente inyectada por el condensador dinámico, y su componente fundamental.

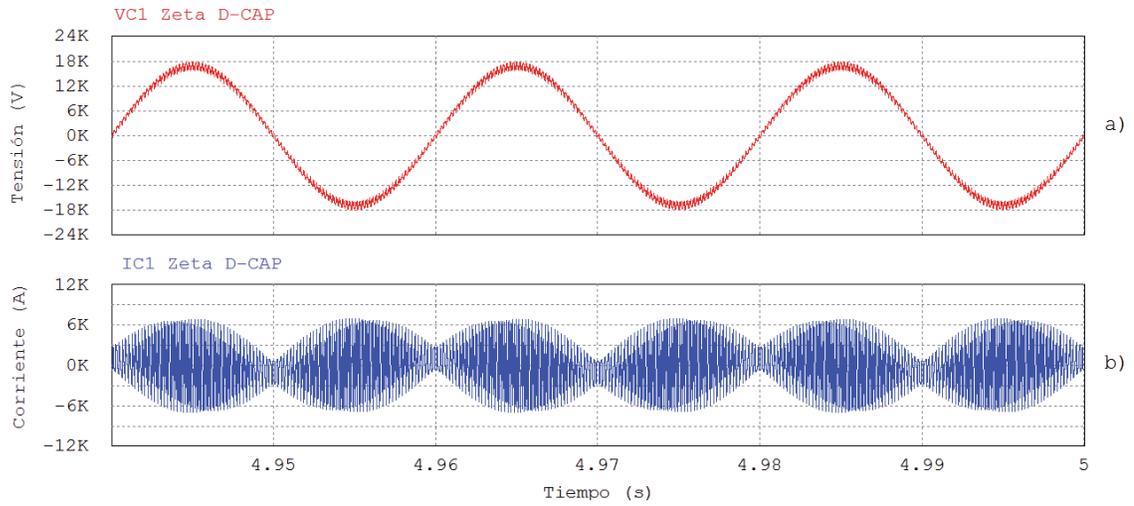


Figura 2-33 Zeta D-CAP: a) tensión en el condensador  $C_1$ , b) corriente a través del condensador  $C_1$

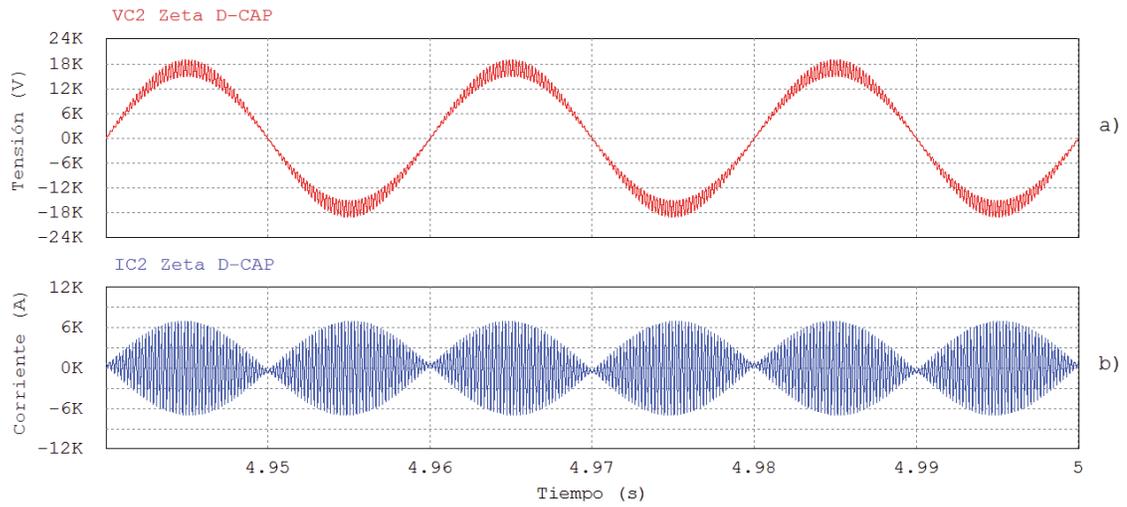


Figura 2-34 Zeta D-CAP: a) tensión en el condensador  $C_2$ , b) corriente a través del condensador  $C_2$

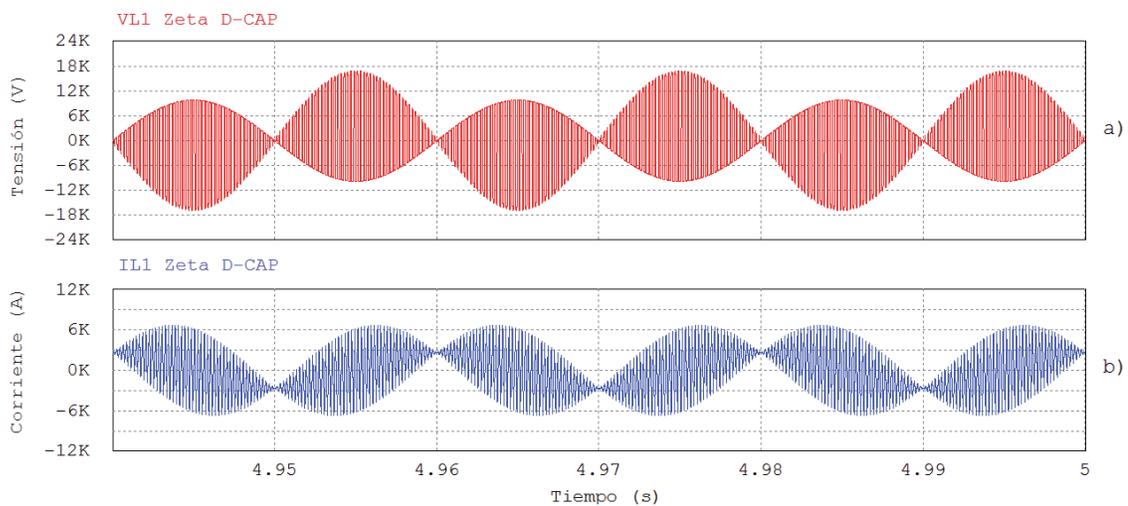


Figura 2-35 Zeta D-CAP: a) tensión en el inductor  $L_1$ , b) corriente a través del inductor  $L_1$

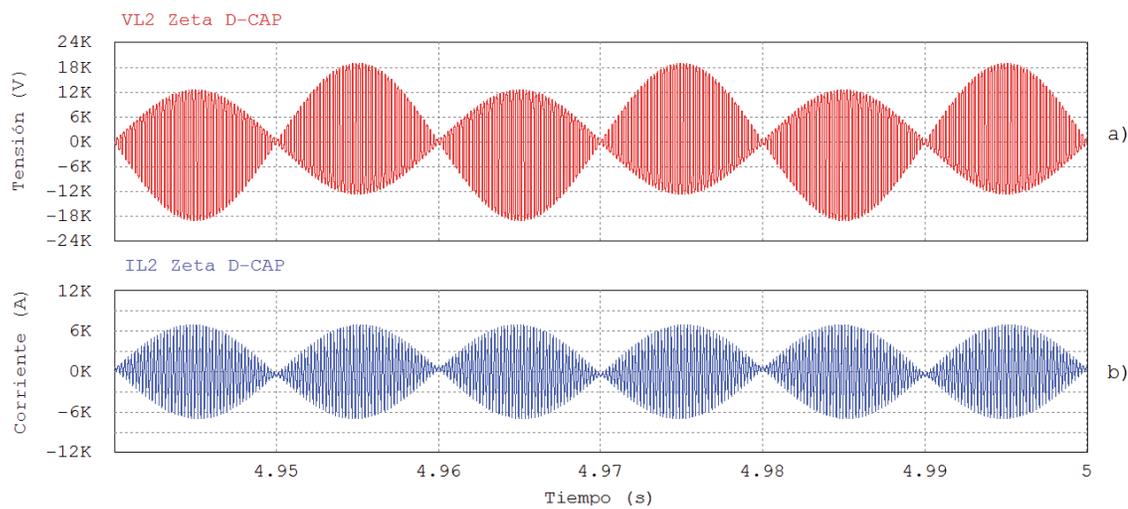


Figura 2-36 Zeta D-CAP: a) tensión en el inductor  $L_2$ , b) corriente a través del inductor  $L_2$

Tabla 2-4 Resumen de capacitancias equivalentes de los D-CAPs

Condensador Dinámico	Capacitancia equivalente
Buck	$D^2 \cdot C$
Boost	$\left(\frac{1}{1-D}\right) \cdot C$
Buck Boost	$\left(\frac{D}{1-D}\right)^2 \cdot C$
Cuk	$\left(\frac{1}{1-D}\right)^2 \cdot C_1 + \left(\frac{D}{1-D}\right)^2 \cdot C_2$
Sepic	$C_1 + \left(\frac{D}{1-D}\right)^2 \cdot C_2$
Zeta	$\left(\frac{D}{1-D}\right)^2 \cdot C_1 + \left(\frac{D}{1-D}\right)^2 \cdot C_2$

Tabla 2-5 Resumen de los tipos de entrada en los convertidores CC-CC

		Entrada tipo fuente de:	
		Tensión	Corriente
Salida tipo fuente de:	Tensión	Buck Boost	Boost
	Corriente	Buck	Cuk

# 3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido

## 3.1 Modelo monofásico de SEP reducido

El modelo de un Sistema Eléctrico de Potencia se muestra en la Figura 3-1, se denota como punto “P” el punto en estudio y donde será instalado posteriormente el condensador dinámico, el SEP está compuesto por una fuente emisor  $v_e$ , una fuente receptor  $v_r$ , una Línea de Transmisión Eléctrica (LTE), con parámetros concentrados resistivo e inductivo, donde la resistencia es despreciable comparada con la reactancia inductiva (Ecuación (3-8)). La fuente emisor suministra potencia activa a la fuente receptor (Ecuación (3-1)), adicionalmente provee en conjunto con la fuente receptor la potencia reactiva consumida por la LTE (Ecuación (3-2))

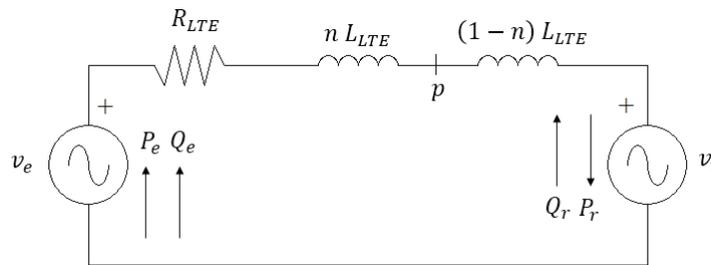


Figura 3-1 Modelo de SEP reducido

Balance de potencia activa en el sistema sin compensación

$$P_e = P_{R_{LTE}} + P_r \cong P_r \tag{3-1}$$

Balance de potencia reactiva en el sistema sin compensación

$$Q_e + Q_r = Q_{L_{LTE}} \tag{3-2}$$

### 3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido

El punto “P” se denomina punto de compensación, y es el lugar físico donde se ubica el compensador de reactivos (Figura 3-2). Para facilitar el análisis y reducir la complejidad de las ecuaciones se determina el circuito equivalente Thevenin del modelo de SEP reducido, se denomina tensión equivalente Thevenin  $\vec{V}_{Th}$ , a la tensión presente en el sistema antes de compensar.

El parámetro “n” define la razón entre impedancia entre la fuente emisor y el punto “P”, respecto a la inductancia total de la línea.

$$n = \frac{L_{eP}}{L_{LTE}} \quad (3-3)$$

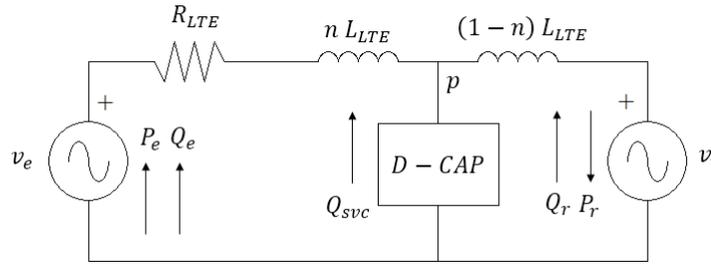


Figura 3-2 SEP reducido con compensador de reactivos ubicado en el punto “P”

Para determinar el valor de la tensión Thevenin, se aplica Ley de Kirchhoff de Voltaje (LKV) al circuito de la Figura 3-1, de las que se obtiene la Ecuación (3-4) y la Ecuación (3-5).

$$\vec{V}_S = \vec{V}_{Th} + n \cdot \vec{Z}_{LTE} \cdot \vec{I} \quad (3-4)$$

$$\vec{V}_R = \vec{V}_{Th} - (1-n) \cdot \vec{Z}_{LTE} \cdot \vec{I} \quad (3-5)$$

Igualando las dos ecuaciones anteriores, se obtiene la corriente que circula por el SEP sin compensar.

$$\vec{I} = \frac{\vec{V}_S - \vec{V}_{Th}}{n \cdot \vec{Z}_{LTE}} = \frac{\vec{V}_{Th} - \vec{V}_R}{(1-n) \cdot \vec{Z}_{LTE}} \quad (3-6)$$

Despejando la variable de interés se obtiene la tensión Thevenin

$$\vec{V}_{Th} = (1-n) \cdot \vec{V}_S + n \cdot \vec{V}_R \quad (3-7)$$

Además con la consideración de que las pérdidas por Joule son despreciables en la LTE, se tiene

$$R_{LTE} \ll X_{LTE} \Rightarrow \vec{Z}_{LTE} \approx j X_{LTE} = j \omega L_{LTE} \wedge \vec{Z}_{Th} \approx j X_{Th} = j \omega L_{Th} \quad (3-8)$$

Así como el valor de la inductancia Thevenin

### 3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido

$$X_{Th} = \frac{(j \omega n L_{LTE})(j \omega (1-n)L_{LTE})}{(j \omega n L_{LTE}) + (j \omega (1-n)L_{LTE})} = j \omega n (1-n) L_{LTE} \quad (3-9)$$

Y la Inductancia Thevenin, la cual depende de la ubicación del punto “P”

$$L_{Th} = n (1-n) L_{LTE} \quad (3-10)$$

En la Figura 3-3 se muestra el circuito equivalente Thevenin en paralelo al condensador dinámico (variable).

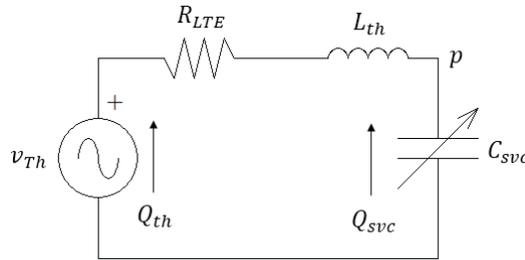


Figura 3-3

La instalación de un compensador de potencia reactiva, permite reducir el aporte de reactivos desde las fuentes emisor y receptor, por lo que la Ecuación (3-2) se cambia por la Ecuación (3-11).

Balance de potencia reactiva en el sistema compensado

$$Q_e + Q_r + Q_{svc} = Q_{L_{LTE}} \quad (3-11)$$

Como se comentó el objetivo específico de instalar el compensador de reactivos, es el de reducir los aportes de potencia reactiva de las fuentes y elevar la tensión en el punto “P”, por lo que se debe determinar, la ganancia de tensión necesaria, para elevar la tensión desde el valor sin compensar  $V_{th}$  a un valor de referencia, también denominado de “set point”  $V_{set}$ , para ello se aplica LKV al circuito de la Figura 3-3, del que se obtiene la Ecuación (3-12).

$$\vec{V}_{Th} = \left( j \cdot \omega \cdot L_{Th} + \frac{1}{j \cdot \omega \cdot C_{svc}} \right) \cdot \vec{I}_{svc} \quad (3-12)$$

Reemplazando la Ecuación (3-12) en la tensión en el SVC, se tiene

$$\vec{V}_{svc} = \left( \frac{1}{j \cdot \omega \cdot C_{svc}} \right) \cdot \vec{I}_{svc} = \left( \frac{1}{1 - \omega^2 \cdot C_{svc} \cdot L_{th}} \right) \cdot \vec{V}_{Th} \quad (3-13)$$

Debido a que la tensión en el SVC debe ser igual a la de “set point”, se igualan ambos valores

### 3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido

$$V_{set} = |\vec{V}_{svc}| = \left( \frac{1}{1 - \omega^2 \cdot C_{svc} \cdot L_{th}} \right) \cdot V_{Th} \quad (3-14)$$

El factor que multiplica a la tensión Thevenin en la Ecuación (3-13), representa la ganancia de tensión requerida a compensar (Ecuación(3-15)).

$$G_V = \frac{V_{set}}{V_{th}} = \frac{1}{1 - \omega^2 \cdot C_{svc} \cdot L_{th}} \quad (3-15)$$

La capacitancia equivalente del D-CAP  $C_{svc}$  se expresa en función de la ganancia, de este modo para utilizar en condensador dinámico en el SEP reducido propuesto, se debe primero determinar la tensión en punto de compensación  $V_{th}$  y luego la ganancia requerida, con este último parámetro y la inductancia Thevenin se determina la capacitancia equivalente necesaria para compensar el sistema, otro forma de analizarlo es utilizando la potencia reactiva necesaria para compensar determinada con la Ecuación (3-17).

$$C_{svc} = \frac{G_V - 1}{G_V} \cdot \frac{1}{\omega^2 \cdot L_{th}} \quad (3-16)$$

$$Q_{svc} = \omega C_{svc} V_{set}^2 = \frac{G_V - 1}{G_V} \cdot \frac{1}{X_{Th}} V_{set}^2 \quad (3-17)$$

Un caso particular se da cuando las magnitudes de las fuente emisor y receptor son iguales, lo cual se aproxima a lo que sucede en los sistemas de transmisión, los fasores al tener el mismo modulo, deben tener distinto desfase para que haya flujo de corriente, sean las tensiones de emisor y receptor definidas en la Ecuación (3-18) y la Ecuación (3-19)

$$\vec{V}_e = V \angle \alpha = V \cos \alpha + j V \sin \alpha \quad (3-18)$$

$$\vec{V}_r = V \angle \beta = V \cos \beta + j V \sin \beta \quad (3-19)$$

Reemplazando estos valores en la Ecuación (3-7), se tiene

$$\vec{V}_{Th} = (1 - n) (V \cos \alpha + j V \sin \alpha) + n (V \cos \beta + j V \sin \beta) \quad (3-20)$$

Se define el ángulo delta, como la diferencia entre el ángulo del emisor y el ángulo del receptor (Ecuación (3-21)), este ángulo define la magnitud de la corriente que circula por la línea, así como la tensión Thevenin, se puede demostrar que por medio de identidades trigonométricas se obtiene la Ecuación (3-22), esta expresión es válida solo si las fuentes emisor y receptor tienen igual magnitud y distinto desfase

$$\delta = \alpha - \beta \quad (3-21)$$

$$\vec{V}_{Th} = \left( V \sqrt{2 \frac{L_{th}}{L_{LTE}} (-1 + \cos \delta) + 1} \right) \angle \tan^{-1} \left( \frac{(1-n) \sin \alpha + n \sin \beta}{(1-n) \cos \alpha + n \cos \beta} \right) \quad (3-22)$$

### 3.2 Análisis de D-CAPs en circuito equivalente Thevenin de SEP reducido

Los condensadores dinámicos presentados en los Capítulos 1 y 2 se implementan como compensadores de reactivos en el equivalente Thevenin del modelo de SEP reducido, mostrado en la Figura 3-3. El Buck D-CAP, el Buck Boost D-CAP y el Zeta D-CAP, tienen el inconveniente de tener un interruptor en la entrada, razón por la cual, no es posible implementarlo directamente en el equivalente Thevenin, dado que el modelo presenta características fuente de corriente, lo que provocaría sobretensiones en el interruptor “sw1”, una posible solución es conectar en la entrada un condensador, que evite las sobretensión y además junto a la inductancia Thevenin, provean un filtro LC de entrada, este condensador denominado  $C_{in}$ , debe tener una capacitancia mucho menor que la del condensador fijo de los D-CAPs.

La solución del condensador de entrada solo se implementa en los casos de D-CAP con interruptores de entrada, sin embargo es posible una implementación en cualquier otra topología, el inconveniente de agregar un condensador extra, radica en la posible resonancia con el inductor fijo y condensador fijo ya utilizados.

$$C_{in} \ll C_{svc} \Rightarrow C_{eq} = C_{in} + C_{svc} \approx C_{svc} \quad (3-23)$$

Los circuitos equivalentes con el modelo Thevenin se presentan a continuación:

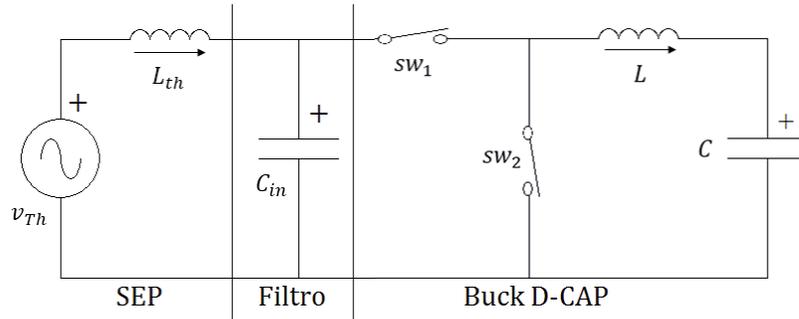


Figura 3-4 Buck D-CAP implementado en equivalente Thevenin de SEP reducido

### 3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido

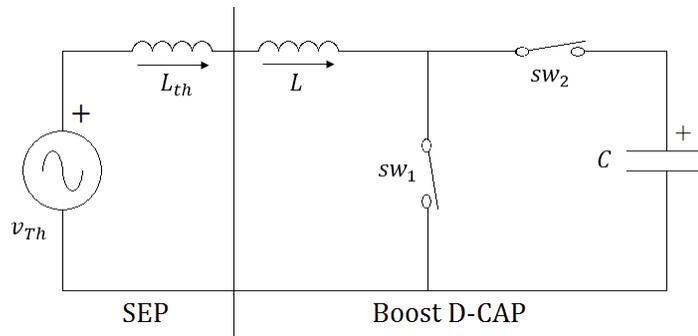


Figura 3-5 Boost D-CAP implementado en equivalente Thevenin de SEP reducido

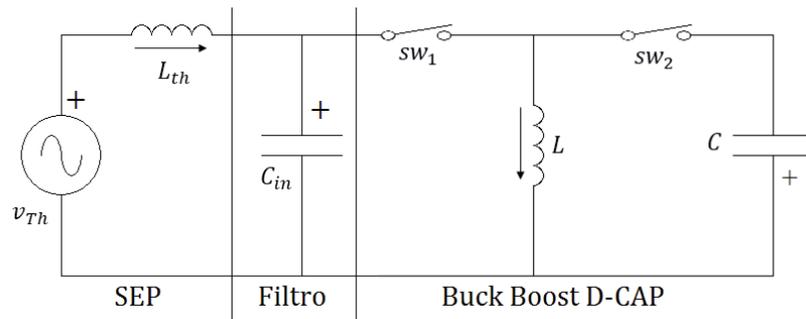


Figura 3-6 Buck Boost D-CAP implementado en equivalente Thevenin de SEP reducido

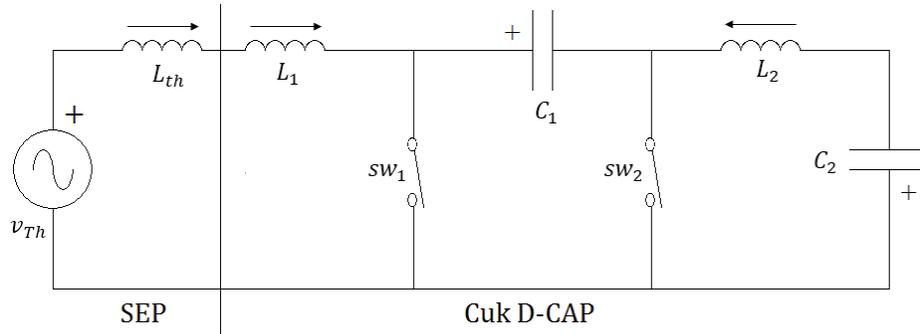


Figura 3-7 Cuk D-CAP implementado en equivalente Thevenin de SEP reducido

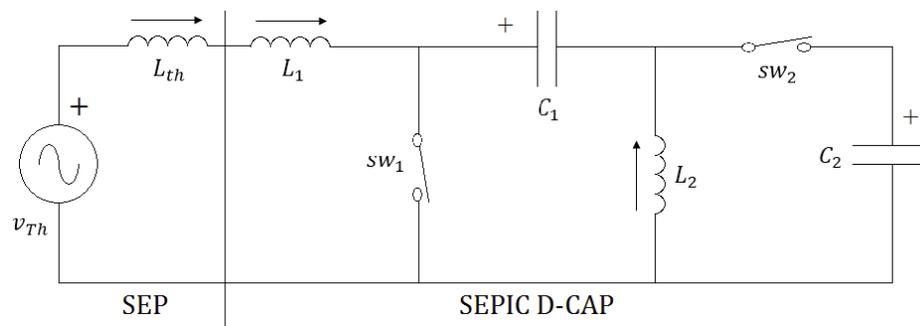


Figura 3-8 Sepic D-CAP implementado en equivalente Thevenin de SEP reducido

### 3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido

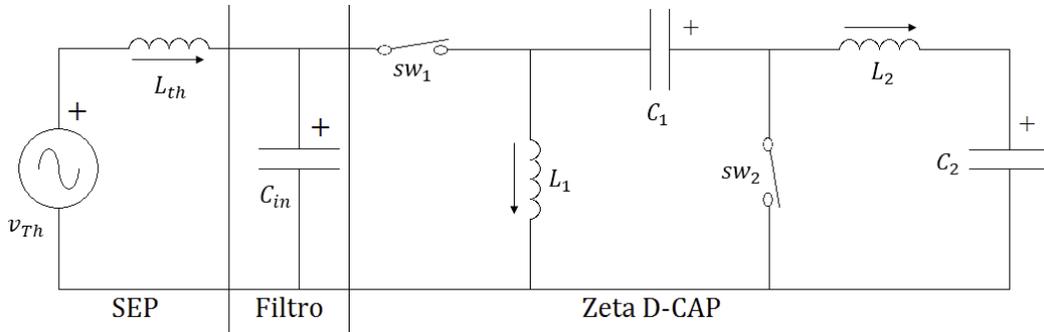


Figura 3-9 Zeta D-CAP implementado en equivalente Thevenin de SEP reducido

Para ejemplificar su operación, se realiza simulación en lazo abierto, con los mismos parámetros que los utilizados en los capítulos 1 y 2, los parámetros nuevos del SEP reducido se muestran en la Tabla 3-1. La tensión de referencia es de igual magnitud que las fuentes de tensión

Tabla 3-1 Parámetros para simulación del sistema en PSIM

Variable	Valor
Magnitud de tensión de las fuentes	$V_{pLN} = \frac{\sqrt{2}}{\sqrt{3}} \cdot 12 \text{ [kV]}, 50 \text{ [Hz]}$
Angulo de carga	$\delta = 40^\circ$
Inductancia de la LTE	$L_{LTE} = 1.800 \text{ [uH]}$
Ubicación del punto "P" (mitad de la LTE)	$n = 0.5$
Capacitancia requerida para compensar	$C_{svc} = 1.357 \text{ [uF]}$
Resistencia de la LTE	$R = 1 \text{ [m}\Omega\text{]}$

Las formas de onda obtenidas de la simulación en PSIM, se muestran a continuación

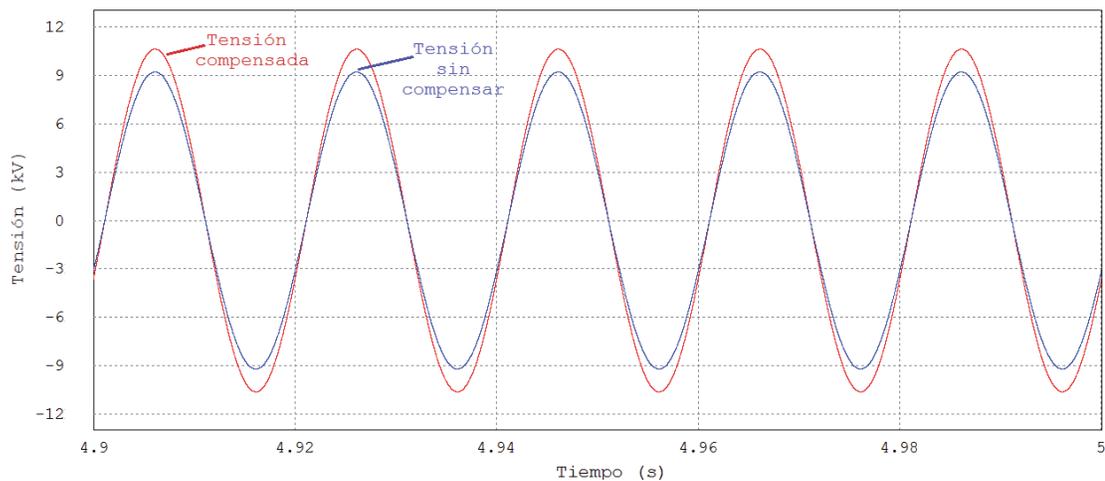


Figura 3-10 Tensión en el punto "P" sin compensar (menor), y en SEP con compensación (mayor).

### 3 Implementación monofásica de SVCs basados en D-CAPs en modelo de SEP reducido

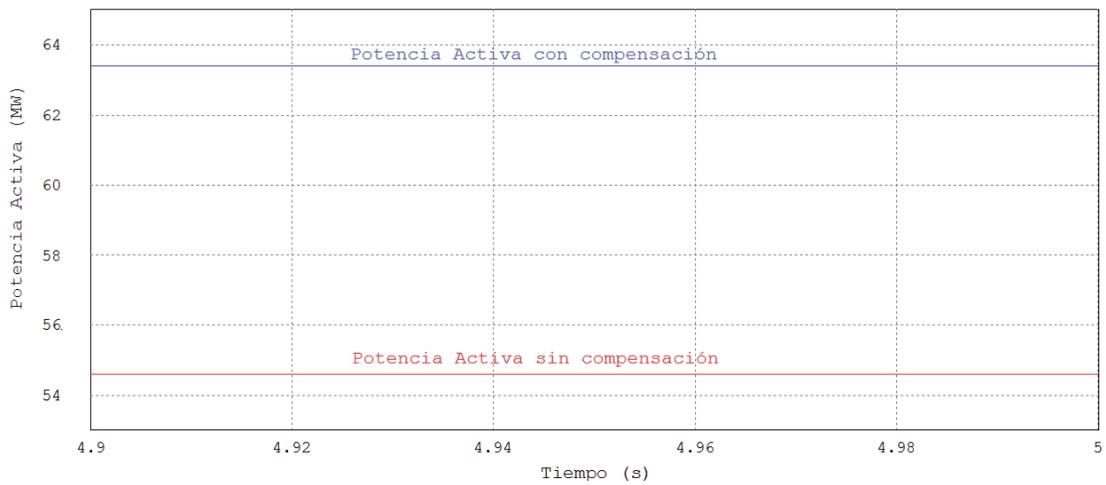


Figura 3-11 Potencia reactiva en SEP sin compensar (menor), y en SEP con compensación (mayor).



Figura 3-12 Potencia reactiva en SEP sin compensar (mayor), y en SEP con compensación (menor).

La tensión en el punto de compensación es mayor a su valor sin compensar (Figura 3-10), el SVC aporta con la potencia reactiva que consume la LTE y reduce el aporte de las fuentes de tensión (Figura 3-11), además aumenta la capacidad de transmisión de potencia activa desde la fuente emisor a la receptor (Figura 3-12).

## 4 Control en lazo cerrado de D-CAPs en modelo monofásico de SEP reducido

En los Capítulos 1 y 2 se presentaron los condensadores dinámicos y se ejemplificó su operación en lazo abierto, ahora se propone un sistema de control para operación en lazo cerrado, en la Figura 4-1 se presenta un diagrama de bloques del sistema incluido un controlador proporcional integral que será determinado.

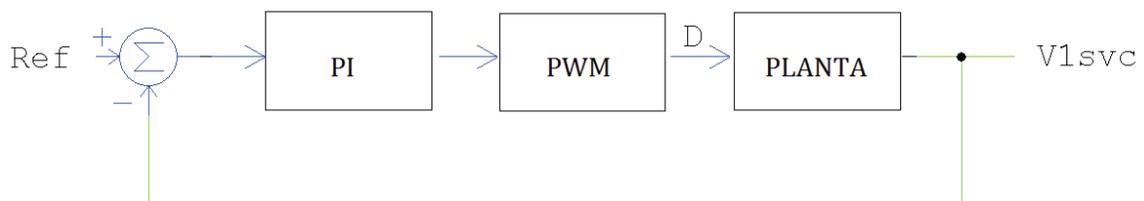


Figura 4-1 Diagrama de bloques del sistema compensado

Se utiliza PSIM para realizar la simulación, y Matlab para identificar la función de planta necesaria para el dimensionamiento de los parámetros del PI, en el Apéndice B, se detalla el procedimiento utilizado. La función de transferencia es definida como el cociente entre la entrada, correspondiente al ciclo de trabajo y la variable de salida, en este caso la tensión en el punto de compensación  $V_{svc}$ .

$$H(s) = \frac{D}{V_{svc}(s)} \quad (4-1)$$

Por medio del comando “ident” y “Identification Tools” se determinan las funciones de transferencia de los convertidores Cuk, Sepic y Zeta, mostradas a continuación

$$\frac{-844.7 s^6 + 5.628e06 s^5 - 3.755e09 s^4 + 6.156e11 s^3 + 2.334e15 s^2 - 2.588e17 s + 2.952e20}{s^7 + 520.1 s^6 + 9.729e05 s^5 + 3.637e08 s^4 + 2.439e11 s^3 + 6.223e13 s^2 + 6.28e15 s + 1.912e16}$$

Figura 4-2 Cuk D-CAP: Función de transferencia de la planta

#### 4 Control en lazo cerrado de D-CAPs en modelo monofásico de SEP reducido

$$\frac{1212 s^6 + 2.547e06 s^5 - 1.431e09 s^4 + 2.189e11 s^3 + 2.139e15 s^2 - 2.178e17 s + 2.513e20}{s^7 + 500.5 s^6 + 9.439e05 s^5 + 3.483e08 s^4 + 2.318e11 s^3 + 5.928e13 s^2 + 6.02e15 s + 1.833e16}$$

Figura 4-3 Sepic D-CAP: Función de transferencia de la planta

$$\frac{7815 s^6 + 3.319e06 s^5 + 2.002e09 s^4 - 4.143e12 s^3 + 2.126e16 s^2 - 3.761e18 s + 5.377e21}{s^7 + 746 s^6 + 2.144e06 s^5 + 1.192e09 s^4 + 1.196e12 s^3 + 4.687e14 s^2 + 7.3e16 s + 3.337e17}$$

Figura 4-4 Zeta D-CAP: Función de transferencia de la planta

Estas funciones de transferencia poseen 7 polos y 6 ceros (Figura 4-5), con un porcentaje de aproximación mayor al 99% (Figura 4-6).

```

zerosCuk =          polosSepic =          zerosZeta =
    1.0e+03 *          1.0e+02 *          1.0e+03 *
    5.9497 + 0.0000i    -0.8957 + 6.6950i    -1.0531 + 0.9980i
    0.6311 + 0.6611i    -0.8957 - 6.6950i    -1.0531 - 0.9980i
    0.6311 - 0.6611i    -0.0315 + 6.2829i    0.7824 + 0.7975i
   -0.6344 + 0.0000i    -0.0315 - 6.2829i    0.7824 - 0.7975i
    0.0429 + 0.3301i    -1.5594 + 0.8992i    0.0584 + 0.5084i
    0.0429 - 0.3301i    -1.5594 - 0.8992i    0.0584 - 0.5084i
   -0.0314 + 0.0000i    -0.0314 + 0.0000i

>> polosCuk=roots(tf1.den)          >> polosZeta=roots(tf1.den)
polosCuk =          >> zerosSepic=roots(tf1.num)          polosZeta =
    1.0e+02 *          zerosSepic =          1.0e+03 *
   -0.9981 + 6.8492i    -2.4831 + 0.0000i    -0.1268 + 1.0158i
   -0.9981 - 6.8492i    -0.9425 + 0.0000i    -0.1268 - 1.0158i
   -0.0312 + 6.2828i    0.6191 + 0.6456i    -0.0047 + 0.9424i
   -0.0312 - 6.2828i    0.6191 - 0.6456i    -0.0047 - 0.9424i
   -1.5556 + 0.8937i    0.0433 + 0.3299i    -0.2392 + 0.1374i
   -1.5556 - 0.8937i    0.0433 - 0.3299i    -0.2392 - 0.1374i
   -0.0314 + 0.0000i

```

a)

b)

c)

Figura 4-5 Polo y ceros del sistema con a) Cuk D-CAP, b) Sepic D-CAP, c) Zeta D-CAP

## 4 Control en lazo cerrado de D-CAPs en modelo monofásico de SEP reducido

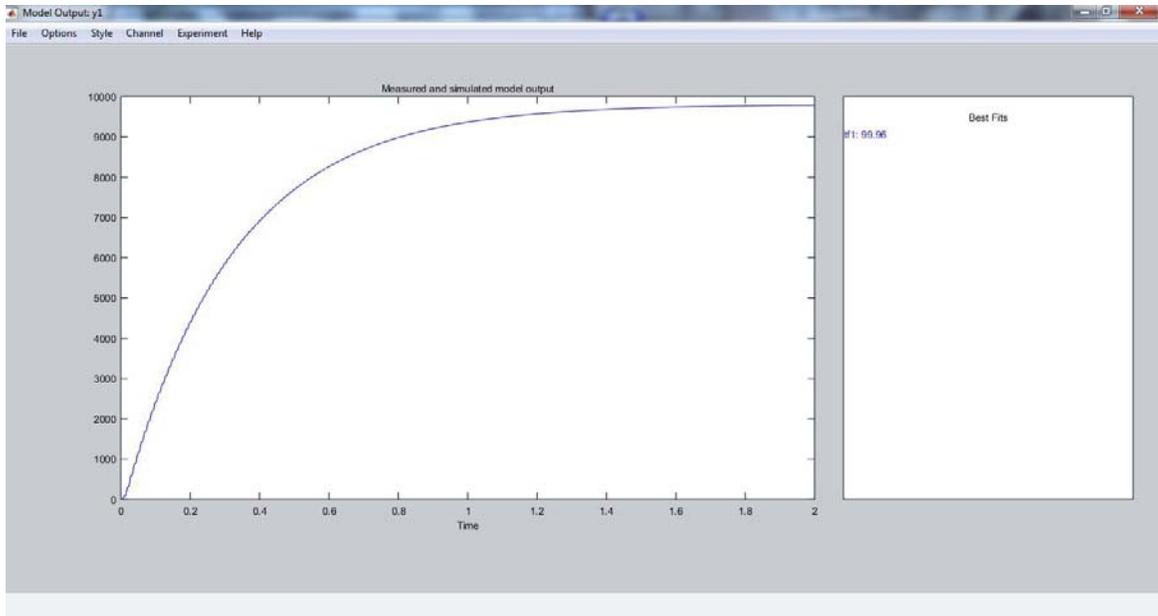


Figura 4-6 Aproximación de la función de transferencia del sistema utilizando Matlab

Por medio de la herramienta “pidtool” se sintoniza el controlador PI, con los parámetros mostrados en

Tabla 4-1 Parámetros de sintonización del controlador PI

	Constante proporcional	Constante Integral
Cuk	5.999e-5	0.0002245
Sepic	8.552e-5	0.0002605
Zeta	6.849e-5	0.0002999

### 4.1 Respuesta de los Condensadores Dinámicos

Para poner a prueba el modelo y el controlador PI, se utiliza el SEP reducido, considerando una tensión de receptor con ángulo de carga de  $-40^\circ$  y se grafican las respuestas, donde se aprecia la sobreelongación y el tiempo de asentamiento de cada condensador dinámico. La mejor respuesta en base a estos parametros la entrega el Cuk D-CAP, presentando simultaneamente un rapido tiempo de asentamiento y reducido overshoot.

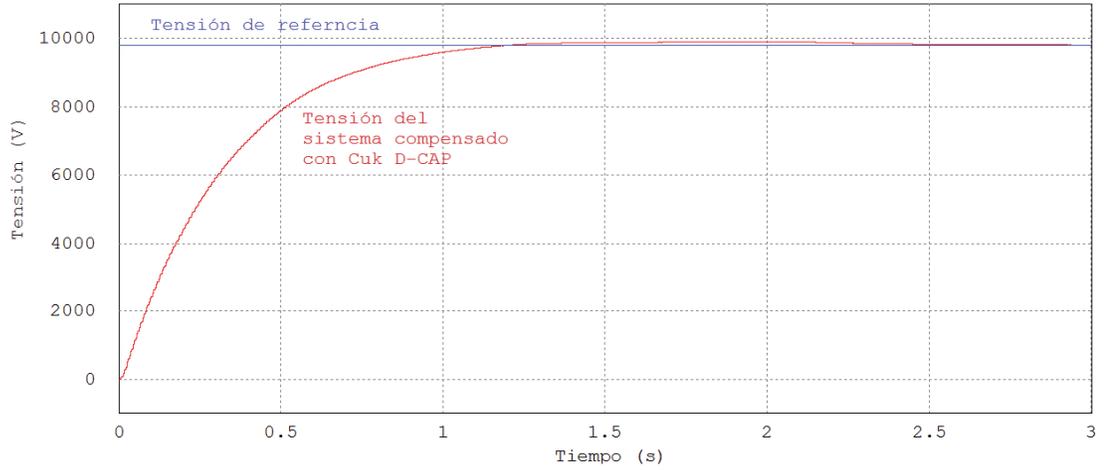


Figura 4-7 Cuk D-CAP: Respuesta del sistema con PI integrado y ángulo de carga  $40^\circ$

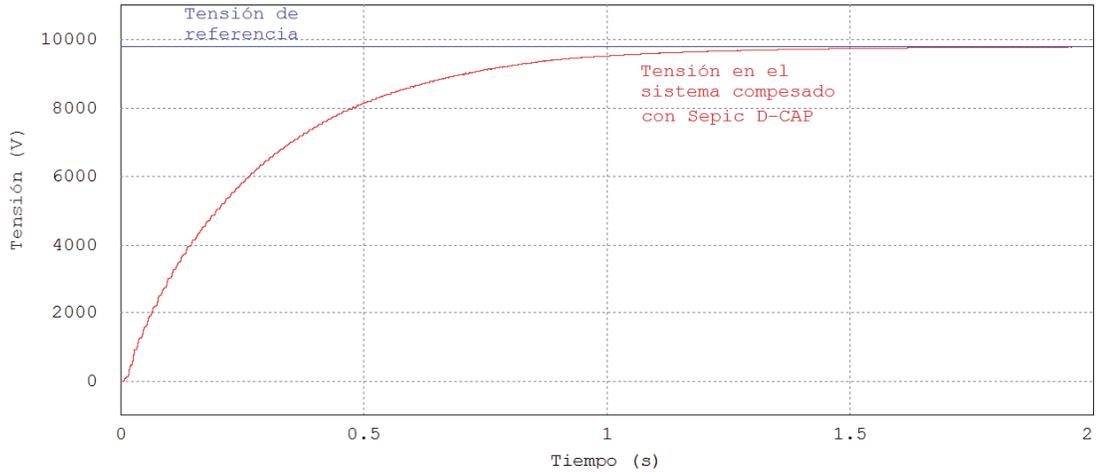


Figura 4-8 Sepic D-CAP: Respuesta del sistema con PI integrado y ángulo de carga  $40^\circ$

#### 4 Control en lazo cerrado de D-CAPs en modelo monofásico de SEP reducido

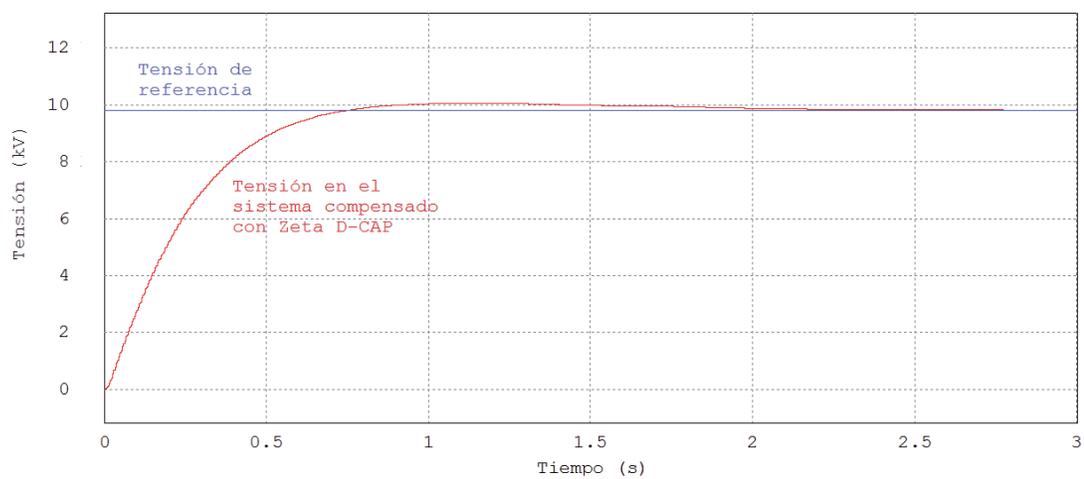


Figura 4-9 Zeta D-CAP: Respuesta del sistema con PI integrado y ángulo de carga  $40^\circ$

Los condensadores Cuk y Zeta presentan una sobreelongación inferior al 3%, y para todos el tiempo de asentamiento oscila entre un 1 y 1.3 [s].

## Discusión y conclusiones

Se presentaron los convertidores CC-CC Buck, Boost, Buck-Boost, Cuk, Sepic y Zeta, y se propuso la implementación como condensadores dinámicos del Cuk, Sepic y Zeta, obteniéndose sus capacitancias equivalentes, y su posterior implementación en un SEP reducido, además se propuso un sistema de control, con un controlador PI, logrando la compensación deseada, obtenida mediante simulación con PSIM y Matlab.

El uso de cada uno de los condensadores dinámicos presentados depende de las prestaciones requeridas, siendo los de cuarto orden una nueva alternativa a los condensadores basados en convertidores de segundo orden.

El principal inconveniente de las topologías de orden superior a dos, y que incluyen componentes lineales, es la resonancia eléctrica, consecuencia de la interacción entre componentes almacenadores de energía e incluso semiconductores, lo que genera armónicos de bajo orden, cercanos a la frecuencia fundamental, que tienen un alto impacto en la red, y presentan mayor dificultad para ser eliminados. En los SVC clásicos, la operación requiere necesariamente de filtros de armónicos sintonizados, los que también cumplen la función de aportar con potencia reactiva, implementar la misma opción en los condensadores dinámicos, aumentaría la probabilidad de una nueva resonancia, en consecuencia se deben buscar formas alternativas para la eliminación de armónicos de baja frecuencia, una posible solución es determinar las expresiones que definen la frecuencias de resonancias del sistema y las condiciones bajo las cuales es generada, este factor incide directamente en el dimensionamiento de los componentes utilizados. Se observó que para el caso de los convertidores Cuk y Sepic, el inductor de entrada puede ser eliminado, utilizando la inductancia equivalente de la línea, esto reduce el orden del circuito, pero limita el dimensionamiento de los demás componentes, con el fin de evitar resonancia, pues la reactancia Thevenin no puede ser modificada.

Otro factor a considerar es la incidencia de armónicos de alta frecuencia, a pesar de que presentan la ventaja de ser eliminados con mayor facilidad comparados con los de bajo orden, existen normas que regulan su magnitud, en Chile, la normativa considera sólo hasta el armónico número 50, es decir hasta los 2.5 [kHz], debido a que los D-CAPs presentados generan armónicos en la frecuencia de conmutación, y las simulación consideraron valores de 5 [kHz] o más, este factor no representa un problema, sin embargo también hay limitaciones para el THD (Total Harmonic Distortion), factor que se debe considerar, más aún en sistemas de transmisión donde

se desea que la Calidad del Servicio Eléctrico cumpla los mayores estándares, en contraste con los Sistemas de Distribución, donde las restricciones tienen mayor holgura.

Para ser implementados en un SEP, los convertidores Buck, Buck Boost y Zeta SEP requieren necesariamente de un condensador en paralelo, que evite las sobretensiones en los interruptores de entrada, adicionalmente se puede dimensionar para filtrar armónicos de alta frecuencia, como se mostró en el Capítulo 3, esto eleva el orden del convertidor, sin embargo la capacitancia del condensador de entrada es despreciable respecto a la equivalente generada, por lo que su aporte en potencia reactiva es despreciable.

Para el dimensionamiento de los componentes pasivos se debe considerar la corriente eficaz y la máxima tensión, el principal problema se debe a la alta ganancia de tensión en los condensadores, considerando que la componente fundamental se obtiene del promedio en cada periodo de conmutación, y si el valor de tensión en una etapa es muy inferior al valor deseado en la etapa posterior este debe ser mucho mayor, de modo de compensar el valor medio, por lo que se requiere de un sobredimensionamiento de los componentes, para el caso de los condensadores fijos, en la práctica para sistemas de transmisión, se utilizan bancos con conexiones en serie y paralelo de modo de distribuir la tensión y la corriente, permitiendo la implementación con altas tolerancias, en el caso de los inductores lo común es utilizarlos con núcleo de aire, conectados en serie, según potencia requerida.

Respecto a los interruptores las variables de interés para el dimensionamiento son, la corriente eficaz y la tensión inversa, lo usual utilizados para sistemas de transmisión, es interconectar en serie o paralelo varios interruptores, de modo de distribuir la corriente y la tensión entre todos, esto requiere de un estudio posterior, para determinar la topología que mejor se adecue.

Si se compara la implementación de topologías de cuarto orden (Sepic, Cuk, Zeta) y dos topologías de segundo orden en cascada (Buck, Boost, Buck-Boost), se tiene que los primeros utilizan dos interruptores menos [3], e incluyen las prestaciones de dos condensadores dinámicos juntos, con dos capacitancias equivalentes en paralelo, para el Cuk se tiene comportamiento elevador en paralelo con un reductor-elevador, en el Sepic se tiene una capacitancia fija en paralelo con un reductor-elevador, y en el Zeta se tienen dos condensadores reductores-elevadores en paralelo.

En lo que respecta al control en lazo cerrado, se implementó un controlador PI, debido al amplio margen de fase de cada una de las tres topologías, por lo que no fue necesaria la acción derivativa, el control varía según los parámetros utilizados así como la configuración de la red utilizada, el modelo presentado es una representación simple del sistema real, y el control con los parámetros utilizados solo es válido en ese modelo. Para el sistema trifásico no se utiliza el mismo tipo de control, la tendencia actual es hacer uso de control vectorial, que queda propuesto un trabajo futuro, con este tipo de control se separa el monitoreo de la potencia reactiva (control  $Q/V$ ) y la potencia activa, esta última es igual a cero para los SVC, a diferencia del control presentado en Capítulo 4, donde la única variable de interés correspondía directamente a la tensión en el punto de compensación, e indirectamente la potencia reactiva.

---

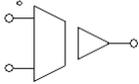
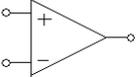
# Bibliografía

- [1] I. Barbi, *Electronica de Potencia: Conversores CC-CC Básico Nao Isolados*, Florianópolis: Universidad General de Santa Catarina, 2006.
- [2] D. Ruiz Caballero, *Electronica de Potencia*, Valparaíso: Pontificia Universidad Católica de Valparaíso.
- [3] O. Plasencia, *Modelling and Analysis of a Four-Switch Buck-Boost Dynamic Capacitor*, California Polytechnic State University, 2011.
- [4] A. Prasai, *Direct Dynamic Control of Impedance for VAR and Harmonic Compensation*, Georgia Insitute of Technology, 2011.
- [5] A. T. Council, *Earthquake damage evaluation data for California*. Technical report, Seismic Safety Commission, Applied Technology Council ( ATC ), California, 1995.
- [6] S. Fingerhuth, «Integridad académica,» Pontificia Universidad Católica de Valparaíso, Julio 2014. [En línea]. Available: <http://integridadacademica.cl/>. [Último acceso: 20 10 2015].
- [7] E. P. Wigner, «Theory of traveling wave optical laser,» *Phys. Rev.*, vol. 134, pp. A635-A646, 1965.
- [8] E. T. J. van Weert and R. K. Munro, «Informatics and the Digital Society: Social, ethical and cognitive issues: IFIP TC3/WG3.1&3.2 Open Conference on Social,» de *Ethical and Cognitive Issues of Informatics and ICT*, Dortmund, Germany, 2003.
- [9] M. Shell, «Preparation of papers for IEEE TRANSACTION and JOURNALS,» May 2007.
- [10] A. G. Tsipkin, V. Vodnev, G. G. Tsipkin y A. I. Samojev, *Fórmulas matemáticas: álgebra, geometría, análisis matemático.*, Mir, 1998.

- [11] C. K. Alexander y M. Sadiku, *Circuits, Fundamentals of Electric*, McGraw-Hill College, 2003.
- [12] Oficina Internacional de Pesas y Medidas, «El Sistema Internacional de Unidades SI,» 2006. [En línea]. Available: [http://www2.cem.es:8081/cem/es\\_ES/documentacion/generales/SIU8edes.pdf](http://www2.cem.es:8081/cem/es_ES/documentacion/generales/SIU8edes.pdf). [Último acceso: 2 January 2015].
- [13] C. Santis, *Estudio y desarrollo de un compensador de reactivos con mínima generación de armónicos, utilizando técnicas de conmutación en alta frecuencia*, Valparaíso: Pontificia Universidad Católica de Valparaíso, 2007.
- [14] S. Cuk, *Modeling, Analysis, and Design of Switching Converters*, Pasadena: California Institute of Technology, 1977.
- [15] A. Prasai, *Dynamic Capacitor (D-CAP): An integrated Approach to Reactive and Harmonic Compensation*, IEEE Transactions on Industry, Applications, Vol. 46, No 6, Noviembre 2010.
- [16] D. Ruiz Caballero, *Armónicos en baja tensión*, Valparaíso: Pontificia Universidad Católica de Valparaíso.
- [17] A. Prasai, *Dynamic VAR/Harmonic Compensation with Inverter less Active Filters*, Industry Applications Society Annual Meeting, 2008. IAS '08. IEEE.
- [18] J. S. Deepak Divan, *Inverter-Less STATCOMs*, Power Electronics Specialists Conference, PESC 2008. IEEE.
- [19] M. G. Frans Dijkhuizen, *Dynamic capacitor for HV applications*, Energy Conversion Congress and Exposition (ECCE), 2010 IEEE.

# A Bloques de PSIM

## A.1 Descripción de los bloques utilizados en simulación con PSIM

	<p><b>Voltage Sensor:</b>          Posee dos entradas que permiten medir la tensión, el pin con punto denota la polaridad positiva, la salida puede ser conectada a otro bloque para ser procesada.</p>
	<p><b>Current Sensor:</b>          Posee dos pines colineales que permiten la medición de corriente, el pin de salida permite procesar la señal.</p>
	<p><b>Comparator:</b>          Cumple la misma función que un amplificador operacional utilizado como comparador, permite comparar 2 señales de entrada y en salida entrega la diferencia</p>
	<p><b>On-Off Controller:</b>          Es necesario para conectar el sistema de control al sistema de potencia, por ejemplo para conmutar interruptores</p>
	<p><b>Label:</b>          Permite interconectar puntos con el mismo nombre, facilita la conexión de circuitos complejos</p>
	<p><b>Fast Fourier Transform function block:</b>          Entrega la amplitud (pin marcado con punto) y el ángulo de la señal de entrada</p>
	<p><b>Total-Harmonic-Distortion block:</b>          Entrega el THD (pin marcado con punto), y la componente a frecuencia definida</p>

	<p>Proportional block: Se utiliza para los sistemas de control, para definir la ganancia proporcional de un PID</p>
	<p>Integral block: Se utiliza para los sistemas de control, para definir la constante integral de un PID</p>

T

Tabla A-1 Bloques utilizados en las simulaciones con PSIM

# B Función de transferencia y control PI

## B.1 Determinación de la función de transferencia de la planta

A continuación se enumeran y describen los pasos necesario para extraer la función de transferencia de los condensadores dinámicos, implementados en el SEP reducido, exportando los datos de simulación de PSIM, para ser procesados en Matlab 2015.

1. Exportar datos desde PSIM a Matlab: Se realiza la simulación del D-CAP en estudio sobre un punto de operación ya conocido en lazo abierto, para la implementación descrita en Capítulo 4, se eligió un punto de operación, en que las tensiones de las fuentes emisor y receptor son iguales, por lo que solo varia el ángulo de carga ( $40^\circ$ ), el control se debe realizar para las condiciones de operación máxima, de este modo se asegura que para cualquier otra condición, el control opere sin problemas. La variable de entrada corresponde al ciclo de trabajo “D”, y la variable de salida es la tensión fundamental reflejada en el punto de compensación, por ejemplo para el caso del Cuk D-CAP, se utiliza la tensión peak denominada “V1CukPeak”, otra opción es tomar su valor RMS, todo depende de que si el valor de referencia este en RMS o en valor máximo.

Los puntos de interés pueden estar ubicados en el transitorio de partido, o en el transitorio entre puntos de operación, en esta aplicación se optó por el de partida, por lo que se realiza la simulación desde el tiempo “0” hasta 2 [s], tiempo en que está incluido la totalidad de transitorio. En la gráfica se elige “V1CukPeak” para que sea mostrada, luego se presiona el botón derecho y se selecciona “View Data Points”, se mostrara una tabla con los valores de tensión tabulados en función del tiempo, luego en la barra de herramientas se selecciona “File” y a continuación “save as..” y se guarda el archivo como “Text file (table format) (\*.txt)”, se detalla en la Figura B-1, luego se repite el proceso con la variable de entrada (ciclo de trabajo).

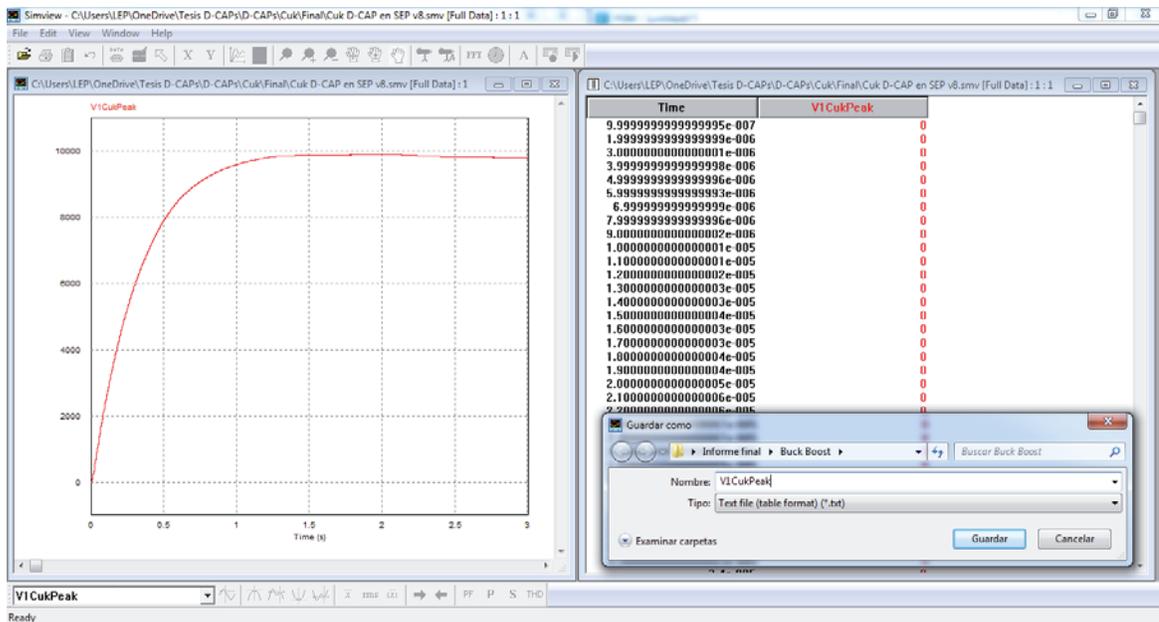


Figura B-1 Ventanas que permiten exportar datos desde PSIM a Matlab

2. Importar datos a Matlab: Con los datos de la variable de entrada (ciclo de trabajo) y la variable de salida (tensión en el punto de compensación), exportados desde PSIM en tabla como archivos “.txt”, se procede a importar los datos a Matlab, para ellos se selecciona sobre la barra de herramientas de Matlab, la pestaña “Import Data” y se selecciona uno de los dos archivos de texto guardados de los datos de PSIM, con lo que cargara una nueva ventana y se debe seleccionar “Import Selection”, la operación se repite para importar el otro archivo .txt.
3. System Identification Tools: Con los datos importados, en Matlab se escribe y ejecuta el comando “ident”, con lo que se abrirá la ventana mostrada en la Figura B-2, esta herramienta es la que permite identificar la función de transferencia de la planta. Está dividida en tres partes, la izquierda permite importar los datos que se desean analizar desde el “Workspace”, la central permite seleccionar que se desea determinar con esos datos y la parte derecha muestra los resultados.

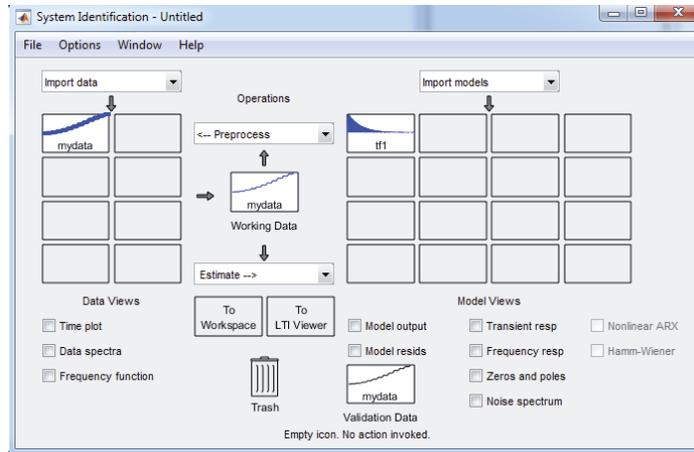


Figura B-2 Ventana de System Identification Tools

4. Función de transferencia: En la parte izquierda se selecciona “import data” y luego “Time domain data...”, se abrirá una nueva ventana mostrada en la Figura B-3, en la casilla de “Input” se escribe el nombre de la variable de entrada almacenada en el “workspace” y en “output” el de la variable de salida, además en la casilla “Starting time”, se define el tiempo de inicio que se desea considerar, no siempre es igual a cero, puede haber un tramo inicial de la gráfica que no sea de interés y finalmente el “Sample time” el cual corresponde al cociente entre el tiempo simulado y la cantidad de puntos tabulados, eso se puede visualizar en la dimensión del vector de las variable importadas al “workspace”.

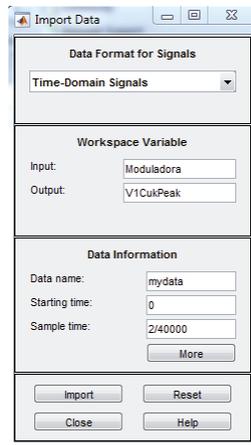


Figura B-3 Ventana para importar datos en el dominio del tiempo, a la herramienta “System Identificación”

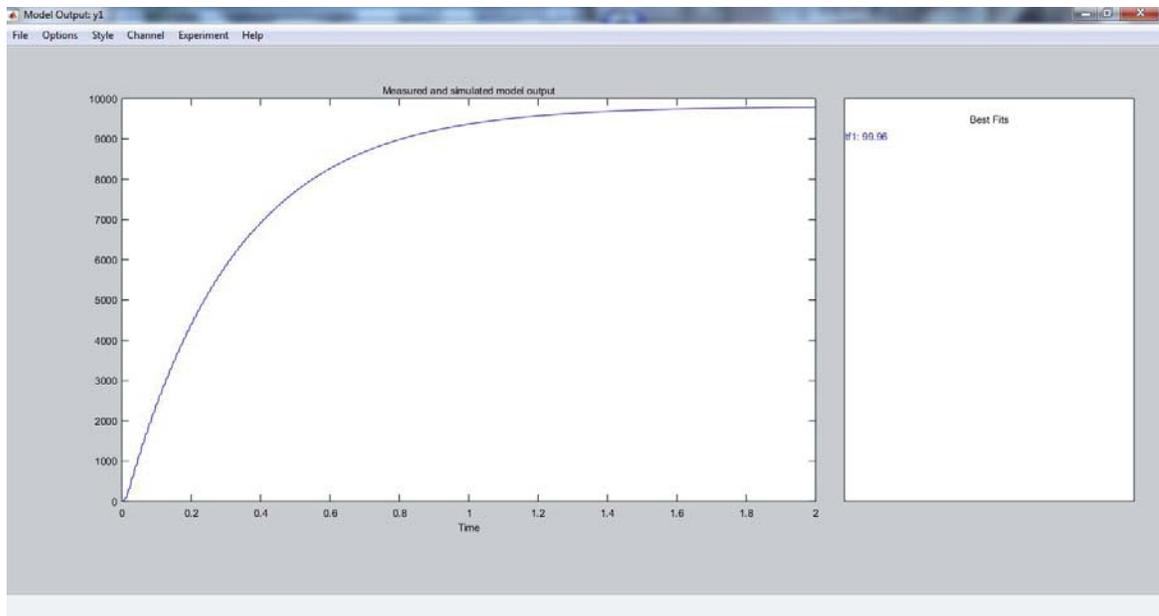


Figura B-4 Modelo de planta y respuesta real del sistema en matlab. Al estar superpuestas no se distingue la diferencia debido al elevado porcentaje de exactitud.

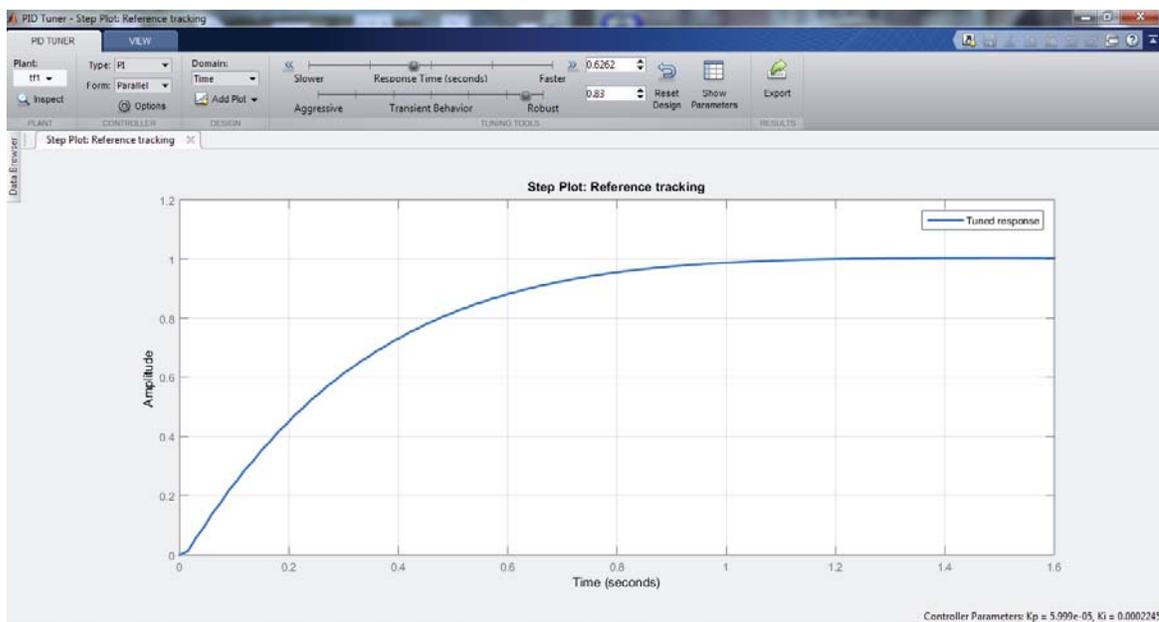
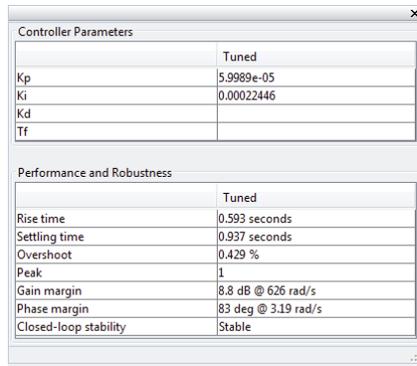


Figura B-5 Grafico de la respuesta del modelo de planta en matlab.



The image shows a screenshot of a software window titled "Controller Parameters". The window is divided into two main sections: "Controller Parameters" and "Performance and Robustness".

Controller Parameters	
	Tuned
Kp	5.9989e-05
Ki	0.00022446
Kd	
Tf	

Performance and Robustness	
	Tuned
Rise time	0.593 seconds
Settling time	0.937 seconds
Overshoot	0.429 %
Peak	1
Gain margin	8.8 dB @ 626 rad/s
Phase margin	83 deg @ 3.19 rad/s
Closed-loop stability	Stable

Figura B-6 Parametros del control PI y sus caracterstica de respuesta.

## C Tensión en el punto de compensación de modelo SEP reducido

En el Capítulo 3, se presentó la Ecuación (3-22), que representa el valor de tensión en el punto de compensación del modelo SEP reducido planteado, también llamada Tensión Thevenin. Se inicia con la Ecuación (3-20), que se muestra nuevamente a continuación

$$\vec{V}_{Th} = (1 - n) (V \cos \alpha + j V \sin \alpha) + n (V \cos \beta + j V \sin \beta) \quad (C-1)$$

Separando en parte real e imaginaria

$$\vec{V}_{Th} = ((1 - n) \cdot V \cos \alpha + n \cdot V \cos \beta) + j ((1 - n) \cdot V \sin \alpha + n \cdot V \sin \beta) \quad (C-2)$$

De este modo es posible calcular módulo y ángulo del fasor Thevenin, la magnitud se determina como

$$|\vec{V}_{Th}|^2 = |(1 - n) \cdot V \cos \alpha + n \cdot V \cos \beta|^2 + |(1 - n) \cdot V \sin \alpha + n \cdot V \sin \beta|^2 \quad (C-3)$$

Desarrollando la expresión

$$|\vec{V}_{Th}|^2 = ((1 - n)^2 \cdot V^2 \cdot \cos^2 \alpha) + (2 \cdot (1 - n) \cdot n \cdot V^2 \cdot \cos \alpha \cdot \cos \beta) + (n^2 \cdot V^2 \cdot \cos^2 \beta) + ((1 - n)^2 \cdot V^2 \cdot \sin^2 \alpha) + (2 \cdot (1 - n) \cdot n \cdot V^2 \cdot \sin \alpha \cdot \sin \beta) + (n^2 \cdot V^2 \cdot \sin^2 \beta) \quad (C-4)$$

Asociando adecuadamente

$$|\vec{V}_{Th}|^2 = V^2 \cdot ((1 - n)^2 \cdot (\sin^2 \alpha + \cos^2 \alpha) + n^2 \cdot (\sin^2 \beta + \cos^2 \beta) + 2 \cdot (1 - n) \cdot n \cdot (\cos \alpha \cdot \cos \beta + \sin \alpha \cdot \sin \beta)) \quad (C-5)$$

Aplicando identidades trigonometricas

$$|\vec{V}_{Th}|^2 = V^2 \cdot ((1-n)^2 + n^2 + 2 \cdot (1-n) \cdot n \cdot \cos(\alpha - \beta)) \quad (C-6)$$

Reduciendo terminos y asociando

$$|\vec{V}_{Th}|^2 = V^2 \cdot (1 - 2n(1-n) + 2n \cdot (1-n) \cdot \cos(\alpha - \beta)) \quad (C-7)$$

Finalmente, se tiene

$$|\vec{V}_{Th}|^2 = V^2 \cdot (1 + 2n \cdot (1-n) \cdot (-1 + \cos(\alpha - \beta))) \quad (C-8)$$

Reemplazando la Ecuación (3-10)

$$|\vec{V}_{Th}|^2 = V^2 \cdot \left( 2 \frac{L_{th}}{L_{LE}} (-1 + \cos \delta) + 1 \right) \quad (C-9)$$

Para el angulo se tiene de la Ecuación (C-2), la separación de parte real e impaginaria

$$\angle \vec{V}_{Th} = \tan^{-1} \left( \frac{(1-n) \cdot V \sin \alpha + n \cdot V \sin \beta}{(1-n) \cdot V \cos \alpha + n \cdot V \cos \beta} \right) \quad (C-10)$$

Las Ecuaciones (C-9) y (C-10) forman la Ecuación (3-22).