



Andrés Antonio Vielma Paredes

Estudio y simulación de inversores multiniveles híbridos asimétricos en paralelo

Informe Proyecto de Título de Ingeniero Eléctrico

Escuela de Ingeniería Eléctrica Facultad de Ingeniería

Valparaíso, 23 de mayo de 2018



Estudio y simulación de inversores multiniveles híbridos asimétricos en paralelo

Andrés Antonio Vielma Paredes

Informe Final para optar al título de Ingeniero Eléctrico, aprobada por la comisión de la Escuela de Ingeniería Eléctrica de la Facultad de Ingeniería de la Pontificia Universidad Católica de Valparaíso conformada por

> Sr. Domingo Ruiz Caballero Profesor Guía

Sr. René Sanhueza Robles Segundo Revisor

Sr. Sebastián Fingerhuth Massmann Secretario Académico

Valparaíso, 23 de mayo de 2018

Dedicado a mis padres Ricardo y Magaly, hermanas Giselle y Constanza y a mi novia Jimena, a mis regalones "Jack" y "Nina" y para mi angelito "Flaquita".

Agradecimientos

Quiero agradecer profundamente a todos aquellos fueron participes de una u otra forma en este largo proceso para convertirme finalmente en Ingeniero Eléctrico.

Primero agradecer a mi familia, partiendo por mis padres, que me apoyaron y creyeron en mí en todo momento, aun cuando las cosas no resultaran siempre como quisiéramos, y que gracias a su crianza hoy soy lo soy. A mis hermanas por aguantarme cuando pasaba horas hablando de la U cuando viajaba a casa.

A mi novia, que me acompañó desde el inicio en las buenas y en las malas, sobre todo en las malas, teniendo siempre una palabra de aliento para levantar el ánimo. Junto a nuestros regalones "Nina", Jack" y "Flaquita" somos una gran familia, y siempre pude refugiarme en ustedes, pase lo que pase.

A mis compañeros, que fueron muchos a lo largo de los años, a todos ellos agradecer por la cooperación, la alegría y el apoyo, juntos siempre fuimos mejores y nos potenciamos, supliendo las debilidades propias de cada uno.

A mis profesores, por enseñarme siempre con la mejor de las disposiciones e interesarse en mi avance como alumno, teniendo siempre algún consejo para poder mejorar continuamente.

Finalmente, a todos mis amigos de fuera y dentro de la universidad, por regalarme alegrías y el tiempo de relajo cuando fue necesario despejar la cabeza de los problemas de la U y de la vida.

Gracias a todos ustedes, porque en conjunto me hacen lo que soy, y me ayudan a mejorar día a día.

Valparaíso, 16 de mayo de 2018

Andrés Vielma

Resumen

En este informe se presenta la interconexión de "N" etapas en paralelo de un inversor multinivel híbrido asimétrico, perteneciente a la familia de inversores desarrollada en el LEP de la PUCV, la cual deriva de la modificación de un convertidor CC-CC "Buck" de 3 niveles.

Se hace especial énfasis en las consideraciones y condiciones necesarias para obtener de forma estable en la salida, señales alternas con un contenido armónico reducido. Además, se mencionan las condiciones de operación (índice de modulación) que permiten maximizar la cantidad de niveles en la salida dependiendo de la cantidad "N" de etapas conectadas en paralelo.

Adicionalmente se muestra una propuesta de dimensionamiento para los transformadores de interlínea, los cuales permiten evitar los cortocircuitos internos del inversor resultante, producto del desfase del accionamiento de las distintas etapas (CT's) en paralelo.

Posteriormente se muestra una extensión trifásica mediante interconexión de módulos monofásicos de "N" etapas en paralelo, el cual está enfocado en la posibilidad de alimentar máquinas de corriente continua.

Luego, se muestran resultados de simulaciones computacionales obtenidas en el programa PSIM®, haciendo énfasis en la señal de salida en cuanto a su contenido armónico, cantidad de niveles y en la eficiencia teórica simulada del inversor tanto en su versión monofásica como trifásica.

Finalmente se enuncian las expresiones matemáticas obtenidas que permiten aproximar las señales de salida obtenidas mediante simulación, y se realizan comparaciones respecto a ello.

Palabras claves: Conversores CC-CA, Inversores Multinivel, Topologías Multinivel, Transformadores de Interlínea.

Abstract

This report presents the interconnection of "N" parallel stages of an asymmetric hybrid multilevel inverter, belonging to the family of inverted developed in the Power Electronics Laboratory (LEP) of the Pontificia Universidad Católica de Valparaíso (PUCV), which derives from a modification of a three level DC-DC "Buck" converter.

Special emphasis is placed on the considerations and conditions necessary to obtain stable output alternate signals with a reduced harmonic content. In addition, the operating conditions (modulation index) that allow maximizing the number of output levels depending on the number "N" of stages connected in parallel are mentioned.

Additionally, a design proposal for the interline transformers is shown, which allows to avoid the internal short circuits of the resulting inverter, product of the phase shift of the drive of the different stages (CT's) in parallel.

Later, a three-phase extension is shown by interconnection of three "N" stages single-phase modules, which is focused on the possibility of feeding AC machines.

Then, results of computational simulations obtained in PSIM® program are shown, emphasizing the output signal in terms of its harmonic content, number of levels and in the simulated theoretical efficiency of the inverter in both the single and three phase version.

Finally, mathematical expressions obtained that allow to approximate the output simulated signals are enunciated, and comparisons are made with respect to it.

Key words: DC-AC Converters, Multilevel Inverters, Multilevel Topologies, Interline Transformers

Índice general

Objetivo general
Objetivos específicos 5 1 Inversores multiniveles existentes en la industria 4 1.1 Inversores con fijación de punto neutro. 5 1.2 Inversores de puente H 6 1.3 Inversores de condensadores flotantes 6 2 Familia de inversores multinivel híbridos simétricos/asimétricos 11 2.1 Célula de 3 niveles 11 2.2 Inversores multinivel híbridos asimétricos 12 2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 16 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 24 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 26
1 Inversores multiniveles existentes en la industria 4 1.1 Inversores con fijación de punto neutro 5 1.2 Inversores de puente H 6 1.3 Inversores de condensadores flotantes 6 2 Familia de inversores multinivel híbridos simétricos/asimétricos 11 2.1 Célula de 3 niveles 11 2.2 Inversores multinivel híbridos asimétricos 12 2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 16 3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 24 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 26
1.1 Inversores infuttitiveles existentes en la fiduastria 1.1 Inversores infuttitivel e punto neutro 1.2 Inversores de puente H 1.3 Inversores de condensadores flotantes 2 Familia de inversores multinivel híbridos simétricos/asimétricos 11 2.1 Célula de 3 niveles 11 2.2 Inversores multinivel híbridos asimétricos 13 2.3 Interconexiones de inversores multinivel híbridos asimétricos asimétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 18 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 24 3.3.2 Tensión de salida 23
1.1 Inversores con lijacion de punto neutro. 6 1.2 Inversores de puente H 6 1.3 Inversores de condensadores flotantes. 6 2 Familia de inversores multinivel híbridos simétricos/asimétricos. 11 2.1 Célula de 3 niveles. 11 2.2 Inversores multinivel híbridos asimétricos 12 2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 18 3.1.2 Resistencia de los inductores acoplados 22 3.3 N inversores multinivel híbridos asimétricos en paralelo 22 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 22 2 A Extensión teifécies 26
1.2 Inversores de puente H 1.3 Inversores de condensadores flotantes. 1.8 2 Familia de inversores multinivel híbridos simétricos/asimétricos. 11 2.1 Célula de 3 niveles. 11 2.2 Inversores multinivel híbridos asimétricos 11 2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 12 3 Inversores multinivel híbridos asimétricos en paralelo 14 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 16 3.1.2 Resistencia de los inductores acoplados 22 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 22 2 A Extensión trifónica 24
1.3 Inversores de condensadores flotantes
2 Familia de inversores multinivel híbridos simétricos/asimétricos. 11 2.1 Célula de 3 niveles. 11 2.2 Inversores multinivel híbridos asimétricos 13 2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 16 3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 25 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 29 2.4 Ertonsión trifácion 20
2.1 Célula de 3 niveles. 11 2.2 Inversores multinivel híbridos asimétricos 13 2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 16 3.1.1 Dimensionamiento de los transformadores de interlínea 16 3.1.2 Resistencia de los inductores acoplados 26 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 26 3.3 N inversores multinivel híbridos asimétricos en paralelo 26 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 26 3.4 Entención trifécion 26
2.2 Inversores multinivel híbridos asimétricos 13 2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 16 3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 25 3.3 N inversores multinivel híbridos asimétricos en paralelo 26 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 29 2.4 Extensión trifésion 20
2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos 14 3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 18 3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 25 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 26 3.4 Extensión trifégion 26
3 Inversores multinivel híbridos asimétricos en paralelo 16 3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 18 3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 25 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 29 2 4 Extensión trifégion 20
3.1 Transformadores de interlínea 17 3.1.1 Dimensionamiento de los transformadores de interlínea 18 3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 25 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 29 2 4 Extensión trifégion 20
3.1.1 Dimensionamiento de los transformadores de interlínea 18 3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 25 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 26 3.4 Extensión trifégion 26
3.1.2 Resistencia de los inductores acoplados 23 3.2 Dos inversores multinivel híbridos asimétricos en paralelo 23 3.3 N inversores multinivel híbridos asimétricos en paralelo 25 3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles 26 3.3.2 Tensión de salida 26 2 A Extensión trifégion 26
 3.2 Dos inversores multinivel híbridos asimétricos en paralelo
 3.3 N inversores multinivel híbridos asimétricos en paralelo
3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles
3.3.2 Tensión de salida
2.4 Extensión trifácion
5.4 EXTENSION UNdertain and a second se
4 Simulaciones
4.1 Dos inversores en paralelo
4.1.1 En vacío
4.1.2 Con carga
4.2 N inversores en paralelo
4.2.1 En vacío
4.2.2 Con carga
4.3 Extensión trifásica
4.3.1 En vacío

Índice general

4.3.2 Con carga	59
4.4 Comportamiento dinámico del inversor	64
4.4.1 Variación del índice de modulación	65
4.4.2 Variación de la carga	68
5 Aproximación matemática para las tensiones de salida	69
5.1 Expresión matemática de la tensión de fase	69
5.1.1 Comparación con las simulaciones realizadas	70
5.2 Expresión matemática para la tensión de línea	74
5.2.1 Comparación con las simulaciones realizadas	75
5.3 Expresiones para la tensión de fase en la carga	76
5.3.1 Comparación con las simulaciones realizadas	77
Discusión y conclusiones	79
Bibliografía	83

Introducción

La escasez de energía eléctrica ha sido un tema que ha ido cobrando relevancia en los últimos años, especialmente en los países en vías de desarrollo, como es el caso de chile. A medida que los países van creciendo en distintos ámbitos, la demanda energética va aumentando con ello, tanto así que en múltiples ocasiones se ha señalado que esta está estrechamente relacionada al PIB de un país. Lo anterior es algo relativamente lógico si se toma en cuenta que para producir más se necesitan más recursos, siendo uno de los más importantes la energía.

En el caso de chile, la matriz energética ha sido históricamente del tipo hidro-térmica, en donde dependiendo de la hidrología del año se tenía una mayor o menor producción de energía hídrica, principalmente dada por grandes embalses y algunas centrales de paso. En los últimos años, debido a las constantes sequías y factores de otra índole, que han dificultado la explotación de recursos hídricos, la matriz energética de chile se ha ido moviendo lentamente hacia las centrales térmicas, lo cual conlleva una serie de problemas, de distinta clase, como políticos (incumplimiento de tratados internacionales), de costos (aumento del precio de la electricidad) y medioambientales (emisiones).

La sostenida baja del precio de la tecnología solar, ha ido permitiendo una mayor penetración e instalación de plantas que aprovechan el recurso solar presente en ciertas zonas del país, lo cual conlleva desafíos técnicos para poder inyectar la energía obtenida por estos medios. Los paneles fotovoltaicos, y en general todas las plantas solares, producen energía eléctrica en corriente continua (CC), lo cual conlleva la problemática de la conversión de esta energía a corriente alterna (CA), ya que, en chile, como en el resto del mundo, se utiliza un sistema eléctrico alterno, en donde idealmente las señales son del tipo sinusoidal y de frecuencia constante, por lo que la energía producida por estos medios debe ser convertida antes de poder ser utilizada en los centros de consumo del tipo industrial, domiciliario o comercial. Para convertir la energía eléctrica CC a energía eléctrica CA se utilizan unos dispositivos conocidos como inversores. Los inversores, son circuitos que toman de entrada señales continuas y las transforma en una señal alterna mediante el accionamiento (controlado o no controlado) de dispositivos semiconductores, que cortan, trozan y acomodan la señal continua de modo de generar una señal cuyo valor medio sea cero, y que emule en la mayor medida posible a una señal sinusoidal.

Inyectar tensión y/o corrientes a la red que no sean del tipo sinusoidal produce una variedad de problemas, tales como aumento de pérdidas en los conductores, operación indeseada de

protecciones, sobretensiones y/o sobrecorrientes producto de resonancias, interferencias electromagnéticas, torques pulsantes y vibraciones en las máquinas de corriente alterna. Debido a lo anterior, en varios países existen normas que regulan el contenido armónico (distorsión respecto a la sinusoidal), aunque en chile sólo se posee una recomendación al respecto, se va avanzando lentamente en crear una norma que regulo dicho concepto.

El THD (total armonic distortion) es una medida matemática de cuanto se asemeja una señal a una sinusoidal perfecta, en donde la magnitud de todas las armónicas combinadas es comparada con la magnitud de la componente fundamental. Dicho valor está expresado en %, e indica cuanto "ruido" o "imperfecciones" tiene dicha señal en comparación con una sinusoidal, siendo este valor 0 si la señal es completamente sinusoidal.

Los inversores tradicionales, si bien producen señales alternas, estas poseen un gran contenido armónico (THD), lo cual conlleva los problemas anteriormente mencionados, es por ello que a lo largo del tiempo se ha ido investigando con tal de crear nuevas topologías que permitan diseñar inversores que generen señales de mejor calidad, estos inversores son llamados "inversores multinivel".

En general, se le llama "inversor multinivel" a aquel inversor que es capaz de generar una señal con más de 3 niveles en su salida, aunque dicha cantidad de niveles en general no entrega una señal con un contenido armónico aceptable para muchas aplicaciones. Dentro de las topologías más estudiadas y utilizadas se encuentran los inversores del tipo NPC, capacitores flotantes y puentes H (generalmente en cascada), a los cuales se les dará una rápida inspección en el capítulo 1.

En el año 2006, en el Laboratorio de Electrónica de Potencia (LEP) de la Pontificia Universidad Católica de Valparaíso (PUCV) se desarrolla un inversor multinivel basado en un convertidor CC-CC, el cual se conoce como "Inversor Multinivel Híbrido Simétrico". El concepto de híbrido de este inversor se debe a que en el mismo circuito de potencia se mezclan distintas tecnologías de interruptores, los cuales se accionan a distintas velocidades, obteniendo una etapa de accionamiento rápido y otra de accionamiento lento. El concepto de simétrico está relacionado con las características de las fuentes CC utilizadas en la construcción del inversor, lo cual será explicado posteriormente. A partir de ese entonces se ha desarrollado una versión "Asimétrica" de dicho inversor y diversas formas de interconectar estos dispositivos, obteniendo inversores multinivel híbridos simétricos en cascada, inversores multinivel híbridos simétricos en paralelo e inversores multinivel híbridos, llegando finalmente al tema de estudio de este informe: Inversores multinivel híbridos asimétricos en paralelo.

En este informe se estudiará la forma de interconectar múltiples inversores multinivel asimétricos en paralelo, haciendo énfasis en las consideraciones y condiciones necesarias para que este, de forma estable, produzca señales alternas con un bajo contenido armónico. Luego se analizarán las formas de ondas obtenidas de la interconexión resultante, para posteriormente obtener una expresión matemática que permita aproximar la señal de salida del arreglo formado por N inversores en paralelo. Finalmente se realizará una extensión trifásica del arreglo de N inversores que permita alimentar cargas trifásicas, especialmente máquinas de CA. Lo anterior queda resumido en los objetivos enunciados a continuación.

Objetivo general

• Estudiar y analizar las señales de salida de la interconexión de múltiples inversores multiniveles híbridos asimétricos conectados en paralelo.

Objetivos específicos

- Proponer estructura circuital para la interconexión de múltiples inversores multiniveles híbridos asimétricos en paralelo.
- Estudiar y proponer estrategia de accionamiento para el convertidor obtenido.
- Obtener la serie de Fourier y el contenido armónico de la señal de salida del arreglo.
- Realizar una extensión trifásica del inversor obtenido y obtener la serie de Fourier y el contenido armónico de la extensión trifásica.
- Utilizar transformadores de interlínea para la conexión de N CT's (Células de Tres niveles) en paralelo.
- Realizar el dimensionamiento de los transformadores de interlínea.
- Realizar conclusiones respecto de los resultados obtenidos.

Inversores multiniveles existentes en la industria

Todos los inversores tienen como propósito convertir las señales provenientes desde fuentes continuas (de tensión y/o corriente) en señales alternas. Para realizar dicha conversión se utilizan dispositivos semiconductores, los cuales generan la conmutación que produce los distintos niveles que conforman la señal alterna de tensión o corriente dependiendo de si se trata de VSI o CSI respectivamente.

Bajo ciertas topologías, es posible aumentar la cantidad de niveles en señal de salida, lo cual reduce el contenido armónico en la señal, asemejándose cada vez más a una sinusoidal. El contenido armónico en las señales alternas conlleva una serie de problemas asociados, tales como pérdidas en conductores, operación indeseada de protecciones, sobretensiones y/o sobrecorrientes producto de resonancias, interferencias electromagnéticas, torques pulsantes y vibraciones en las máquinas de corriente alterna.

Los inversores que entregan señales 3 niveles o más, son denominados "inversores multiniveles", y tienen la ventaja de entregar señales con una mayor calidad armónica que los inversores convencionales.

Existen distintas topologías que han sido desarrolladas e integradas a diferentes tecnologías a través del tiempo. Dentro de las más conocidas y estudiadas se encuentran:

- a) Inversores con fijación de neutro (NPC Neutral Point Clamped)
- b) Inversores de puente completo o puente H (HB H Bridge)
- c) Inversores de condensadores flotantes (Flying Capacitor)

Estas 3 topologías serán descritas brevemente, mencionando sus características principales y luego se introducirá el inversor multinivel híbrido desarrollado en el laboratorio de electrónica de potencia de la Pontificia Universidad Católica de Valparaíso, el cual es tomado como base para la interconexión paralela que será el tema principal de estudio.

1.1 Inversores con fijación de punto neutro

Este inversor divide la tensión del bus de entrada en distintos niveles por medio de condensadores en serie. La tensión de salida se obtiene entre el punto medio de los condensadores y el punto medio de los brazos de interruptores.

Para la estructura monofásica de 3 niveles cuenta con 2 condensadores, 4 interruptores de potencia, 2 de los cuales controlan el flujo de potencia, y otros 2 que generan la alternancia, y 4 diodos que permiten la regeneración y otros 2 diodos que fijan la tensión. En la estructura trifásica de 5 niveles es necesario la adición de otras 2 piernas inversoras, pero no son necesarias fuentes continuas adicionales. Las estructuras monofásica y trifásica se muestran en la Figura 1-1 y Figura 1-2 respectivamente.



Figura 1-1 - Inversor NPC Monofásico de 3 niveles



Figura 1-2 - Inversor NPC trifásico de 5 niveles

La tensión máxima impuesta sobre cada interruptor puede ser escrita como:

$$V_{s_m\acute{a}x} = \frac{E}{M-1} \tag{1-1}$$

Donde E es la tensión del enlace continuo (DC-Link) y M es la cantidad de niveles. En la Tabla 1-1 se resume la cantidad de elementos necesaria en función de la cantidad de niveles en la salida "M" para las estructuras monofásica y trifásica.

Tabla 1-1 - Cantidad de elementos necesarios para construcción de inversor NPC en función de la cantidad de niveles (M)

Elemento	Monofásico	Trifásico
N° de fuentes CC Aisladas	1	1
N° de condensadores	M-1	M-1
N° de Interruptores de potencia	2(M-1)	3 x 2(M-1)
N° de diodos en antiparalelo	2(M-1)	3 x 2(M-1)
N° diodos de acoplamiento	2(M-2)	3 x 2(M-2)

Las principales ventajas y desventajas enunciadas en [1] son:

Ventajas:

- Cuando la cantidad de niveles es suficientemente alta, se puede evitar el uso de filtros, dado que la señal ya posee un contenido armónico suficientemente bajo.
- El método de control es sencillo.

Desventajas:

- Se requieren demasiados elementos cuando se desea una alta cantidad de niveles.
- Es difícil controlar el flujo de potencia real del convertidor individual, en sistemas de varios convertidores.

1.2 Inversores de puente H

Este tipo de inversores son los más ampliamente estudiados, y consta de 4 interruptores de potencia bidireccionales, los cuales se reparten en dos brazos, en donde los interruptores de cada brazo actúan de forma complementaria. Este tipo de inversores no necesita dividir el enlace continuo, por lo que no utiliza condensadores y los interruptores deben soportar toda la tensión del enlace continuo de cada puente.

La topología básica del puente H es capaz de generar 2 o 3 niveles dependiendo del accionamiento utilizado, y se pueden obtener más niveles realizando la interconexión en cascada de múltiples

inversores, aunque en dicho caso se requiere una fuente continua por cada puente H. En las Figura 1-3 y Figura 1-4 se muestran las configuraciones de un inversor puente H y la estructura monofásica con N puentes en cascada respectivamente.



Figura 1-3 - Inversor puente H monofásico



Figura 1-4 - Inversor trifásico compuesto de Puentes H en cascada

En la Tabla 1-2, se muestran la cantidad de elementos necesarios para las topologías de puente H en sus versiones monofásica y trifásica en función de la cantidad M de niveles y/o la cantidad N de puentes en cascada. Es necesario considerar que cada puente en cascada puede añadir a lo más 3 niveles, por lo que la cantidad de elementos puede ser visto desde la cantidad M de niveles deseados o de la cantidad N de puentes H necesarios para la obtención de los M niveles deseados.

Elemento	Monofásico	Trifásico
N° de fuentes CC aisladas	(M-1)/2 ; N	3 x (M-1)/2 ; 3 x N
N° de condensadores	0	0
N° de interruptores de potencia	2(M-1);4N	3 x 2(M-1) ; 3 x 4N
N° de diodos en antiparalelo	2(M-1);4N	3 x 2(M-1) ; 3 x 4N
N° de diodos de acoplamiento	0	0

Tabla 1-2 - Cantidad de elementos necesarios para construcción de puentes H en cascada en función de la cantidad de niveles (M) y/o la cantidad de puentes (N)

Las principales ventajas y desventajas enunciadas en [1] son:

Ventajas:

- En comparación con los inversores NPC y de condensadores flotantes, se requiere una menor cantidad de componentes para obtener la misma cantidad de niveles.
- Es posible la distribución y el encapsulado para optimizar el circuito, ya que cada puente tiene la misma estructura, además de no usar diodos fijadores ni condensadores.
- Si la cantidad de niveles es suficientemente alta, se puede evitar el uso de filtros.
- Se pueden utilizar técnicas de conmutación suave para reducir las pérdidas por conmutación y los esfuerzos en los dispositivos.

Desventajas:

• Necesita múltiples fuentes cc aisladas, lo que limita sus aplicaciones.

1.3 Inversores de condensadores flotantes

La estructura del inversor de condensadores flotantes monofásico de 3 niveles consta de 2 condensadores para dividir la tensión del enlace continuo, 4 interruptores de potencia, de los cuales 2 son para flujo de potencia y 2 para la alternancia y un condensador que dada su posición se denomina "flotante", el cual se encarga de generar el nivel cero en la forma de onda de salida. En la estructura trifásica de 5 niveles se utilizan para cada pierna 3 condensadores flotantes, 8 interruptores de potencia bidireccionales en corriente además de un condensador en el enlace continuo, el cual es único y compartido en las 3 piernas. En la Figura 1-5 y Figura 1-6 se presentan las versiones monofásica y trifásica de los inversores de condensadores flotantes.



Figura 1-5 - Inversor de capacitores flotantes monofásico



Figura 1-6 - Inversor de condensadores flotantes trifásico

En la Tabla 1-3 se muestran la cantidad de elementos utilizados por esta topología en sus versiones monofásica y trifásica en función de la cantidad de niveles "M".

Elemento	Monofásico	Trifásico
N° de fuentes aisladas	1	1
N° de interruptores de potencia	2(M-1)	3 x 2(M-1)
N° de diodos en antiparalelo	2(M-1)	3 x 2(M-1)
N° de condensadores flotantes	(M-2)	3 x (M-2)

Tabla 1-3 - Cantidad de elementos necesarios para construcción de inversor de condensadores flotantes en función de la cantidad de niveles (M)

Las principales ventajas y desventajas enunciadas en [1] son:

Ventajas:

- Con una cantidad suficiente de condensadores de almacenamiento se puede proporcionar energía durante cortes de energía, ya que los condensadores podrían almacenar energía y funcionar por un breve periodo de tiempo como una UPS.
- Esta topología proporciona redundancia de combinaciones de interruptores, para balancear distintos niveles de voltaje.
- Si la cantidad de niveles es suficientemente alta, se puede evitar el uso de filtros.

Desventajas:

- Se requiere una cantidad excesiva de condensadores de almacenamiento cuando se desea una alta cantidad de niveles.
- A gran cantidad de niveles se dificulta realizar el encapsulado por los voluminosos condensadores de potencia, los cuales además son costosos.
- El control del inversor puede ser muy complicado, y la frecuencia de conmutación (y con ello las pérdidas por conmutación) son altas para la transmisión de potencia real.

2 Familia de inversores multinivel híbridos simétricos/asimétricos

Hace algunos años, en el laboratorio de electrónica de potencia (LEP) de la PUCV, se diseñó una nueva familia de inversores multinivel [2] [3], la cual funciona en 2 etapas de conmutación con distintas velocidades: Una rápida mediante el uso de un convertidor Buck de 3 niveles modificado (denominado Célula de 3 niveles CT), y una lenta la cual utiliza un puente H que invierte alternadamente la salida de la CT.

2.1 Célula de 3 niveles

La célula de 3 niveles (CT) consiste en un convertidor Buck (reductor) de 3 niveles, el cual puede trabajar en alta frecuencia, lo que permite el uso de modulación PWMS para su accionamiento.



Figura 2-1 - Convertidor Buck de 3 niveles

Este reductor divide la tensión de entrada (E) entre sus 2 condensadores, el cual mediante el accionamiento de los interruptores entrega en la salida 3 niveles (0, E/2 y E).

Añadiendo otro par de interruptores y diodos en antiparalelo, y eliminando el filtro LC de salida, se tiene que este convertidor es, ahora, bi-direccional en corriente, lo cual permite transmisión de energía en ambos sentidos, condición necesaria para un sistema alterno. Este circuito

modificado se denomina célula de 3 niveles (CT), en donde los condensadores se reemplazan con 2 fuentes de tensión.



Figura 2-2 - CT asimétrica (Izquierda) y CT simétrica (Derecha)

Dependiendo de las magnitudes de las fuentes de tensión continuas se puede hablar de una CT simétrica o asimétrica: en caso de ser ambas fuentes de la misma magnitud, se tiene una CT simétrica, mientras que en caso de ser de distintos valores (generalmente una del doble de la otra) se tiene una CT asimétrica.

Dependiendo del tipo de CT utilizada se usa una estrategia de accionamiento distinta [4] [5], en donde la versión simétrica entrega 3 niveles (0, E y 2E), mientras que la asimétrica entrega 4 niveles (0, E, 2E y 3E). La diferencia de niveles se debe a la forma de accionar los interruptores, ya que para el caso simétrico se tienen 3 tipos de etapas, cuando ninguna de las fuentes aporta con tensión (nivel 0), cuando sólo una de ellas lo hace (nivel E) y cuando ambas fuentes están conectadas a la carga (nivel 2E). Por otro lado, el caso asimétrico divide la etapa en que sólo hay una fuente conectada a la carga, en 2 etapas distintas, teniendo el nivel 0 cuando ninguna de las fuentes está conectada, el nivel 2E cuando sólo la mayor de las fuentes aporta tensión, y el nivel 3E cuando ambas fuentes están conectadas a la carga.



Figura 2-3 - Accionamiento para CT simétrica (Izquierda) y asimétrica (Derecha)

2.2 Inversores multinivel híbridos asimétricos

La CT entrega señales de tensión escalonadas, pero no alternas, ya que no tienen valores negativos, y su valor medio es mayor a cero, por lo que es necesario añadir un puente H en la salida de la CT, el cual cambiará la referencia de la carga, haciendo que 1 de cada 2 ciclos de la CT sean invertidos, logrando que la señal de salida sea una señal alterna que duplica la cantidad de niveles entregados por la CT (sin considerar el nivel 0), logrando formar un inversor multinivel híbrido. Se habla de inversor simétrico o asimétrico dependiendo del tipo de CT utilizada [5] [2].



Figura 2-4 - Inversor multinivel híbrido asimétrico



Figura 2-5 - Señal de salida de una CT asimétrica (Izquierda) y salida de un inversor multinivel híbrido asimétrico (Derecha), ambos con accionamiento de pulso único.

El accionamiento del puente H es independiente de la versión (simétrica/asimétrica) utilizada, y se puede utilizar la misma señal para accionar tanto la CT como el puente H, con la diferencia que, para el accionamiento de la CT, la señal debe estar rectificada en onda completa.



Figura 2-6 - Accionamiento Puente H a la salida de la CT

2.3 Interconexiones de inversores multinivel híbridos simétricos/asimétricos

Con el fin de obtener una mayor cantidad de niveles, se realizan interconexiones de múltiples inversores en cascada o en paralelo [6] [7] [8].

La interconexión se hace a nivel de CT's, es decir, se añaden CT's en cascada o en paralelo aprovechando un único puente H, lo cual permite disminuir la cantidad de elementos necesarios por nivel adicional.



Figura 2-7 - 2 inversores (o CT's) asimétricos en cascada utilizando un único puente H

Actualmente se han estudiado la interconexión en cascada para las configuraciones simétrica y asimétrica, mientras que la interconexión en paralelo sólo ha sido estudiada para la versión simétrica.



Figura 2-8 - 2 inversores (o CT's) asimétricos en paralelo utilizando un único puente H

En general, los accionamientos para estas interconexiones no difieren en mayor medida al utilizado para un solo inversor, por lo que sólo basta con replicar y añadir los accionamientos para las CT's Adicionales, añadiendo un desfase a las señales portadoras de cada CT.

3 Inversores multinivel híbridos asimétricos en paralelo

En este capítulo se comenzará con el estudio de la interconexión en paralelo de inversores multinivel híbridos en paralelo. Cómo se mencionó, esta forma de interconexión había sido estudiada con anterioridad sólo en la configuración simétrica [6].

La interconexión en paralelo de múltiples inversores permite obtener señales de tensión con más niveles, lo que se traduce en un menor THD, pero, además permite el manejo de mayores niveles de potencia sin la necesidad de aumentar la tensión de salida, ya que la ganancia de potencia estará dada por la corriente que se repartirá en las CT's conectadas en paralelo. Esto a diferencia de la interconexión en cascada, que, si bien aumenta la cantidad de niveles y permite el manejo de mayores niveles de potencia, lo hace mediante la suma de las tensiones de las CT's, haciendo que los interruptores del puente H deban soportar una tensión mayor, lo cual requiere que estos tengan mejores prestaciones, con ello se eleva la su precio y dificultad de obtenerlos.

Al realizar esta interconexión en paralelo, existen algunas complicaciones, como ocurrencia de cortocircuitos en las CT's durante algunas etapas de conmutación, los cuales se producen debido al desfase entre los accionamientos de estas, cómo se muestra en la siguiente figura.



Figura 3-1 - Ejemplo de cortocircuito producido por desfases en los accionamientos de las CT's

Además, a modo de ejemplo se muestra una imagen de simulación de las corrientes en los interruptores de las CT's cuando estas se conectan en paralelo sin los transformadores de interlínea, en donde los cortocircuitos son evidenciados en los golpes de corriente del orden de los cientos de miles de amperes en unos breves instantes.



Figura 3-2 - Corrientes en los interruptores de la CT 1, en donde se evidencian los cortocircuitos producidos por los desfases de accionamiento

Para solucionar la situación mencionada anteriormente, es que las CT's serán conectadas a través de inductores acoplados magnéticamente, ya que estos evitarán los cambios bruscos de corriente que se producen en las etapas de conmutación en que las CT's quedan en cortocircuito. Estos inductores acoplados se conocen como transformadores de interlínea. En los capítulos venideros, se mostrará cómo los transformadores de interlínea evitan los cortocircuitos, logrando que las corrientes en las CT's no tengan los golpes de corrientes mostrados en la Figura 3-2.



Figura 3-3 – Ejemplo de conexión de 2 inversores híbridos asimétricos en paralelo a través de transformadores de interlínea

3.1 Transformadores de interlínea

Los transformadores de interlínea han sido utilizados anteriormente en circuitos rectificadores, ya que estos permitían la disminución de las pérdidas asociadas a los conversores. De igual forma,

fueron utilizados para la interconexión en paralelo de la configuración simétrica de esta familia de inversores, por lo que de igual forma serán utilizados en la configuración asimétrica.

Para el análisis matemático realizado de los transformadores de interlínea [6] [9] se hicieron algunas consideraciones como:

- El núcleo del transformador es simétrico, por lo que las N sendas magnéticas tienen la misma reluctancia, es decir, todas las inductancias propias son iguales, al igual que las inductancias mutuas.
- No se considerará dispersión, es decir todo el flujo será concatenado en el núcleo.
- La resistencia de los bobinados es despreciable.

Tras dichas consideraciones, el análisis realizado [6] [9] entrega que la tensión de salida de las N CT's en paralelo está dada por:

$$V_{out} = \frac{1}{N} \cdot \sum_{i=1}^{N} V_i \tag{3-1}$$

Lo que indica que la tensión de salida de las CT's en paralelo es la suma de las tensiones de las N CT's, dividido N, lo que significa que se tendrá el mismo formato que la suma de las tensiones, como en la interconexión en cascada, pero sin el aumento de magnitud de la tensión, cuya desventaja era el aumento de tensión al que son sometidos los interruptores del puente H.

3.1.1 Dimensionamiento de los transformadores de interlínea

Para construir los transformadores de interlínea se deben tomar en cuenta las consideraciones enunciadas en el apartado anterior. De esta forma, se puede diferenciar 3 tipos de núcleos: para 2 bobinados, 3 bobinados y N bobinados.

Dos bobinados

En este caso se tiene que ambos bobinados comparten la misma senda magnética, es decir, en su circuito magnético están en serie.



Figura 3-4 - Núcleo de transformador con 2 bobinados



Figura 3-5 - Circuito equivalente del núcleo con 2 bobinados

En el circuito magnético se distinguen los 2 bobinados y una única reluctancia equivalente total del núcleo, compuesta por la suma de la reluctancia del núcleo de hierro y el entrehierro. En general se hace necesario la adición de un entrehierro para evitar exceder el B máximo del material y con ello se produzca la saturación del núcleo.

De esta forma la inductancia propia de cada bobinado estará dada por:

$$L_{propia} = \frac{N_i^2}{R_{eq}} \tag{3-2}$$

Donde N_i es el número de vueltas del bobinado i, y R_{eq} es la reluctancia equivalente vista por el bobinado i. En este caso en particular, la reluctancia equivalente vista por ambos bobinados es el mismo dado a que el circuito magnético los bobinados están en serie. De igual forma, la inductancia mutua será igual a la inductancia propia, ya que el flujo que produce un bobinado será completamente concatenado por el otro bobinado.

La reluctancia estará dada por las características físicas del núcleo tales como sus dimensiones y permeabilidad:

$$Reluctancia = \frac{l_0}{\mu_0 \cdot \mu_r \cdot S}$$
(3-3)

Donde l_0 es el largo medio, S es la sección transversal, μ_0 es la permeabilidad del vacío y μ_r es la permeabilidad relativa del material, en donde en el caso del entrehierro μ_r es igual a 1.

Una vez que se ha calculado el número de vueltas necesarias para obtener la inductancia propia deseada para cada bobinado, se puede calcular el largo de conductor necesario a partir del perímetro de cada espira, el cual se obtiene en base a las dimensiones del núcleo (en este caso será igual a $2P_V + 2e$).

Tres bobinados

En este caso se tendrán 3 sendas magnéticas que estarán en paralelo, por lo que se requiere que estas sean iguales.



Figura 3-6 - Núcleo de transformador con 3 bobinados

Para que las sendas magnéticas sean iguales, se requiere que la reluctancia del lado derecho sea igual a la del lado izquierdo y a su vez sea igual a la de la pierna central. Considerando lo anterior, se hace necesario dejar las dimensiones de la pierna central en función de las dimensiones de las piernas laterales, ya que en las reluctancias laterales se incluyen 2 tramos (trozos horizontales) los que aumentan su reluctancia, y generan que las reluctancias de las sendas laterales sean mayores a la de la senda central.

3 Inversores multinivel híbridos asimétricos en paralelo



Figura 3-7 - Circuito equivalente del núcleo de 3 bobinados

Si se consideran los entrehierros que serán necesarios para evitar la saturación del material, se puede despreciar los tramos añadidos (trozos horizontales), ya que la reluctancia del entrehierro será inmensamente mayor a la del resto del núcleo, por lo que se puede construir un núcleo en donde todas las piernas (o columnas verticales) tengan las mismas dimensiones. De esta forma lo más importante será que los entrehierros de cada senda magnética tengan la misma reluctancia, de esta forma se tendrá que todas sendas magnéticas serán prácticamente iguales.



Figura 3-8 - Circuito equivalente del núcleo de 3 bobinados tras despreciar las reluctancias de tramos horizontales

Luego, al igual que en el caso anterior, la inductancia propia de cada bobinado estará dada por la ecuación (3-2) aunque en este caso las reluctancias equivalentes vistas por cada bobinado serán distinta al caso anterior. Realizando las consideraciones mencionadas en el párrafo anterior, se tendrá que cada pierna (o columna) verá una reluctancia igual a $R_{eh} + R_{pierna}$, por lo que la reluctancia equivalente vista por cada bobinado será 1.5 veces dicha reluctancia. Además, la inductancia mutua será 0.5 veces la inductancia propia, ya que el flujo producido por una bobina se separa en igual medida en los otros 2 bobinados y todos los bobinados tendrán el mismo número de vueltas.

Finalmente, al igual que en el caso de 2 bobinados, con el número de vueltas obtenido en base a la inductancia propia deseada para cada bobinado, se puede calcular el largo del conductor en base a las dimensiones del núcleo.

N bobinados



Para este caso se tendrán N sendas magnéticas en paralelo las cuales se requiere que sean iguales:

Figura 3-9 - Núcleo de transformador para N bobinados

De igual forma que en el caso de 3 bobinados, los trozos horizontales impiden obtener sendas magnéticas idénticas, pero al considerar nuevamente los entrehierros, estos trozos serán despreciables, por lo que bastará con que cada pierna tenga la misma reluctancia para cumplir con el requisito de sendas magnéticas prácticamente iguales.



Figura 3-10 - Circuito equivalente para el núcleo de N bobinados, tras despreciar reluctancia de los tramos horizontales

La inductancia propia de cada bobinado sigue estando dada por la expresión (3-2), en donde cada pierna (o columna) tendrá una resistencia igual a $R_{eh} + R_{pierna}$, al igual que en el caso de 3 bobinados, pero en esta ocasión la reluctancia equivalente vista por cada bobinado será:

$$R_{eq} = (R_{eh} \cdot R_{pierna}) \cdot \left(1 + \left(\frac{1}{N-1}\right)\right)$$
(3-4)

Por otro lado, dado que todas las sendas magnéticas serán iguales, la inductancia mutua estará dada por:

$$L_{mutua} = \frac{L_{propia}}{N-1} \tag{3-5}$$

Cabe destacar que las inductancias mutuas pueden ser definidas con valores negativos para representar que los flujos de los bobinados van en sentidos opuestos, es decir, si se usa la "convención del punto" se tendrá que los puntos estarán invertidos. Finalmente, al igual que en todos los otros casos, con el número de vueltas obtenido para la inductancia propia deseada de cada bobinado y las dimensiones del núcleo se obtendrá el largo del conductor.

3.1.2 Resistencia de los inductores acoplados

Una vez que se ha calculado el largo de conductor que se utilizará para los inductores acoplados, se puede obtener la resistencia del bobinado recurriendo a las tablas entregadas por los distintos fabricantes de conductores en donde entregan la resistencia del conductor por metro unidad de longitud.

La elección del conductor se hace en base a la capacidad de corriente, de manera que el conductor no esté sometido a corrientes más allá de su capacidad nominal, pudiendo utilizar cables de varias hebras, o varios conductores en paralelo para cumplir con la capacidad de corriente de cada conductor.

3.2 Dos inversores multinivel híbridos asimétricos en paralelo

La estructura del circuito de potencia para la interconexión de 2 CT's en paralelo a través de transformadores de interlínea es presentada en la Figura 3-11.



Figura 3-11 - 2 inversores en paralelo a través de transformadores de interlínea

Cómo se puede observar, la estructura no requiere fuentes adicionales, manteniendo las 2 necesarias que se utilizaban para sólo 1 CT, además de utilizar un único puente H. Adicionalmente se utiliza un par de inductores acoplados (transformador de interlínea) para el tren superior de las CT's (asociados a la fuente de valor 2E) y otro par para el tren inferior (asociados a la fuente de valor E).

En cuanto al accionamiento de las CT's, se utiliza un set de 3 portadoras por cada CT, en donde las portadoras de cada set están en fase, pero desplazadas en magnitud, de modo que cada una de ellas ocupa una banda del tamaño de su amplitud (peak to peak). El primer set de portadoras será la referencia 0°, mientras segundo set de portadoras estará desfasado en 180°. Las señales portadoras serán comparadas con una señal moduladora que será previamente rectificada en onda completa.



Figura 3-12 - Circuito de accionamiento para 2 inversores en paralelo



3 Inversores multinivel híbridos asimétricos en paralelo

Tiempo

Figura 3-13 - Señales de accionamiento para 2 inversores en paralelo

Para el accionamiento del puente H, estará dado por la comparación entre el valor 0 (tierra) y la moduladora (no rectificada), de manera que el puente H cambiará la referencia de la carga de forma alternada. El circuito de accionamiento no varía independientemente de la cantidad de CT's en paralelo, y fue mostrado en la Figura 2-6, a continuación, se muestran las señales de accionamiento.



Figura 3-14 - Señales de accionamiento del puente H

3.3 N inversores multinivel híbridos asimétricos en paralelo

La estructura del circuito de potencia sigue la misma tónica que el caso de dos inversores en paralelo. Se mantiene la cantidad de fuentes CC (2) independientemente a la cantidad de inversores en paralelo, al igual que los transformadores de interlínea (2), los cuales tendrán N brazos cada uno. De igual forma, se tendrá solo 1 puente H independientemente del valor de N.

3 Inversores multinivel híbridos asimétricos en paralelo



Figura 3-15 - Conexión de N inversores en paralelo

En cuanto al accionamiento, se requerirá de N set de 3 portadoras, en donde cada set sus portadoras estarán en fase, pero desplazadas en magnitud. Cada set estará desplazado en 360/N grados entre sí, de forma que el i-ésimo set estará desplazado respecto al primer set en:

$$Fase_{i-esimo \ set} = (i-1) \cdot \left(\frac{360}{N}\right)$$
(3-6)

La señal moduladora se mantendrá siendo única, y será rectificada en onda completa para las comparaciones con las portadoras, mientras que el accionamiento del puente H sigue siendo el mismo, independientemente de la cantidad de inversores a conectar en paralelo.

3.3.1 Índice de modulación, índice de frecuencia y cantidad de niveles

Los índices de modulación y de frecuencias tienen impacto en la señal de salida del inversor y permiten controlar la amplitud y el contenido armónico de dicha señal.

El índice de frecuencia es la relación entre la frecuencia de las señales portadoras y la señal moduladora, por lo que este índice aumenta conforme mayor sea la frecuencia de las portadoras en comparación a la moduladora

$$m_f = \frac{f_{portadoras}}{f_{moduladora}} \tag{3-7}$$

Cómo se ha visto en [7] [5], a medida que se aumenta el índice de frecuencias las armónicas presentes se desplazan a la derecha, es decir a valores de frecuencia mayores. Lo anterior produce un muy leve aumento del THD a costa de que no haya armónicas en bajas frecuencias (o sean despreciables) y que sólo se manifiesten en las altas frecuencias en donde se facilita su manejo, ya que se pueden usar filtros pasa-bajos para disminuirlas el sin el temor de atenuar la frecuencia fundamental en el proceso.

En cuanto al índice de modulación (o magnitud), éste corresponde a la relación entre las amplitudes de las portadoras y la amplitud de la señal moduladora. Dado que se tienen 3 portadoras que están desplazadas en magnitud, es que se compara a la combinación (suma) de las amplitudes de las portadoras con la amplitud de la señal moduladora.

$$m_i = \frac{V_{moduladora}}{3V_{portadora}} \tag{3-8}$$

El índice de modulación influye en la cantidad de niveles que posee la señal de salida, de esta forma se controla la amplitud de la componente fundamental y el contenido armónico total de la señal (THD). Este índice se utiliza entre 0 y 1, aunque es posible obtener valores mayores a 1, pero su uso no es recomendable ya que se cae en sobre modulación lo cual aleja la señal de salida de la forma de onda deseada.

A medida que el índice de modulación se acerca a 1 aumenta la cantidad de niveles que posee en la salida, pasando de tener sólo 1 nivel (el nivel 0 en caso de tener índice de modulación igual a 0) a la cantidad total de niveles posibles en función de la cantidad de CT's que se utilicen en el inversor.

La cantidad de niveles que se pueden obtener de un inversor de N CT's en paralelo está dada por:

$$N^{\circ} Niveles = 6N + 1 \tag{3-9}$$

En la expresión anterior se tienen la cantidad de niveles posibles en función de la cantidad de CT's en paralelo, pero la cantidad de niveles que se tienen en la salida podrían ser menor dependiendo del índice de modulación, por ejemplo, en el caso de 1 CT se tiene que:

$$\frac{2}{3} < m_i < 1 \quad \rightarrow \quad 7 \text{ Niveles} \tag{3-10}$$

$$\frac{1}{3} < m_i < \frac{2}{3} \rightarrow 5 \text{ Niveles}$$
$$0 < m_i < \frac{1}{3} \rightarrow 3 \text{ Niveles}$$

A medida que aumentan la cantidad de CT's en paralelo, estos valores van cambiando, haciendo que los intervalos en que se presentan los niveles se vayan reduciendo, ya que ahora al haber más niveles a repartirse en un espectro de 0 a 1, a cada nivel le corresponde un intervalo menor, de forma que para 2 CT's se tienen los intervalos presentados en el conjunto de expresiones (3-11), el cual muestra, que al igual que en el caso de 1 CT, los niveles se van "agregando o quitando" de a pares, esto debido a que cada nivel de una CT (excepto el nivel 0), está expresado 2 veces en la salida del inversor debido al cambio de referencia producido por el puente H, es decir, cada nivel está representado en la parte positiva y en la parte negativa de la señal, exceptuando el nivel cero, lo que conlleva a que la salida del inversor siempre tendrá una cantidad impar de niveles.

$$\frac{5}{6} < m_i < 1 \rightarrow 13 \text{ Niveles}$$

$$\frac{4}{6} < m_i < \frac{5}{6} \rightarrow 11 \text{ Niveles}$$

$$\frac{3}{6} < m_i < \frac{4}{6} \rightarrow 9 \text{ Niveles}$$

$$\frac{2}{6} < m_i < \frac{3}{6} \rightarrow 7 \text{ Niveles}$$

$$\frac{1}{6} < m_i < \frac{2}{6} \rightarrow 5 \text{ Niveles}$$

$$0 < m_i < \frac{1}{6} \rightarrow 3 \text{ Niveles}$$
(3-11)

De esta forma, la cantidad de niveles en función del índice de modulación y de la cantidad de CT's está dada por:
$$\frac{3N-1}{3N} < m_i < 1 \rightarrow 6N + 1 \text{ Niveles}$$

$$\frac{3N-2}{3N} < m_i < \frac{3N-1}{3N} \rightarrow 6N - 1 \text{ Niveles}$$

$$\frac{3N-3}{3N} < m_i < \frac{3N-2}{3N} \rightarrow 6N - 3 \text{ Niveles}$$

$$\vdots$$

$$\frac{1}{3N} < m_i < \frac{2}{3N} \rightarrow 5 \text{ Niveles}$$

$$0 < m_i < \frac{1}{3N} \rightarrow 3 \text{ Niveles}$$

$$(3-12)$$

De esta forma, si se desea que la señal de salida tenga todos los niveles (y con ello el menor THD posible) se necesita que el índice de modulación cumpla con la siguiente expresión:

$$m_i > \frac{3N-1}{3N} \tag{3-13}$$

3.3.2 Tensión de salida

La señal de salida del arreglo formado por N inversores en paralelo (N CT's en paralelo) estará formada por una cantidad de niveles determinada por N y por el índice de modulación con el cual será operado el inversor. Esta tensión de salida, suponiendo un índice de modulación y de frecuencia adecuados, tendrá un bajo contenido armónico gracias a su elevada cantidad de niveles, por lo que el valor RMS de la señal será muy similar al valor RMS de su componente fundamental, lo que significa que la señal de salida se parece mucho a una sinusoidal. Lo anterior conlleva a que el factor de desplazamiento sea muy similar al factor de potencia, por lo que, en la carga, hablar de factor de desplazamiento será casi igual a hablar al factor de potencia.

De esta forma, la señal de salida será muy similar a su componente fundamental, por lo que, para efectos de obtener un cálculo rápido, se dirá que la tensión de salida será igual a su componente fundamental, por lo que el valor RMS (en [V]) de la tensión de salida estará dada aproximadamente por:

$$V_{RMS} = \frac{m_i \cdot 3E}{\sqrt{2}} \tag{3-14}$$

Donde, E es el valor de la fuente más pequeña de las CT's y m_i es el índice de modulación. Para obtener el valor peak (amplitud) basta con multiplicar $\sqrt{2}$.

La expresión anterior será más precisa mientras se tengan índices de modulación relativamente elevados, ya que a medida que se tienen índices de modulación pequeños, la cantidad de niveles disminuye, con ello aumenta el THD, lo que significa que la salida se aleja de la forma sinusoidal haciendo inválidas las suposiciones hechas para la obtención de la expresión. Adicionalmente, la expresión no considera las caídas de tensión internas del inversor, tales como las producidas en los transformadores de interlínea, switches, etc.

En cuanto al espectro de la tensión de salida, cómo se mencionó en la sección anterior, está determinado por los índices de modulación y frecuencia. La cantidad de niveles juega un rol fundamental en el contenido armónico, ya que, a mayor cantidad de niveles, se tiene un menor contenido armónico. A medida que se conectan más CT's en paralelo se posee una mayor cantidad de niveles, en específico, la cantidad de CT's en paralelo determina la frecuencia a la que se presentan las armónicas y su amplitud. El primer grupo de armónicas (grupo que presenta las armónicas de mayor amplitud), el cual es un conjunto de armónicas con una distribución casi simétrica, está centrado a una frecuencia que está dada por $m_f \cdot N$, de modo que a mayor cantidad de CT's, las armónicas se presentan en frecuencias más altas. Es por lo anterior que el aumentar el índice de frecuencia mueve las armónicas presentes hacia valores de frecuencia mayores.

3.4 Extensión trifásica

Dada que la mayoría de las cargas en la industria son del tipo trifásico, es necesario realizar una extensión de esta familia de inversores que permita el suministro de energía a este tipo de cargas.

Para la construcción de un inversor trifásico, es necesario tomar 3 módulos monofásicos, cómo los utilizados anteriormente.



Figura 3-16 - Módulo monofásico con 2 CT's en paralelo

Cada uno de los módulos posee N CT's en paralelo, y se diferencian únicamente en la fase de la señal moduladora, donde se tiene que cada fase está desfasada en 120°. En cuanto a las señales

portadoras, éstas son idénticas en todos los módulos, por lo que pueden ser aprovechadas las mismas señales para los 3 módulos.

Para realizar la conexión de los 3 módulos monofásicos, se toman los terminales "0" de cada una de las fases y se conectan juntas en lo que será el "neutro fuente", de esta forma los inversores estarán en estrella, finalmente se toman los terminales "A" de cada fase y se conectan a la carga.



Figura 3-17 - Arreglo trifásico, con 2 CT's en paralelo por cada módulo trifásico

El accionamiento es idéntico para cada módulo monofásico, con la salvedad que las moduladoras de cada módulo monofásico están desfasadas en 120°.

Ya que cada uno de los módulos monofásicos puede ser considerado una fuente de tensión alterna, de esta forma se tendrá que las tensiones de fase del arreglo trifásico será igual la tensión entregada por cada uno de los módulos monofásicos, mientras que la tensión de línea estará dada por la resta de las tensiones de fase correspondientes.



Figura 3-18 - Esquemático simplificado de la extensión trifásico: Cada a fuente simboliza un módulo monofásico

4 Simulaciones

Para las simulaciones se utilizó el programa computacional PSIM®, en donde se realizaron ciertas consideraciones.

Los interruptores bi-direccionales están en segunda aproximación, es decir, considera resistencias parasitas de los IGBT's y diodos, pero no las fuentes equivalentes internas.

En los transformadores de interlínea se considerarán las resistencias de los devanados, por lo que será necesario calcular las dimensiones del núcleo, número de vueltas y calibre del conductor. Estos serán dimensionados en función a lo entregado en la sección 3.1.1 y 3.1.2.

4.1 Dos inversores en paralelo

4.1.1 En vacío

Para las simulaciones de dos inversores en paralelo se utilizaron los siguientes parámetros:

Elemento	Parámetro	Valor	Unidades
	R _T ransistor	1	[mΩ]
Switches ICPT	V _{CEsat}	0	[V]
Switches IGD1	VDiodo	0	[V]
	RDiodo	1	[m Ω]
Transformadoros do	LPropia	20 / 10	[mH]
intorlíneo	LMutua	-20 / -10	[mH]
Internitea	RBobinado	117.648 / 83.661	[m Ω]
Fuentes de tensión	Е	666.6667	[V]
Accionamiento	mf	30	[-]
	\mathbf{f}_{red}	50	[Hz]

Tabla 4-1 - Parámetros utilizados para simulación de 2 VSI en paralelo

Cabe destacar que las inductancias mutuas poseen parámetros negativos para representar la referencia opuesta del flujo entre las bobinas magnéticamente acopladas, ya que el programa PSIM no permite cambiar la referencia de los puntos o el enrollado del bobinado. Con los

parámetros mostrados en la Tabla 4-1, se realizaron simulaciones en el programa PSIM. En dichas simulaciones, se utilizaron índices de modulación de 0.83, 0.84 y 0.95, a fin de que con los 2 primeros se compruebe la expresión (3-13), en la que se enuncia el índice de modulación mínimo para que la salida posea todos los niveles posibles, mientras que el último índice de modulación es para poder realizar las comparaciones con las simulaciones con carga.



Figura 4-1 - Tensión de salida del inversor en vacío, utilizando un índice de modulación de 0.83



Figura 4-2 - Espectro de la tensión de salida del inversor en vacío, utilizando un índice de modulación de 0.83



Figura 4-3 - Tensión de salida del inversor en vacío, utilizando un índice de modulación de 0.84



Figura 4-4 - Espectro de la tensión de salida del inversor en vacío, utilizando un índice de modulación de 0.84

Según la expresión (3-13), para un inversor de 2 CT's en paralelo, se debe tener un índice de modulación mayor a 0.834 para que en la señal de salida se tengan los 13 niveles, lo cual es comprobado en las simulaciones. Adicionalmente, con el aumento de niveles se observa una disminución del THD, aunque como el índice de frecuencia y la cantidad de CT's permanece constante, se tiene que el primer grupo de armónicas está centrado en los 3000[Hz], tal como se enunció al final de la sección 3.3.2.



Figura 4-5 - Tensión de salida del inversor en vacío, utilizando un índice de modulación de 0.95



Figura 4-6 - Espectro de la tensión de salida del inversor en vacío, utilizando un índice de modulación de 0.95

4.1.2 Con carga

Tras comprobar el funcionamiento en vacío, se procede a revisar el comportamiento ante una carga de tipo R-L, cuyo factor de desplazamiento es de 0.8.

Para realizar el dimensionamiento de la carga, se recurre a la expresión (3-14) mostrada en la sección 3.3.2 para obtener la tensión RMS de salida. Con ello se procede a calcular la magnitud de la impedancia de carga:

$$\left\| Z_{carga} \right\| = \frac{V_{RMS}^2}{P_{\rm s}} \cdot F_p \tag{4-1}$$

Donde F_p es el factor de desplazamiento de la carga, el cual es prácticamente igual al factor de potencia dado que la salida se aproxima a una sinusoidal. Por otro lado, P_s es la potencia de salida deseada en [W].

Luego con la magnitud de la impedancia de carga y con su factor de desplazamiento se separan en parte real e imaginaria, donde la parte real corresponde a la resistencia de carga y la parte imaginaria es la reactancia de la carga. Con la parte imaginaria y la frecuencia fundamental de la salida se obtiene la inductancia de carga.

Para las simulaciones con carga, esta se dimensionó de forma que con un índice de modulación de 0.95 se tuviera una potencia de 180[kW] en la salida.

Parámetro	Valor	Unidades
Ps	180	[kW]
R _{Carga}	6.4178	[Ω]
LCarga	15.3212	[mH]

Tabla 4-2 - Parámetros carga, calculados con un índice de modulación de 0.95

Cabe destacar que el resto de los parámetros, los correspondientes al inversor, se mantuvieron iguales que en la simulación en vacío.



Figura 4-7 - Tensión de salida del inversor con carga, utilizando un índice de modulación de 0.95



Figura 4-8 - Espectro de la tensión de salida del inversor con carga, utilizando un índice de modulación de 0.95



Figura 4-9 - Corriente de salida del inversor con carga, utilizando un índice de modulación de 0.95

Se observa un muy leve aumento en el contenido armónico de la señal, esto se debe a que la tensión de salida se ve afectada por las caídas de tensión interna del inversor producidas por los transformadores de interlinea y las resistencias de los IGBT/Diodos, lo que produce una pequeña deformación (torcedura) en la tensión de salida. Esta deformación, si bien es pequeña, puede ser mucho mayor en cuanto la impedancia de la carga se acerque a la impedancia interna del inversor (inductancias y resistencias del transformador de interlínea, IGBT/Diodos, etc.), por lo que se recomienda no utilizar cargas cuya impedancia sea muy baja. En cuanto a la corriente de salida, se observa que es prácticamente sinusoidal debido a la inductancia de la carga que actúa como filtro de corriente.



Figura 4-10 - Corrientes en los bobinados de los transformadores



Figura 4-11 - Corrientes en los interruptores de la CT 1



Figura 4-12 - Corrientes en los interruptores de la CT 2

Se observa que las corrientes por los bobinados de los transformadores no son simétricas, esto debido a que el accionamiento de las CT's tampoco lo es, lo cual se ve reflejado en que las

corrientes en los interruptores de las CT's, si bien son similares en formato, no son iguales en amplitud.



Figura 4-13 - Tensión y corriente en las fuentes CC de las CT's. Fuente E (arriba) y Fuente 2E (abajo).

Desde las simulaciones, se puede obtener la potencia entregada por ambas fuentes CC, la potencia en la carga, y con ello la eficiencia teórica simulada del inversor:

Potencia	Valor [kW]	
Potencia fuente E	45.394276	
Potencia fuente 2E	135.13257	
Potencia total de entrada	180.526846	
Potencia de salida	176.21624	
Eficiencia teórica simulada: 97.61%		

Tabla 4-3 - Potencias de entrada, salida y eficiencia

Se observa que el inversor tiene una alta eficiencia teórica, y que la potencia de entrada es muy similar a la potencia de diseño (180[kW]) con la cual se calculó la impedancia de carga.

4.2 N inversores en paralelo

4.2.1 En vacío

Los parámetros utilizados para las simulaciones son esencialmente los mismos que para el caso de 2 inversores (CT's), con la diferencia del cambio en la cantidad de bobinados de los transformadores de interlínea, lo que provocará cambios en las inductancias mutuas y resistencias de estos. Los demás parámetros correspondientes a los switches IGBT, fuentes CC y accionamiento (fred y m_f), permanecen inalterables independientemente del valor de N.

Cabe destacar que para estas simulaciones también se comprobará primero la expresión (3-13), por lo que se tendrán simulaciones con 3 índices de modulación para cada valor de N: Una con un valor de índice de modulación menor al obtenido en la expresión (3-13), una con un valor mayor (de manera que exprese todos los niveles posibles) y finalmente una con un índice de modulación de 0.95 a fin de comparar con las simulaciones realizadas con carga, ya que la carga fue dimensionada para un índice de modulación de 0.95.

Elemento	Parámetro	Valor	Unidades
Transformadores de	LPropia	20 / 10	[mH]
interlínea con 3	L _{Mutua}	-10 / -5	[mH]
bobinados	RBobinado	225.931 / 159.772	[m Ω]
Transformadores de	LPropia	20 / 10	[mH]
interlínea con 4	L _{Mutua}	-6.6667 / -3.3333	[mH]
bobinados	RBobinado	213.029 / 150.84	[m Ω]
Transformadores de	LPropia	20 / 10	[mH]
interlínea con 5	L _{Mutua}	-5 / -2.5	[mH]
bobinados	RBobinado	206.414 / 145.879	[m Ω]
Transformadores de	LPropia	20 / 10	[mH]
interlínea con 6	L _{Mutua}	-4 / -2	[mH]
bobinados	RBobinado	202.114 / 142.902	[mΩ]

Tabla 4-4 - Parámetros para los transformadores de 3, 4, 5 y 6 bobinados utilizados en las simulaciones



Figura 4-14 - Tensión de salida del inversor con 3 CT's utilizando un índice de modulación de 0.88



Figura 4-15 - Espectro de la tensión de salida del inversor con 3 CT´s utilizando un índice de modulación de 0.88



Figura 4-16 - Tensión de salida del inversor con 3 CT's utilizando un índice de modulación de 0.891



Figura 4-17 – Espectro de la tensión de salida del inversor con 3 CT's utilizando un índice de modulación de 0.891



Figura 4-18 - Tensión de salida del inversor con 4 CT's utilizando un índice de modulación de 0.91



Figura 4-19 - Espectro de la tensión de salida del inversor con 4 CT's utilizando un índice de modulación de $0.91\,$



Figura 4-20 - Tensión de salida del inversor con 4 CT's utilizando un índice de modulación de 0.922



Figura 4-21 - Espectro de la tensión de salida del inversor con 4 CT's utilizando un índice de modulación de 0.922



Figura 4-22 - Tensión de salida del inversor con 5 CT's utilizando un índice de modulación de 0.93



Figura 4-23 - Espectro de la tensión de salida del inversor con 5 CT's utilizando un índice de modulación de 0.93



Figura 4-24 - Tensión de salida del inversor con 5 CT's utilizando un índice de modulación de 0.94



Figura 4-25 - Espectro de la tensión de salida del inversor con 5 CT's utilizando un índice de modulación de 0.94



Figura 4-26 - Tensión de salida del inversor con 6 CT's utilizando un índice de modulación de 0.94



Figura 4-27 - Espectro de la tensión de salida del inversor con 6 CT's utilizando un índice de modulación de 0.94



Figura 4-28 - Tensión de salida del inversor con 6 CT's utilizando un índice de modulación de 0.95



Figura 4-29 - Espectro de la tensión de salida del inversor con 6 CT's utilizando un índice de modulación de 0.95

Se puede observar que en todos los casos se cumple la expresión (3-13), la cual describe el índice de modulación mínimo para obtener todos los niveles posibles en la señal de salida, de esta forma

se observa que dicho índice de modulación va aumentando conforme se agregan más CT's en paralelo. De igual forma se observa que a medida que se aumenta la cantidad de CT's, la cantidad de niveles aumenta y el contenido armónico disminuye. Finalmente se observa que el primer grupo de armónicas para cada caso está centrado en $m_f \cdot N$, por lo que, este grupo está centrado en los 4500, 6000, 7500 y 9000 [Hz] para los casos de 3, 4, 5 y 6 CT's respectivamente.

Dado que las impedancias de cargas fueron dimensionadas para un índice de modulación de 0.95, a continuación, se muestran las tensiones de salida y los espectros para los casos de 3, 4 y 5 CT's, utilizando dicho índice (para 6 CT's fue mostrado en la Figura 4-28 y Figura 4-29), de forma de poder compararlas con su símil con carga.



Figura 4-30 - Tensión de salida del inversor con 3 CT's utilizando un índice de modulación de 0.95



Figura 4-31 - Tensión de salida del inversor con 4 CT's utilizando un índice de modulación de 0.95



Figura 4-32 - Tensión de salida del inversor con 5 CT's utilizando un índice de modulación de 0.95



Figura 4-33 - Espectro de la tensión de salida del inversor con 3 CT's utilizando un índice de modulación de 0.95



Figura 4-34 - Espectro de la tensión de salida del inversor con 4 CT's utilizando un índice de modulación de 0.95



Figura 4-35 - Espectro de la tensión de salida del inversor con 5 CT's utilizando un índice de modulación de 0.95

4.2.2 Con carga

Para estas simulaciones se utilizaron los mismos parámetros para el dimensionamiento de la carga del caso de 2 CT's, por lo que la carga será la misma, mientras que los parámetros propios del inversor serán los mismos para cada caso (cantidad de CT's en paralelo).



Figura 4-36 - Tensión de salida del inversor con 3 CT's utilizando un índice de modulación de 0.95



Figura 4-37 - Tensión de salida del inversor con 4 CT's utilizando un índice de modulación de 0.95



Figura 4-38 - Tensión de salida del inversor con 5 CT's utilizando un índice de modulación de 0.95



Figura 4-39 - Tensión de salida del inversor con 6 CT's utilizando un índice de modulación de 0.95

Se observa que al igual que en el caso de 2 CT's, las señales de salida con carga poseen una pequeña distorsión (torcedura), producto de las caídas de tensión en los elementos internos del inversor, lo que produce un muy leve aumento del contenido armónico respecto a su símil en



vacío. Dado que las señales de salida son prácticamente iguales a las obtenidas en vacío, no se mostrarán los espectros obtenidos con carga, ya que serán prácticamente los mismos.

Figura 4-40 - Corrientes en los bobinados de los transformadores de interlínea para 3 CT's



Figura 4-41 - Corrientes en los bobinados de los transformadores de interlínea para 4 CT's



Figura 4-42 - Corrientes en los bobinados del transformador de interlínea (superior) para 5 CT's



Figura 4-43 - Corrientes en los bobinados del transformador de interlínea (inferior) para 5 CT's



Figura 4-44 - Corrientes en los bobinados del transformador de interlínea (superior) para 6 CT's



Figura 4-45 - Corrientes en los bobinados del transformador de interlínea (inferior) para 6 CT's

Se observa que, al igual que en el caso de 2 CT's, las corrientes por los bobinados no son simétricas debido a que los accionamientos no son simétricos. Además, se observa que la corriente en los bobinados de los transformadores de interlínea va disminuyendo conforme se aumenta la

cantidad de CT's en paralelo, ya que en cada caso es la misma corriente que se divide en más bobinados. A continuación, se muestran las corrientes por los interruptores de las CT's, sólo para el caso de 6 CT's, ya que las corrientes por los interruptores si bien varían en formato, no lo hacen en gran medida, y solo se ven variaciones en cuanto al nivel de corriente, ya que se comienza a dividir la misma corriente entre más CT's se conecten.



Figura 4-46 - Corrientes en los interruptores de la CT 1



Figura 4-47 - Corrientes en los interruptores de la CT 2



Figura 4-48 - Corrientes en los interruptores de la CT 3



Figura 4-49 - Corrientes en los interruptores de la CT 4



Figura 4-50 - Corrientes en los interruptores de la CT 5



Figura 4-51 - Corrientes en los interruptores de la CT 6

Se observa que, si bien las corrientes tienen formatos similares, no son iguales dado a la asimetría debido al desfase de los accionamientos en las CT's.

No se mostrarán las corrientes en la carga, dado que esta es prácticamente sinusoidal en todos los casos, con la misma amplitud y casi el mismo contenido armónico (menor a 0.25%).



Figura 4-52 - Tensión y corriente en las fuentes de las CT's, para el inversor con 3 CT's. Fuente E (arriba) y Fuente 2E (abajo)



Figura 4-53 - Tensión y corriente en las fuentes de las CT's, para el inversor con 4 CT's. Fuente E (arriba) y Fuente 2E (abajo)



Figura 4-54 - Tensión y corriente en las fuentes de las CT's, para el inversor con 5 CT's. Fuente E (arriba) y Fuente 2E (abajo)



Figura 4-55 - Tensión y corriente en las fuentes de las CT's, para el inversor con 6 CT's. Fuente E (arriba) y Fuente 2E (abajo)

Ν	Potencia	Valor [kW]	Eficiencia Teórica Simulada
	Fuente E	45.577169	
3	Fuente 2E	134.92384	07 0207
5	Total entrada	180.501009	97.0370
	Salida	175.13917	
	Fuente E	45.307829	
4	Fuente 2E	134.96155	07 069/
4	Total entrada	180.269379	97.90%
	Salida	176.59757	
	Fuente E	45.313703	
F	Fuente 2E	135.79486	07 0.207
5	Total entrada	181.108563	97.95%
	Salida	177.35429	
	Fuente E	45.162317	
6	Fuente 2E	138.02354	07 0497
0	Total entrada	183.185857	97.04%
	Salida	177.76139	

Tabla 4-5 - Potencia de entrada, salida y eficiencia teórica simulada para inversores con 3, 4, 5 y 6 CT's en paralelo

Se observa que aunque se aumente la cantidad de CT's en paralelo, la eficiencia, las potencias entregadas por las fuentes CC y la potencia de salida se mantienen relativamente constante, lo cual se puede explicar debido a que la tensión de salida (y por ello la corriente) se mantiene casi constante, en donde prácticamente sólo cambia el contenido armónico, por lo que la potencia de salida se mantiene constante, mientras que la corriente a repartir por los bobinados es la misma, por lo que aunque la corriente disminuya en cada bobinado, son más bobinados, lo que produce que las pérdidas sean casi las mismas.

4.3 Extensión trifásica

4.3.1 En vacío

Como se mencionó en capítulo 4, para realizar las simulaciones para la extensión trifásica, basta con tomar 3 módulos monofásicos y realizar el desfase en 120° de las señales moduladoras de cada fase y luego conectar los módulos monofásicos en estrella.

Cabe destacar que para la extensión trifásica se utilizaron módulos monofásicos con 2 CT's, aunque es posible realizarse con una mayor cantidad de CT's en caso de requerir un menor contenido armónico en la salida.

Elemento	Parámetro	Valor	Unidades
	RTransistor	1	[mΩ]
Switches ICPT	VCEsat	0	[V]
Switches IGD1	VDiodo	0	[V]
	RDiodo	1	$[m\Omega]$
Transformadoros do	L _{Propia}	20 / 10	[mH]
intorlínos	LMutua	-20 / -10	[mH]
IIIteriiitea	RBobinado	117.648 / 83.661	$[m\Omega]$
Fuentes de tensión	Е	666.6667	[V]
Accionamiento	mf	30	[-]
	\mathbf{f}_{red}	50	[Hz]

Tabla 4-6 - Parámetros de cada módulo monofásico utilizado para le extensión trifásica

Con los parámetros mostrados se obtienen las siguientes señales:



Figura 4-56 - Tensiones de fase del arreglo trifásico con 2 CT's en paralelo, utilizando un índice de modulación de 0.95



Figura 4-57 - Espectros de las tensiones de fase



Figura 4-58 - Tensiones de línea del arreglo trifásico con 2 CT's en paralelo, utilizando un índice de modulación de 0.95



Figura 4-59 - Espectros de las tensiones de línea

Al comparar las tensiones de fase y de línea, se observa que las últimas poseen una mayor cantidad de niveles, aunque, estos no se encuentran completamente "ordenados" como en el caso de las tensiones de fase.

Debido a lo anterior, al comparar los espectros de las tensiones de fase y de línea, se observa que son muy similares, con la diferencia que el espectro de las tensiones de línea tiene menos armónicas presentes, como si esta se tratase de la tensión de fase, pero con una eliminación selectiva de armónicas. A continuación, una tabla que muestra los contenidos armónicos de las tensiones de fase y de línea:

Tensión	THD
Fase A	10.55%
Fase B	10.58%
Fase C	10.49%
Línea AB	8.29%
Línea BC	8.28%
Línea AC	8.25%

Tabla 4-7 - Contenido armónico de las tensiones de fase y de línea en vacío

4.3.2 Con carga

Tras comprobar el funcionamiento en vacío, se procede a revisar el funcionamiento del arreglo trifásico cuando suministra energía a una carga. Para esta configuración se probarán 2 cargas: Una carga R-L trifásica con factor de desplazamiento de 0.8, conectada en estrella (la cual fue dimensionada de igual forma que el caso monofásico) y un motor de inducción trifásico.

Los parámetros de las cargas utilizadas se encuentran en la siguiente tabla:

Carga	Parámetro	Valor	Unidades
Carga R-L	R _{Carga} / L _{Carga}	6.4178 / 15.3212	[mΩ] / [mH]
	R _{Estator} / R _{Rotor}	23.79 / 17.728	$[m\Omega]$
	LEstator / LRotor	0.152 / 0.152	[mH]
Motor de	LMag	17.69	[mH]
inducción	N° polos	4	[-]
trifásico	MInercia	2.9	[Kg · m2]
	T _{Carga}	3500	[Nm]
	K1	0.057	$[Nm \cdot s]$

Tabla 4-8 - Parámetros de las cargas utilizados en simulaciones de la extensión trifásica (parámetros del motor referidos al estator)

Carga R-L en estrella

Con los parámetros mostrados anteriormente se obtienen los siguientes resultados para el arreglo trifásico utilizando la carga R-L en estrella:



Figura 4-60 - Tensiones de fase del arreglo trifásico (2 CT's) utilizando carga R-L en estrella



Figura 4-61 – Tensiones en la carga (fase - neutro carga) del arreglo trifásico (2 CT's) utilizando carga R-L en estrella



Figura 4-62 - Tensiones de línea del arreglo trifásico (2 CT's) utilizando carga R-L en estrella



Figura 4-63 - Espectro de las tensiones de fase utilizando carga R-L en estrella



Figura 4-64 - Espectro de las tensiones en la carga (fase - neutro carga) utilizando carga R-L en estrella



Figura 4-65 - Espectro de las tensiones de fase utilizando carga R-L en estrella

Se puede observar al igual que en casos anteriores, que, al conectar la carga, las tensiones sufren una muy mínima distorsión (torcedura) producto de las caídas de tensión internas del inversor, pero estas son tan mínimas que se pueden despreciar. En cuanto a la tensión en la carga (fase – neutro carga), se observa que esta se muy similar a la tensión de fase en cuanto a su amplitud, pero en cuanto a la distribución de sus niveles se parece más a la tensión de línea.

Lo anterior se puede ver reflejado de mejor forma en los espectros, ya que el espectro de la tensión en la carga es casi igual al de la tensión de fase, salvo que la tensión en la carga posee menos armónicas presentes, como si se tratase de una eliminación selectiva de armónicas, ya que las armónicas que se mantienen tienen la misma amplitud que las de la tensión de fase. Además, el espectro de la tensión de la carga es igual al espectro de la tensión de línea, en cuanto a las armónicas presentes, salvo que su amplitud es menor dado que la tensión de línea tiene una amplitud mayor.

Tensión	THD
Fase A / Fase B / Fase C	10.64% / 10.67% / 10.59%
Línea AB / Línea BC / Línea CA	8.38% / 8.37% / 8.33%
Carga A / Carga B / Carga C	8.35% / 8.39% / 8.34%

Tabla 4-9 - Contenido armónico de las tensiones de fase, línea y fase - neutro carga

En cuanto a otros gráficos, como las corrientes en la carga, corrientes en los bobinados de los transformadores, y corrientes en los interruptores de las CT's, no se mostrarán ya que son igual al caso monofásico, salvo que en cada fase se tiene su respectivo desfase. En cuanto a las potencias de entrada, salida y eficiencia teórica simulada se tiene la siguiente tabla:

Tabla 4-10 - Potencia de entrada, salida y eficiencia teórica simulada para el arreglo trifásico utilizand
carga R-L en estrella

Potencia	Valor [kW]	
Fuentes CC: Fase A / Fase B / Fase C	180.76 / 180.78 / 181.05	
Total potencia de entrada	542.582391	
Carga: Fase A / Fase B / Fase C	176.34 / 176.28 / 176.41	
Total Potencia Salida	529.02675	
Eficiencia teórica simulada: 97.50%		

Motor de inducción trifásico

Utilizando los parámetros mostrados en la Tabla 4-7 se obtuvieron los siguientes resultados:



Figura 4-66 - Tensiones de fase utilizando como carga un motor de inducción trifásico



Figura 4-67 - Tensiones de línea utilizando como carga un motor de inducción trifásico

Se observa que las tensiones son prácticamente iguales a las obtenidas con carga R-L, aunque se observa un poco más de distorsión (torcedura hacia la derecha), lo que se debe a que la impedancia de carga que representa el motor es menor que la carga R-L utilizada anteriormente, por lo que las caídas de tensión internas del inversor tienen un mayor impacto en la tensión de salida. Dado que las formas de onda son muy similares (al caso de carga R-L), no se mostrarán los espectros, ya que estos serán prácticamente iguales.

A continuación, se muestran las gráficas de salida del motor, tales como torque electromecánico y velocidad del rotor:



Figura 4-68 - Torque electromecánico en [Nm] y velocidad del rotor en [RPM]

Con las señales de salida del motor se pueden establecer potencias de entrada, salida y eficiencia, aunque en este caso se tienen 2 elementos que se pueden analizar por separado: el inversor y el motor. Para ello, se verá la potencia de entrada al inversor, es decir, la potencia entregada por las fuentes CC, y luego se verá la potencia de salida del inversor, dada por las corrientes de fase y las tensiones de fase (del inversor, la cual será la potencia de entrada al motor. Luego se verá la potencia de salida por la velocidad y el torque en el rotor. Con dichos valores se establecerá una eficiencia para el inversor, otra para el motor, y finalmente, una para el sistema completo. Los datos serán entregados en la siguiente tabla:

Tabla 4-11 - Potencia de entrada, salida y eficiencia para el inversor, el motor y el sistema completo

Potencia	Potencia [kW]	Eficiencia teórica simulada
Potencia entrada inversor	585.23227	05 150%
Potencia salida inversor	556.85191	93.13%
Potencia entrada motor	556.85191	00 0007
Potencia salida motor	550.19029	30.00%
Eficiencia total teórica simulada: 94.01%		

4.4 Comportamiento dinámico del inversor

Para evaluar el comportamiento dinámico del inversor se realizan simulaciones de su funcionamiento realizando variaciones en el punto de operación el mismo. Para ello se considerarán 2 variaciones: variaciones del índice de modulación y variaciones de la carga.
4.4.1 Variación del índice de modulación

Utilizando el inversor con 2 CT's en paralelo, alimentando a una carga con los mismos parámetros que en la Tabla 4-2, se realizan simulaciones variando el índice de modulación, partiendo desde 0.01 hasta 0.99 con incrementos de 0.02, y se realizan 2 gráficos, uno de la eficiencia del inversor, y otro las potencias entregadas por ambas fuentes (E y 2E) y la potencia en la carga.



Figura 4-69 - Eficiencia del inversor en función del índice de modulación



Figura 4-70 - Potencias entregadas por las fuentes y potencia en la carga en función del índice de modulación

Se observa que la eficiencia del inversor permanece relativamente constante (sobre el 95%) para índices de modulación mayores a 0.3 (aprox.), mientras que esta desciende bruscamente para valores menores.

En cuanto a las potencias entregadas por las fuentes, se observa que la fuente 2E entrega mayor potencia para altos índices de modulación, pero para índices menores a 0.53, su potencie entregada es menor a la de la fuente E, para que finalmente para índices menores que 0.33, esta no entrega potencia. Esto se debe a la forma del accionamiento, en donde la fuente 2E siempre está activa (a cualquier índice de modulación), ya que esta está asociada a los niveles inferiores de la señal de salida, mientras que la fuente 2E está asociada a los niveles superiores, por lo que es menos utilizada conforme decrece el índice de modulación.

De la misma forma, se puede saber la distribución de las potencias en los interruptores de las CT's. Para ello se observa la corriente efectiva que circula por cada interruptor, ya que la potencia aportada por cada uno será proporcional a dicho valor. Por lo que se realizan gráficos que muestran las corrientes efectivas en cada interruptor en función del índice de modulación.



Figura 4-71 - Corrientes efectivas en los interruptores de la CT1



Figura 4-72 - Corrientes efectivas en los interruptores de la CT2

De los gráficos se observa que las corrientes en ambas CT's son diferentes, tal cual se ha visto en los casos anteriores, lo cual se explica debido al desfase en los accionamientos de las CT's. Por otro lado, se observa que el primer interruptor de cada CT está asociado a la potencia aportada por la fuente de valor 2E, ya que su corriente efectiva se va a cero para índices de modulación menores a 0.33. Las variaciones en las corrientes de los interruptores se deben al accionamiento, el cual va haciendo que se utilice en mayor medida un interruptor u otro en función del índice de modulación, aunque siempre se tendrá que la totalidad de la potencia está siendo manejada por los interruptores de las CT's. A continuación, se muestran las corrientes en los devanados de los transformadores de interlínea, en donde los devanados superiores están asociados a los interruptores 1 y 2 de cada CT (el primero a la CT 1 y el segundo a la CT 2), mientras que los inferiores a los interruptores 3 y 4 de cada CT (el primero a la CT 1 y el segundo a la CT 2).



Figura 4-73 - Corrientes en los devanados del transformador de interlínea superior



Figura 4-74 - Corrientes en los devanados del transformador de interlínea inferior

De igual forma, la corriente en los devanados de los transformadores va variando conforme se modifica el índice de modulación, de forma que, aunque se disminuya la corriente por un devanado, la corriente entregada al puente H sea la adecuada para el índice de modulación y la carga conectada. Finalmente se muestra la corriente efectiva que entra al puente H (que en realidad es la de la carga) en función del índice de modulación.



Figura 4-75 - Corriente eficaz de entrada al puente H

Se observa que la corriente varía linealmente con el índice de modulación, dado que el voltaje (RMS) en la carga también lo hace (tal como se dice en la ecc. (3-14)), por lo que finalmente se puede observar que aunque las corrientes en los interruptores de las CT's y en los devanados tengan variaciones, estas variaciones son tal que siempre se compensan de manera que se entrega la corriente (RMS) adecuada para que su variación sea lineal (en función del índice de modulación).

4.4.2 Variación de la carga

Para realizar este estudio de comportamiento, se dimensiona una carga mediante el procedimiento detallado al inicio de la sección 4.1.2, pero en esta ocasión dicho dimensionamiento se hará con tal de que la carga consuma una potencia de 120[kW] para un índice de modulación de 0.84, el cual es el menor índice sin "perder" ningún nivel en la tensión de salida. De esta forma se obtiene una resistencia de 7.5264[Ω] y una inductancia de 17.9680[mH].

Luego se hace variar la resistencia de la carga, y se ajusta el índice de modulación de forma que independientemente del valor de la resistencia, la tensión en ella permanezca constante. Esto corresponde a un control en lazo abierto, en donde se ajusta el índice de modulación para mantener la tensión en la carga ante variaciones de esta.

Realizando el procedimiento mencionado, se realiza la gráfica de la eficiencia del inversor en función de la carga (en términos de la corriente).



Figura 4-76 - Eficiencia en función de la carga (corriente)

Se puede observar que en vacío el inversor es muy poco eficiente, mientras que con carga tiene una eficiencia relativamente constante superior al 95%, aunque se observa un pequeño decrecimiento de la eficiencia para cargas muy altas, esta baja es prácticamente inapreciable.

5 Aproximación matemática para las tensiones de salida

Dado que las formas de onda y los espectros obtenidos con N CT's en paralelo son casi idénticas en formato (con diferente amplitud) a las obtenidas en el caso de su interconexión en cascada, es posible utilizar cómo base algunas de las expresiones obtenidas en [7], haciendo el ajuste de la amplitud correspondiente.

5.1 Expresión matemática de la tensión de fase

Para el caso de la tensión de fase, dada la modulación PWMS utilizada, se hace compleja la obtención de una expresión matemática genérica para la tensión de salida del inversor multinivel híbrido asimétrico, por lo que en [7] se recurrió a modificar la expresión para un tren de pulsos obtenida en [10].

Con ello se obtuvo la siguiente expresión matemática para la tensión de fase de un inversor de 1 CT:

$$V_{AB}(t) = 3E \cdot \left(m_i \sin(\omega_1 t) + \sum_{n=1}^{\infty} \frac{2}{3n\pi} \sin(3n\pi m_i \cdot \sin(\omega_1 t)) \cdot \cos(nm_f \omega_1 t) \right)$$
(5-1)

Donde m_i , m_f y ω_1 corresponden a índice de modulación, índice de frecuencias y frecuencia angular fundamental deseada (misma frecuencia que señal moduladora).

Luego, se busca una generalización de la expresión (expresión anterior), que permita obtener la tensión de salida de un inversor compuesto por N CT's en paralelo. Para ello se utiliza la expresión normalizada obtenida en [7], y basta con multiplicar por 3E para tener la expresión (5-2):

$$V_{AB}(t) = (3E) \cdot \left(m_i \sin(\theta + \omega_1 t) + \sum_{n=1}^{\infty} \frac{2}{3nN\pi} \sin(3nN\pi m_i \cdot \sin(\theta + \omega_1 t)) \cdot \cos(nNm_f \omega_1 t) \right)$$
(5-2)

Donde m_i , m_f y ω_1 corresponden a índice de modulación, índice de frecuencias y frecuencia angular fundamental deseada. Mientras que E es el valor de la tensión de la fuente menor de las CT's y N es el número de CT's conectadas en paralelo. Finalmente, θ corresponde al ángulo de la componente fundamental.

5.1.1 Comparación con las simulaciones realizadas

Utilizando la expresión (5-2) para realizar sus gráficas en Matlab, se tienen las siguientes gráficas, las cuales son comparadas con las obtenidas en simulaciones con iguales parámetros:



Figura 5-1 - Gráfica de la expresión (6-2) con índice de modulación 0.95 y N=2



Figura 5-2 - Gráfica de la expresión (6-2) con índice de modulación 0.95 y N=3



Figura 5-3 - Gráfica de la expresión (6-2) con índice de modulación 0.95 y N=4



Figura 5-4 - Gráfica de la expresión (6-2) con índice de modulación 0.95 y N=5



Figura 5-5 - Gráfica de la expresión (6-2) con índice de modulación 0.95 y N=6

Se observa que las gráficas obtenidas con la expresión (5-2), son prácticamente idénticas a las obtenidas mediante simulación utilizando los mismos parámetros por lo que se puede concluir que dicha expresión es una buena aproximación de la salida de N inversores en paralelo.



Figura 5-6 - Espectro de la gráfica de la expresión (6-2) con índice de modulación 0.95 y N=2



Figura 5-7 - Espectro de la gráfica de la expresión (6-2) con índice de modulación 0.95 y N=3



Figura 5-8 - Espectro de la gráfica de la expresión (6-2) con índice de modulación 0.95 y N=4



Figura 5-9 - Espectro de la gráfica de la expresión (6-2) con índice de modulación 0.95 y N=5



Figura 5-10 - Espectro de la gráfica de la expresión (6-2) con índice de modulación 0.95 y N=6

Dado la gran similitud entre las gráficas y las simulaciones, es normal que los espectros de las gráficas sean idénticas a las obtenidas por simulación, en donde se observa que las armónicas presentes y las amplitudes de ellas son las mismas, además de cumplir con la ubicación (Centro) del primer grupo de armónicas, la cual está dada por $m_f \cdot N$, por los que éstas están centradas en 3000, 4500, 6000, 7500 y 9000[Hz].

El contenido armónico para los casos de 2, 3, 4, 5 y 6 CT's fueron:

N	THD
2	10.1961%
3	6.5352%
4	4.7096%
5	3.6226%
6	2.9203%

Tabla 5-1 - Contenido armónico de la tensión de fase para 2, 3, 4, 5 y 6 CT's en paralelo

5.2 Expresión matemática para la tensión de línea

Cómo se mencionó en el capítulo 4, se tiene que cada módulo monofásico emula a una fuente de tensión alterna monofásica, y estas son conectadas en estrella, y a su vez este arreglo trifásico alimenta a una carga en estrella, se puede simplificar el sistema completo mediante el esquema simplificado mostrado anteriormente en el capítulo 4, en la Figura 3-18.

De dicha figura se observa que las tensiones de línea están dadas por la resta de las tensiones de fase, cuyas expresiones están dadas por:

$$V_A(t) = (3E) \cdot \left(m_i \sin(0 + \omega_1 t) + \sum_{n=1}^{\infty} \frac{2}{3nN\pi} \sin(3nN\pi m_i \cdot \sin(0 + \omega_1 t)) \cdot \cos(nNm_f\omega_1 t) \right)$$
(5-3)
$$V_B(t) = (3E) \cdot \left(m_i \sin\left(\frac{4\pi}{3} + \omega_1 t\right) + \sum_{n=1}^{\infty} \frac{2}{3nN\pi} \sin\left(3nN\pi m_i \cdot \sin\left(\frac{4\pi}{3} + \omega_1 t\right)\right) \cdot \cos(nNm_f\omega_1 t) \right)$$
$$V_C(t) = (3E) \cdot \left(m_i \sin\left(\frac{2\pi}{3} + \omega_1 t\right) + \sum_{n=1}^{\infty} \frac{2}{3nN\pi} \sin\left(3nN\pi m_i \cdot \sin\left(\frac{2\pi}{3} + \omega_1 t\right)\right) \cdot \cos(nNm_f\omega_1 t) \right)$$

Realizando la resta de dichas expresiones se obtienen las tensiones de línea AB, BC y CA:

$$V_{AB}(t) = V_A(t) - V_B(t)$$
(5-4)

$$V_{BC}(t) = V_B(t) - V_C(t)$$
$$V_{CA}(t) = V_C(t) - V_A(t)$$

5.2.1 Comparación con las simulaciones realizadas

Realizando gráfica de las expresiones (5-4) en Matlab, se obtienen las siguientes gráficas:



Figura 5-11 – Gráficas de las tensiones de línea usando las expresiones (6-4) utilizando un índice de modulación 0.95 y N=2

Al igual que en el caso monofásico (tensiones de fase), las tensiones de línea concuerdan con lo obtenido mediante simulación. Dado que los espectros de las 3 tensiones de línea son prácticamente idénticos, sólo se mostrará el espectro de la tensión de línea AB, el cual es concordante con el obtenido mediante simulación.



Figura 5-12 – Espectro de la tensión de línea AB utilizando un índice de modulación 0.95 y N=2

Al igual que en las simulaciones, el espectro de las tensiones de línea es muy similar al de las tensiones de fase, con la diferencia que las tensiones de línea tienen menos armónicas, más exactamente, es como si se hubiese realizado una eliminación selectiva de armónicas. Cabe destacar que las armónicas de la tensión de línea son mayores (en la gráfica) pero cómo la fundamental también es mayor, el contenido armónico final es menor.

El contenido armónico para las 3 tensiones de línea fue:

Tabla 5-2 - Contenido armónico de las tensiones de línea

Tensión	THD
Línea AB	8.0010%
Línea BC	8.0002%
Línea CA	8.0010%

5.3 Expresiones para la tensión de fase en la carga

Adicionalmente, observando nuevamente la Figura 3-18 (Esquema simplificado), se pueden obtener las tensiones de fase en las cargas, que es la que producida entre el punto de conexión con los inversores y el neutro de la carga, de donde se pueden establecer el siguiente sistema de ecuaciones:

$$V_{AB}(t) = V_{An}(t) - V_{Bn}(t) = V_{A0}(t) - V_{B0}(t)$$

$$V_{BC}(t) = V_{Bn}(t) - V_{Cn}(t) = V_{B0}(t) - V_{C0}(t)$$

$$V_{An}(t) + V_{Bn}(t) + V_{Cn}(t) = 0$$
(5-5)

Desde dicho sistema de ecuaciones se pueden obtener las siguientes expresiones para las tensiones de fase en las cargas:

$$V_{An}(t) = \frac{1}{3} \left(2V_{A0}(t) - V_{B0}(t) - V_{C0}(t) \right)$$

$$V_{Bn}(t) = \frac{1}{3} \left(-V_{A0}(t) + 2V_{B0}(t) - V_{C0}(t) \right)$$

$$V_{Cn}(t) = \frac{1}{3} \left(-V_{A0}(t) - V_{B0}(t) + 2V_{C0}(t) \right)$$
(5-6)

5.3.1 Comparación con las simulaciones realizadas

Teniendo las tensiones de fase en la carga en función de las tensiones de fase de los inversores (5-3), basta con realizar las operaciones en las expresiones (5-6) y su gráfica en Matlab, de donde se tienen las siguientes gráficas:



Figura 5-13 - Gráficas de las tensiones de fase en la carga mediante las expresiones (6-6) utilizando un índice de modulación 0.95 y N=2



Figura 5-14 - Espectro de la tensión de fase en la carga (Fase A)

Se observa que las gráficas y los espectros coinciden con lo obtenido mediante simulación. En cuanto al espectro, se observa que es igual al de la tensión de fase, pero contiene menos armónicas (al igual que la tensión de línea), cómo si se realizara una supresión selectiva de armónicas, aunque a diferencia que las tensiones de línea, sus armónicas (y la fundamental) son de la misma amplitud. El contenido armónico de las tres tensiones de fase en las cargas es:

Tabla 5-3 - Contenido armónico de las tensiones de fase en la carga

Tensión en la carga	THD
Fase A	8.0012%
Fase B	8.0005%
Fase C	8.0005%

Discusión y conclusiones

En este informe se presentó la interconexión de múltiples inversores multiniveles híbridos asimétricos en paralelo. Dicho arreglo en realidad consiste en la interconexión de N etapas (CT's) en paralelo, lo cual genera un arreglo inversor monofásico capaz de entregar una señal de tensión alterna con a lo más 6N+1 niveles en su salida.

Debido a la gran cantidad de aristas que se pueden analizar y con ello las múltiples conclusiones que se pueden obtener, estas serán separadas de acuerdo con:

Conexión en cascada v/s conexión en paralelo

La principal ventaja de interconectar etapas en paralelo o en cascada, es el aumento en la cantidad de niveles y con ello la disminución del contenido armónico, el cual es nocivo y produce una serie de problemas, como los mencionados en la introducción. Por otro lado, al interconectar más etapas en paralelo o en cascada, se van requiriendo una mayor cantidad de elementos, tanto en el circuito de potencia como en el circuito de accionamiento, lo que puede dificultar el control de este.

Con respecto a lo anterior, la interconexión en paralelo tiene la ventaja de no necesitar fuentes CC adicionales, es decir, basta con las mismas 2 independientemente de la cantidad de CT's en paralelo a conectar, mientras que la interconexión en cascada requiere 2 fuentes CC por cada CT en cascada conecta, lo cual aumenta el costo y el tamaño final del dispositivo. A pesar de esta ventaja, la interconexión en paralelo posee una desventaja que complica en gran medida su construcción: la necesidad de utilizar transformadores de interlínea para mitigar los cortocircuitos propios del desfase del accionamiento de las CT's y su conexión en paralelo. Lo anterior conlleva el dimensionamiento y construcción de los núcleos de los transformadores, los cuales tienen características especiales que dificultan su diseño y construcción (dicha dificultad aumenta con la cantidad de CT´s en paralelo), además de introducir pérdidas por la resistencia de sus bobinados, dispersión, etc.

Otra diferencia crucial entre ambas formas de interconectar las CT's radica en las tensiones a las que son sometidos los interruptores del puente lento (puente H), ya que en el caso de la conexión en cascada, el puente lento recibe la suma de las tensiones de las CT's, lo que conlleva que los interruptores estén expuestos a tensiones cada vez mayores, lo que supone que los interruptores

usados deben tener cada vez mayores prestaciones, aumentando la dificultad de conseguirlos, además de por supuesto, el costo de estos. En el caso de la conexión en paralelo, la tensión que soporta el puente lento es siempre la misma (en amplitud), independientemente de la cantidad de CT's en paralelo, ya dicha tensión es la suma de las tensiones de las CT's dividido N (visto en la sección 3.1). En cuanto a la corriente, se tiene que el puente lento soporta siempre la misma corriente, independientemente de la cantidad de CT's en paralelo, sólo que esta estará distribuida en el total de CT's en paralelo, por lo que, a mayor cantidad de ellas, se tendrá que las corrientes en los interruptores de las CT's y en los devanados de los transformadores de interlínea será cada vez menor. A raíz de lo anterior es que se dice que la conexión en cascada controla la ganancia de potencia en base a la tensión mientras que la conexión en paralelo lo hace en case a la corriente.

En base a lo anterior, la división de las corrientes en las distintas CT's en paralelo no es simétrica, es más, tampoco lo es en los interruptores de las CT's, por lo que la corriente en cada CT y en cada interruptor estará dado por el índice de modulación el cual dictará que interruptores manejarán más o menos corriente. Es por ello que los interruptores pueden sufrir grandes cambios en sus corrientes eficaces a medida que se varía el índice de modulación, pero a pesar de estos cambios, estos se compensan de forma que, en su conjunto, surtirán la corriente al puente H para que la corriente eficaz en la carga variará linealmente con el índice de modulación, tal como se vio en la sección 4.4.1.

Versiones simétricas v/s versiones asimétricas

La principal diferencia entre ambas versiones es la relación que existe entre las fuentes CC que componen las CT's, en donde en la versión simétrica estas son iguales, mientras que en la versión asimétrica una es el doble de la otra, y es de esta diferencia entre ambas versiones, la cual parece mínima, que nacen todas las demás diferencias.

La primera de las diferencias derivadas es la cantidad de niveles, en donde la versión asimétrica entrega 2 niveles más (por cada CT en cascada o en paralelo) que la versión simétrica. Es decir, mientras que la versión simétrica entrega a lo más 4N+1 niveles, la versión asimétrica entrega 6N+1 niveles. Esta diferencia repercute principalmente en el contenido armónico de la señal de salida, ya que a igual cantidad de CT's conectadas, la versión asimétrica siempre tendrá un THD menor al de su versión simétrica.

Lo anterior es producto de que en la versión asimétrica se adiciona una etapa más al accionamiento (mencionado en sección 2.1), lo que conlleva la desventaja de necesitar un accionamiento más complejo, el cual además genera desbalances en los elementos utilizados en el circuito de potencia, produciendo por ejemplo que las corrientes en los interruptores sean desbalanceadas y que las fuentes CC no entreguen potencia de forma simétrica, lo que finalmente complicará la forma de controlar el arreglo inversor.

Debido al desbalance de corrientes y tensiones, es que los transformadores de interlínea de la versión asimétrica son distintos, en donde se tiene que la inductancia propia de uno (Superior,

asociado a la fuente 2E), es el doble del otro (Inferior, asociado a la fuente E) debido a la diferencia del nivel de los cortocircuitos producidos en ambas ramas (superior e inferior). Esto fue comprobado de forma empírica mediante múltiples simulaciones, y se obtuvo que el inversor funcionaba de mejor manera con la disposición mencionada (uno el doble del otro).

Una desventaja de añadir CT's asimétricas en cascada o en paralelo, es que el índice de modulación requerido para que la señal de salida exprese todos los niveles posibles va aumentando conforme se añaden CT's, lo cual está explicado en el capítulo 3, de forma que el índice de modulación mínimo para tener todos los niveles posibles en la salida está dado por la expresión (3-13). Lo anterior conlleva que a medida que se añaden CT's, el rango de operación para el índice de modulación vaya disminuyendo si se desea tener todos los niveles en la salida, haciendo el índice mínimo cada vez más cercano a 1.

Respecto a las expresiones matemáticas presentadas

Al realizar las comparaciones entre las simulaciones realizadas computacionalmente y las gráficas de las diferentes expresiones matemáticas diseñadas para aproximar las señales de salida de los diferentes arreglos de inversores, tanto para las tensiones de fase (respecto al neutro fuente y al neutro carga) como para las tensiones de línea, se observa que en todos los casos son prácticamente idénticas, tanto en la señal de salida como en sus espectros, cumpliendo con las características mencionadas a lo largo del informe, como por ejemplo con la ubicación del grupo principal de armónicas para el caso monofásico, el cual estaba centrado en la frecuencia dada por $m_f \cdot N$, otra de las expresiones que se comprobó mediante simulación fue la expresión (3-13), la cual indica el índice de modulación mínimo para obtener. Es por ello que se puede concluir que las expresiones para las tensiones de fase (6-2 y 6-3), línea (6-4), y fase en carga (fase – neutro carga) (6-6), mencionadas en el capítulo 6, son correctas y aproximan en gran medida a la salida de los inversores multinivel híbridos en paralelo conectados a través de transformadores de interlínea.

Además, se obtuvo una expresión sencilla para aproximar el valor RMS de la señal de salida del caso monofásico (3-14), la cual es bastante precisa mientras se tengan índices de modulación que permitan tener la mayoría de los niveles posibles.

Se tiene que el contenido armónico (THD) obtenido de las gráficas de las expresiones matemáticas enunciadas en el capítulo 6, es un poco menor al obtenido por simulación, esto se debe principalmente a la diferencia en la forma del cálculo de THD de PSIM®, respecto al realizado mediante Matlab, ya que en el de PSIM® se contabilizan armónicas hasta del orden de los 500[kHz], mientras que en Matlab, a fin de minimizar el tiempo de compilación se restringió a 25[kHz], además que en PSIM® muy posiblemente se contabilicen sub armónicos (ya que en la tabla de valores muestra sub armónicos) mientras que en Matlab solo se consideran armónicos.

Respecto a la extensión trifásica y eficiencia

La extensión trifásica se obtiene de replicar 3 módulos monofásicos idénticos, realizar el desfase en 120° de sus señales moduladoras y posteriormente realizar la conexión en estrella de los 3

módulos. Esta extensión trifásica fue pensada para alimentar un motor trifásico de inducción, en el cual se pudo apreciar que el inversor trifásico pudo entregar señales de tensión con bajo contenido armónico, lo cual produjo la correcta operación del motor.

En cuanto a la eficiencia obtenida de forma teórica en los casos monofásico y trifásico, cabe mencionar que, si bien presentan una alta eficiencia, del orden del 97% para el caso monofásico y del 94% en el caso trifásico, se espera que esta disminuya al considerar ciertos elementos que fueron obviados en este informe. Por ejemplo, el caso de los interruptores, los cuales fueron considerados en segunda aproximación, es decir, se consideró sus resistencias internas, pero no las fuentes internas equivalentes por lo que hay pérdidas que no se reflejaron en las simulaciones, al igual que no se consideraron inductancias de conmutación ni condensadores parásitos, principalmente debido a la baja frecuencia (menor a 5[kHz]) requerida para obtener buenos índices de contenido armónico.

Familia de inversores diseñada en el LEP-PUCV v/s otras topologías

La familia de inversores multiniveles híbridos diseñados en el LEP de la PUCV, en sus 4 versiones (simétrico/asimétrico, cascada-paralelo) utiliza una cantidad reducida de elementos en comparación a otras topologías, principalmente gracias a la separación en 2 etapas (rápida-lenta), la cual permite utilizar un único puente H independientemente de la cantidad de niveles que se requiera, lo cual es una ventaja respecto a otras topologías.

Además, dada la forma de diseño, se puede realizar una construcción modular de estos inversores, ya que cada CT posee la misma estructura, lo que facilita el encapsulado y conexión de cada etapa, de manera de realizar la mejor distribución y acomodamiento del circuito de potencia. Adicionalmente, el accionamiento es relativamente sencillo, dado que la adición de etapas (en cascada o paralelo) no añade mayores dificultades dado que cada CT se acciona de forma muy similar, en la cual solo basta con añadir N set de portadoras desfasadas respecto al primer set, manteniendo siempre la misma moduladora independientemente de N, por lo que el problema sería únicamente el aparataje (comparadores, generadores de señal triangular, temporizadores, etc.) que conlleva añadir más señales portadoras. Con respecto a este punto, en el caso de la conexión en paralelo se posee la desventaja de la necesidad de añadir transformadores de interlínea los cuales en general serán grandes y aparatosos.

La principal ventaja de las otras topologías frente a esta familia de inversores (diseñados en la PUCV) radica en su antigüedad. Lo anterior conlleva que las otras topologías han sido estudiadas y optimizadas a lo largo de los años por muchos científicos e ingenieros, mientras que los inversores multinivel híbridos de la PUCV han sido estudiados desde fines de la década pasada, aunque esta desventaja se irá desvaneciendo a medida que se vayan realizando mayores estudios y pruebas, logrando así alcanzar el mayor potencial que esta familia de inversores pueda alcanzar.

Bibliografía

- [1] M. Rashid, Electronica de Potencia: Circuitos, Dispositivos y Aplicaciones, Tercera ed., 2005.
- [2] R. Ramos y D. Ruiz (Profesor Guía), «Familia de inversores Multinivel Híbridos para Aplicaciones en Alta Tensión y Alta Potencia,» Valparaíso, Chile, 2006.
- [3] D. Ruiz, R. Ramos, S. Mussa y M. Lobo, «Symmetrical Hybrid Multilevel DC-AC Converters with Reduced Number of Insulated DC Supplies,» *IEEE Transsactions on Industrial Electronics*, vol. 57, pp. 2307-2314, July 2010.
- [4] D. Ruiz, L. Martinez, R. Ramos y S. Mussa, «New asymmetrical hybrid multilevel voltage inverter,» de *Power Electronics Conference, 2009. COBEP '09. Brazilian*, Bonito-Mato Grosso do Sul, Brazil, 2009.
- [5] L. Martinez y D. Ruiz (Profesor Guía), «Estudio de Inversor Multinivel Híbrido Asimétrico Alimentado en Tensión,» Valparaíso, Chile, 2010.
- [6] S. Arancibia y D. Ruiz (Profesor Guía), «Estudio, Análisis y Simulación de 2 o mas Inversores Multinivel Híbridos Simétricos Conectados en Paralelo a través de Transformadores Multi-Interfase,» Valparaíso, Chile, 2012.
- [7] V. Gutierrez y D. Ruiz (Profesor Guía), «Análisis y Simulación de 2 o más Inversores Multinivel Híbridos Asimétricos conectados en Cascada,» Valparaíso, Chile, 2012.
- [8] H. Vergara y D. Ruiz (Profesor Guía), «Investigación y simulación de las tensiones de salida generadas por dos o más inversores multinivel híbridos simétricos conectados en cascada,» Valparaíso, Chile, 2011.
- M. Ortmann, S. Mussa y M. Lobo, «Generalized Analysis of a Multistate Switching Cells-Based Single-Phase Multilevel PFC Rectifier,» *IEEE Transactions on Power Electronics*, vol. 27, pp. 46-56, 2012.

- [10] K. Matsui, M. Yoshihiro, M. Watanabe, M. Kaneko y F. Ueda, «A pulsewidth-modulated inverter with parallel connected transistors using current-sharing reactors,» *IEEE Transactions on Power Electronics*, vol. 8, pp. 186 - 191, 1993.
- [11] D. Ruiz, «Electrónica de Potencia (Apuntes del curso),» Valparaíso, Chile.
- [12] D. Ruiz, «Armónicas en Sistemas de Baja Tensión (Apuntes del Curso),» Valaraíso, Chile.
- [13] C. Paredes y D. Ruiz (Profesor Guía), «Investigación y simulación de un nuevo conversor multinivel híbrido en corriente para aplicaciones en generación fotovoltaica,» Valparaíso, Chile, 2010.